M6800 系列用户手册

国产自主 RISC-V

Version 1.95

修订日期： 2025-07-04

版权声明

本文档是匠芯创科技（“ArtInChip”）的原创作品，匠芯创科技拥有该文档的全部版权。全部或部分复制必须获得匠芯创科技的书面批准，并向版权所有人明确确认。凡侵犯本公司版权等知识产权的，本公司将保留依法追究其法律责任的权利。

在法律允许的范围内，在此声明：使用前请仔细阅读合同条款和条件以及相关说明，并严格遵守本文档中的说明。匠芯创科技不对不当行为的后果（包括但不限于电压过高、超频或温度过高）承担任何责任。

匠芯创科技提供的信息仅作为参考或典型应用，本文档中的所有声明、信息和建议不构成任何明示或暗示的担保。匠芯创科技保留随时更改电路设计和/或规格的权利，恕不另行通知。

客户应全权负责获得实施解决方案/产品可能需要的第三方许可，匠芯创科技不承担任何与第三方许可相关的许可费或特许权使用费。对于任何要求的第三方许可证所涵盖的事项，匠芯创科技不承担任何保证、赔偿或其它义务。

凡以任何方式直接或间接使用本文档资料者，视为自愿接受本文档声明的约束。

修订记录

下表记录了从 2024 年 4 月 26 日 (V1.91) 至 7 月 10 日 (V1.93) 的修改：

表 0–1 修订记录

版本	章节	修订说明
V1.9.5	USB Device (USBDEV)	在 NXT_TX_EP 位域中新增注释，说明此位仅适用于在 DMA 模式下且采用 Non–periodic FIFO 的 IN Ep。
V1.9.4	–	重命名 BIS 和 EDAT 模块名称。
	Quad Serial Peripheral Interface (QSPI)	修改描述，QSPI2 支持 QSPI 接口。
	EPWM 模块	更新 EPWM 同步信号示例图。
V1.9.3	–	对以下章节新增了编辑性修改和内容调整，包括但不限于格式调整和内容优化： • Inter Integrated Circuit (I2C) • Thermal Sensor (THS) • Pulse Width Modulation Control System (PWMCS) • T–Format/ A–Format Absolute Encoder Interface (TA_IF) • BIS Interface (BIS_IF) • EDAT Interface (EDAT_IF)
V1.9.2	–	对以下章节新增了编辑性修改和内容调整，包括但不限于格式调整和内容优化。 • Clock Manage Unit (CMU) • eXpanded Serial Peripheral Interface (xSPI) • USB Device (USBDEV) • Quad Serial Peripheral Interface (QSPI) • Pulse Width Modulation Control System (PWMCS) • Hardware Current Loop (HCL) • Comparator Module (CPM)
	T–Format/ A–Format Absolute Encoder Interface (TA_IF)	修改了下列章节的 DFn 的组成结构图： • T–Format 域 • A–Format 域
	BIS Interface (BIS_IF)	修改了 0x0014 MODE 寄存器的描述。
	EDAT Interface (EDAT_IF)	修改了0x000C CFG3 寄存器描述。
	Inter Integrated Circuit (I2C)	修改了下列寄存器的描述：

表 0–1 修订记录 (续)

版本	章节	修订说明
		• 0x020 I2C_SS_SCL_HCNT • 0x024 I2C_SS_SCL_LCNT • 0x028 I2C_FS_SCL_HCNT • 0x02C I2C_FS_SCL_LCNT
V1.9.1	–	• 新增了编辑性修改，包括但不限于格式调整和内容优化。 • 对各个模块新增了寄存器列表章节。 • 删除了不适用的内容。

ArtInChip

内容

版权声明 ii
修订记录 iii
1. 文档说明 7
1.1. 适用范围 7
1.2. 内容组成 7
1.3. 寄存器属性 7
1.4. 数值定义 7
1.5. 术语、缩写词 8
2. 功能特性 12
2.1. 功能框图 15
2.2. 典型应用 15
3. M6800 系列地址映射 16
4. 功能应用 19
4.1. M6806SNES 19
4.2. M6806SPES 21
4.3. M6801SPCS 24
5. 处理器和总线 26
5.1. Central Process Unit (CPU) 26
5.1.1. 特性说明 26
5.1.2. 中断号 26
5.1.3. CLIC 中断控制器 28
5.1.4. CLIC 寄存器描述 28
5.2. BUS 31
5.3. Direct Memory Access (DMA) 31
5.3.1. 特性说明 31
5.3.2. 原理框图 32
5.3.3. 功能描述 32
5.3.4. 寄存器列表 35
5.3.5. 寄存器描述 36
6. 安全 51
6.1. Crypto Engine (CE) 51
6.1.1. 特性说明 51
6.1.2. 原理框图 52
6.1.3. 功能描述 52
6.1.4. 描述符说明 59
6.1.5. 寄存器列表 71
6.1.6. 寄存器描述 72
6.2. Serial Peripheral Interface Encryption (SPI ENC) 74
6.2.1. 特性说明 74
6.2.2. 原理框图 75
6.2.3. 功能描述 75
6.2.4. 编程指南 78
6.2.5. 寄存器列表 79
6.2.6. 寄存器描述 79
6.3. Secure ID (SID) 83
6.3.1. 特性说明 83
6.3.2. 原理框图 84
6.3.3. 功能描述 84
6.3.4. 编程指南 90
6.3.5. 寄存器列表 91
6.3.6. 寄存器描述 91
7. 时钟和电源 96
7.1. Clock Manage Unit (CMU) 96
7.1.1. 特性说明 96
7.1.2. 原理框图 97
7.1.3. 功能描述 97
7.1.4. 寄存器列表 103
7.1.5. 寄存器描述 106
7.2. System Configuration (SYSCFG) 151
7.2.1. 特性说明 152
7.2.2. 原理框图 152
7.2.3. 功能描述 152
7.2.4. 寄存器列表 152
7.2.5. 寄存器描述 153
7.3. Warm Reset Information (WRI) 167
7.3.1. 特性说明 167
7.3.2. 原理框图 168
7.3.3. 功能描述 168
7.3.4. 寄存器列表 168
7.3.5. 寄存器描述 169
8. 计时器 171
8.1. Generic Timer Controller (GTC) 171
8.1.1. 特性说明 171
8.1.2. 原理框图 171
8.1.3. 寄存器列表 171
8.1.4. 寄存器描述 172
8.2. Watch Dog (WDOG) 175
8.2.1. 特性说明 175
8.2.2. 原理框图 175
8.2.3. 功能描述 176
8.2.4. 寄存器列表 178
8.2.5. 寄存器描述 178
8.3. Pulse Width Modulation (PWM) 181
8.3.1. 特性说明 181
8.3.2. 原理框图 182
8.3.3. 功能描述 183
8.3.4. 寄存器列表 188
8.3.5. 寄存器描述 189
9. 接口 203
9.1. USB Device (USBDEV) 203
9.1.1. 特性说明 203
9.1.2. 原理框图 203
9.1.3. 功能描述 204
9.1.4. 寄存器列表 207
9.1.5. 寄存器描述 209
9.2. Media Access Control (MAC) 270
9.2.1. 特性说明 270
9.2.2. 原理框图 271
9.2.3. 功能描述 271
9.2.4. 寄存器列表 285
9.2.5. 寄存器描述 287
9.3. Quad Serial Peripheral Interface (QSPI) 324
9.3.1. 功能特性 324
9.3.2. 原理框图 325
9.3.3. 功能描述 325
9.3.4. 编程指南 335
9.3.5. 寄存器列表 339
9.3.6. 寄存器描述 340
9.4. Universal Asynchronous Receiver/Transmitter (UART) 366
9.4.1. 特性说明 366
9.4.2. 原理框图 367
9.4.3. 功能描述 367
9.4.4. 编程指南 374
9.4.5. 寄存器列表 375
9.4.6. 寄存器描述 377
9.5. Controller Area Network (CAN) 396
9.5.1. 特性说明 396
9.5.2. 原理框图 396
9.5.3. 典型应用 397
9.5.4. 寄存器列表 408
9.5.5. 寄存器描述 410
9.6. Inter Integrated Circuit (I2C) 427
9.6.1. 特性说明 428
9.6.2. 原理框图 428
9.6.3. 功能描述 428
9.6.4. 编程指南 437
9.6.5. 寄存器列表 437
9.6.6. 寄存器描述 439
9.7. Parallel Bus (PBUS) 459
9.7.1. 特性说明 459
9.7.2. 功能描述 459
9.7.3. 寄存器列表 462
9.7.4. 寄存器描述 463
9.8. General Purpose Input Output (GPIO) 467
9.8.1. 特性说明 467
9.8.2. 原理框图 468
9.8.3. 功能描述 468
9.8.4. 寄存器列表 470
9.8.5. 寄存器描述 470
10. 模拟 477
10.1. ADC Interface Module (ADCIM) 477
10.1.1. 原理框图 477
10.1.2. 功能描述 477

10.1.3. 特性说明 478
10.1.4. 寄存器列表 478
10.1.5. 寄存器描述 478
10.2. Thermal Sensor (THS) 481
10.2.1. 特性说明 481
10.2.2. 原理框图 481
10.2.3. 功能描述 481
10.2.4. 寄存器列表 483
10.2.5. 寄存器描述 483
11. 实时控制系统 495
11.1. Pulse Width Modulation Control System (PWMCS) 495
11.1.1. 特性说明 495
11.1.2. 实时控制外设互联图——EPWM 496
11.1.3. 实时控制外设互联图——CAP 497
11.1.4. 实时控制外设互联图——QEP 498
11.1.5. 实时控制外设互联图——QOUT 498
11.1.6. 功能描述 499
11.1.7. 寄存器列表 533
11.1.8. EPWM 模块寄存器描述 540
11.1.9. CAP 模块寄存器描述 582
11.1.10. QEP 模块寄存器描述 593
11.1.11. QOUT 模块寄存器描述 622
11.1.12. Global 寄存器描述 629
11.2. Hardware Current Loop (HCL) 646
11.2.1. 特性说明 646
11.2.2. 硬件电路示意图 646
11.2.3. 实时控制外设互联图——HCL 647
11.2.4. HCL 单轨控制系统框图与控制时序图 647
11.2.5. HCL 双轨控制系统框图与控制时序图 649
11.2.6. 功能描述 650
11.2.7. 寄存器列表 660
11.2.8. 寄存器描述 663
11.3. CORDIC 686
11.3.1. 特性说明 686
11.3.2. 功能描述 687
11.3.3. 寄存器列表 691
11.3.4. 寄存器描述 692
11.4. Sigma Delta Filter Module (SDFM) 695
11.4.1. 特性说明 695
11.4.2. 原理框图 696
11.4.3. 功能描述 696
11.4.4. 寄存器列表 701
11.4.5. 寄存器描述 703
11.5. T-Format/ A-Format Absolute Encoder Interface (TA_IF) 712
11.5.1. 特性说明 712
11.5.2. 原理框图 712
11.5.3. 实时控制外设互联图 712
11.5.4. 功能描述 713
11.5.5. 寄存器列表 724
11.5.6. 寄存器描述 727
11.6. BIS Interface (BIS_IF) 747
11.6.1. 功能特性 747
11.6.2. 原理框图 747
11.6.3. 实时控制外设互联图 747
11.6.4. 功能描述 748
11.6.5. 寄存器列表 755
11.6.6. 寄存器描述 756
11.7. EDAT Interface (EDAT_IF) 765
11.7.1. 特性说明 765
11.7.2. 原理框图 765
11.7.3. 实时控制外设互联图 766
11.7.4. 功能描述 766
11.7.5. 寄存器列表 771
11.7.6. 寄存器描述 772
11.8. Analog-to-Digital Converter (ADC) 786
11.8.1. 特性说明 786
11.8.2. 原理框图 787
11.8.3. 功能描述 787
11.8.4. 寄存器描述 792
11.8.5. 寄存器描述 793
11.9. Comparator Module (CPM) 804
11.9.1. 特性说明 804
11.9.2. 原理框图 805
11.9.3. 功能描述 805
11.9.4. 寄存器列表 805
11.9.5. 寄存器描述 807

1. 文档说明

1.1. 适用范围

用户手册适用于板级产品设计人员和产品软件开发商。 本手册假定读者具有计算机背景工程和/或软件工程，并了解数字化的概念、系统设计、 微处理器架构、输入/输出 (I/O) 设备、行业标准通信和设备接口协议。

1.2. 内容组成

用户手册在系统级别描述了芯片，并提供了架构概述。 它还描述了系统内存映射、系统级中断事件、外部引脚和引脚复用、外部存储器、 系统调试、系统启动、多媒体子系统、电源管理和系统安全。

1.3. 寄存器属性

术语	定义/寄存器类型
RO	只读（Read-only）
WO	只写（Write-only）
R/W	可读可写（Read/Write）
R/W1C	可读并写‘1’清零（Read/Write-‘1’-clear），常见于中断标志寄存器
R/W1T	可读并写‘1’反转（Read/Write-‘1’-toggle）
R/WAC	可读并写‘1’后自动清零（Read/Write-auto-clear），常见于模块的软复位寄存器
-	表示保留（Reserved），通常是不可写并且读返回‘0’
‘u’	寄存器值不确定，例如， 0x987a_bu65

1.4. 数值定义

类型	单位	大小
容量	1K	1024
	1M	1,048,576
	1G	1,073,741,824
频率	1K	1000
	1M	1000,000

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

类型	单位	大小
	1G	1000,000,000

1.5. 术语、缩写词

术语	全称	中文说明
ADC	Analog Digital Converter	模拟数字转换器
ADCIM	ADC Interface Management	模数转换管理模块
AES	Advanced Encryption Standard	一种对称分组密钥算法
API	Application Programming Interface	应用程序接口
BCLK	Bit Clock	比特时钟，每个时钟周期传输 1bit 音频数据
blit	Bit Block Transfer	位块搬移
BROM	Boot ROM	固化在芯片中的启动程序
CAN	Controller Area Network	控制器局域网络
CBC	Cipher Block Chaining	密码分组链模式
CE	Crypto Engine	硬件加解密算法引擎
CIR	consumer IR	消费者红外
CMA	Contiguous Memory Allocator	连续内存分配器
CMD	Command	SD/eMMC 协议的命令
CMU	Clock Manage Unit	时钟管理单元
CPHA	Clock Phase	时钟相位
CPOL	Clock Polarity	时钟极性
CTR	Counter	计数器模式
CTS	Ciphertext Stealing	一种对称分组密码算法模式
DE	Display Engine	显示引擎
DES	Data Encryption Standard	一种对称分组密码算法
DF	Decimation Filter	抽值滤波器
DI	Display Interface	显示接口，包括 RGB/ LVDS/ DSI 等

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

术语	全称	中文说明
DMA	Direct Memory Access	直接存储器访问
DMIC	Digital Microphone	数字麦克风
DRQ	DMA Request	指 DMA 请求的端口号
Dual SPI	Dual Serial Peripheral Interface	双路 SPI
DVP	Digital Video Port	数字视频接收端口
ECB	Electronic Code Book	电子密码本模式
EFF	Extended Frame Format	扩展帧
eFuse	Electric Fuse	电子熔丝
eMMC	Embedded Multi Media Card	内嵌（在板卡上）式多媒体卡
ESC	EtherCAT Slave Controller	一种实时工业以太网从机控制器
GE	Graphics Engine	2D 图形加速引擎
GIC	Generic Interrupt Controller	通用中断控制器
GPAI	General Purpose Analog Input Interface	通用模拟输入接口
GPIO	General Purpose Input Output	通用输入输出
HUK	Hardware Unique Key	硬件唯一密钥
I8080	Intel 8080 architecture	因特尔 8080 总线标准
ISP	Image Signal Processing	图像信号处理
LRCK	left right clock	左右声道时钟
LVDS	Low Voltage Differential Signaling	低压差分信号的显示接口标准
MAC	Media Access Control	媒体访问控制，Ethernet 中的一个组成模块
MD5	Message Digest Algorithm	消息摘要算法
MDIO	Management Data Input/Output	PHY 的管理接口，用来读/写 PHY 的寄存器
MIPI DSI	Mipi Display Serial Interface	Mipi 组织定义的一个显示接口标准
MMC	Multi Media Card	多媒体卡
MPP	Media Process Platform	通用多媒体处理软件平台
MPP	Media Prosess Platform	多媒体处理平台

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

术语	全称	中文说明
NEC	–	一种红外编码协议
PBUS	Parallel Bus	并行总线
PCM	Pulse Code Modulation	脉冲编码调制
PDM	Pulse Density Modulation	脉冲密度调制
PHY	Physic	物理接口收发器
PLL	Phase Locked Loop	锁相环时钟
PNK	Part Number Key	芯片型号密钥
PSK	Partner Secret Key	合作伙伴密钥
PWM	Pulse-Width Modulation	脉冲宽度控制，简称脉宽调制
QSPI	Quad Serial Peripheral Interface	四路 SPI，又称 QSPI
RC5	–	一种红外编码协议
RC6	–	一种红外编码协议
RGB	Red Green Blue	按红绿蓝三原色编码的显示接口标准
RLC	Run-Length Code	游程编码
RMII	Reduced MII	简化的媒体独立接口，使用 2 根线来传输数据
RSA	Rivest-Shamir-Adleman	一种非对称密钥算法
RTC	Real Time Clock	实时时钟
RTR	Remote Transmission Request	远程请求帧
SD	Secure Digital	Flash 存储卡的一种标准，即常见的 SD 卡
SDCard	Secure Digital Memory Card	安全数码卡，同“SD 卡”
SDIO	Secure Digital Input and Output	安全数字输入输出接口
SDM	Sigma Delta Modulation	西格玛三角洲调解器
SDMC	SDCard & SDIO & eMMC Host Contollor	SD 卡/eMMC 主控制器
SHA	Secure Hash Algorithm	安全散列算法
SID	Secure ID	安全 ID 模块
SPI	Serial Peripheral Interface	串行外设接口

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

术语	全称	中文说明
SSK	Symmetric Secret Key	对称密钥
TBC	Time Base Counter	时基计数器，用于产生锯齿波
TRNG	True Random Number Generator	真随机数生成器
TSensor/TSen	Thermal Sensor	温度传感器
V4L2	Video For Linux Two	Linux 中的视频框架第二版
VBI	Vertical Blanking Interval	垂直消隐期
VE	Video Engine	视频加速引擎
XTS	XEX Tweakable Block Ciphertext with Ciphertext Stealing	一种对称分组密码算法模式

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

ArtInChip

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

2. 功能特性

- **CPU**
  - 采用平头哥 E907 高性能 32-bit RISC-V 内核
  - RV32IMAFDCP 指令架构
  - 468 MHz @1.1V，552 MHz@1.2V
  - L1 I/D-Cache 32 KB/32 KB
  - 支持紧耦合存储 (TCM)，I/D-TCM 最大可配置 128 KB/ 128 KB
  - 单精度/ 双精度浮点单元，集成 DSP 指令集
  - PMP 安全保护
  - 核内中断 CLINT 和中断控制器 CLIC
- **片内存储**
  - BROM 64 KB
  - SRAM up to 1 MB，其中 256 KB 可配置为 TCM 使用
  - 片内 NOR Flash up to 2 MB
    - 支持外部 SPI 接口直通模式烧录
    - 支持 USB/ UART /JTAG 烧录
- **系统安全**
  - 支持数字签名安全启动方式
  - CE 实现 AES/ TDES/ RSA 等加解密算法及 SHA/ HMAC 校准算法
  - SPI_ENC 实现 片内 NOR Flash 在线解密
  - SID 内置熔丝 2048-bit ，其中 512-bit 供自定义使用
  - 内置 256-bit TRNG 产生器
- **系统保护**
  - 内置 THS 温度传感器，支持高低温报警和过温复位
- **GTC 通用计时器**
  - 52 位计时器，提供系统心跳时钟，计时周期大于 35 年
  - 调试模式下可配置为暂停计时或继续计时
- **WDOG 看门狗**
  - 支持中断和复位，超时时间 1 ms ~ 37 小时可配置
  - 调试模式下可配置为暂停计时或继续计时
  - 硬件写保护机制
- **时钟和电源管理**
  - 内置三个 PLL
    - PLL_INT0 用于 CPU 单独使用
    - PLL_INT1 用于总线，内部模块，及低速接口模块使用
    - PLL_FRA0 用于 SPI 模块使用，支持展频
  - 内置三个 LDO
    - LDO25 (2.5 V 100 mA)，用于系统复位启动、ADC 供电、eFuse 供电
    - LDO18 (1.8 V 100 mA)，用于其它外设供电
    - LDO1x (0.9~1.9 V 500 mA，每档 50 mV)，用于内核逻辑 供电 (VDD_SYS)
- **通用接口**
  - 最多支持一个 USB DEVICE
  - 最多支持一个 EMAC，支持 RMII，支持 IEEE1588 协议
  - 最多支持三个 SPI，支持标准 SPI 和 QSPI（仅 SPI1/2 支持 QSPI），可配置为 Master/ Slave
  - 最多支持八个 UART，兼容工业标准 16550，波特率精度 < 2%
  - 最多支持三个 I2C，支持 7-bit 和 10-bit 寻址，最高速率 400 kb/s
  - 最多支持两个 CAN，支持 A 和 CAN2.0B，通信速率最高 1 Mbps
  - 最多支持一个 PBUS，用于对外部设备地址空间进行读写访问
  - 最多支持 88 个 GPIO，每个 IO 独立配置
- **CORDIC**

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 支持 sin/ cos/ arctan/ atan2/ phase 等数学函数加速

• 硬件电流环（HCL）

- 支持自动获取 ADC 数据
- 支持自动获取 QEP/ TA-IF/ EDAT-IF/ BIS-IF 编码器位置数据
- 支持 CLARKE/ PARK/ PID/ IPARK/ SVPWM 算法的硬件加速
- 内置死区补偿算法
- 支持自动更新 EPWM 输出占空比
- 支持断点模式

• Enhanced PWM (EPWM)

- 最多可支持 12 个互补 PWM 输出或 24 个独立 PWM
- 最多支持六个 HRPWM 输出，分辨率可达 156 ps
- 内置 16-bit 计数器
- 支持递增、递减或先递增后递减计数
- PWM 支持内部相位同步
- 支持死区时间控制
- 支持六个故障输入控制
- 支持脉冲输出功能

• CAP

- 最多支持六个输入捕获或六个独立 PWM
- 内置 32-bit 计数器
- 支持连续捕捉或单次捕捉
- 支持配置为 PWM 输出模式

• QEP

- 最多支持 10 个的 QEP 信号解析
- 内置 32-bit 的位置计数器
- 支持 AB 正交信号解析
- 支持 CW/CCW 信号解析
- 支持 CLK/DIR 信号解析
- 内置看门狗定时器

• Quadrature-pulse Output (QOUT)

- 最多支持两个 QOUT 信号输出
- 支持任意分频比的脉冲输出
- 输出最大支持 3 MHz 的正交脉冲信号

• ADC

- 两个 12-bit ADC，采样速率最高 4 Msps
- 两个 ADC 复用 16 个采样通道

• Comparator Module (CPM)

- 最多支持两个 CPM
- 内置 12-bit DAC 参考的窗口比较

• PWM

- 最多可支持四个通用 PWM
- 内置 16-bit 计数器，计数时钟分频最高可以达到 4096

• Sigma-Delta Filter Module (SDFM)

- 最多可支持四个 SDFM
- 支持串行输入解码
- 支持 SINC1/2/3 滤波器
- 支持 OSR 可配置 (1~256)

• T-Format/ A-Format Interface (TA-IF)

- 最多可支持两个编码器接口
- 兼容多摩川编码器和尼康编码器接口协议
- 最高支持 24-bit 位置数据读取
- 支持位置数据自动获取

• BIS Interface (BIS-IF)

- 最多可支持两个编码器接口
- 兼容 SSI/BIS-C 协议
- 最高支持 24-bit 位置数据读取
- 支持位置数据自动获取

• EDAT Interface (EDAT-IF)

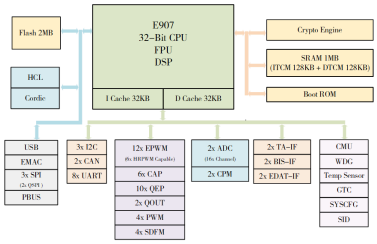
- 最多可支持两个编码器接口
- 兼容 EnDat 2.1/2.2 协议

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

◦ 最高支持 24–bit 位置数据读取

◦ 支持位置数据自动获取

2.1. 功能框图



2.2. 典型应用

- 伺服电机驱动器
- 步进电机驱动器
- BLDC 电机驱动器
- 交流变频器
- 光伏逆变器
- 数字电源
- PLC

ArtInChip

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

3. 地址映射

表 3-1 M6800 系列 地址映射

模块名称	起始地址	结束地址	空间大小
DMA	0x10000000	0x1000FFFF	64KB
CE	0x10020000	0x1002FFFF	64KB
USB_DEV	0x10200000	0x1020FFFF	64KB
EMAC	0x10280000	0x1028FFFF	64KB
XSPI	0x10300000	0x10300FFF	4KB
SPI0	0x10400000	0x1040FFFF	64KB
SPI1	0x10410000	0x1041FFFF	64KB
SPI2	0x10420000	0x1042FFFF	64KB
SPI3	0x10430000	0x1043FFFF	64KB
AHBCFG	0x104FE000	0x104FEFFF	4KB
CORDIC	0x10700000	0x10700FFF	4KB
HCL	0x10710000	0x10713FFF	16KB
PBUS	0x107F0000	0x1080FFFF	128KB
SYSCFG	0x18000000	0x18000FFF	4KB
CMU	0x18020000	0x18020FFF	4KB
SPI_ENC	0x18100000	0x18100FFF	4KB
PWMCS	0x18200000	0x1820FFFF	64KB
ADC	0x18210000	0x18211FFF	8KB
AXICFG	0x184FE000	0x184FEFFF	4KB
GPIO	0x18700000	0x18700FFF	4KB
UART0	0x18710000	0x18710FFF	4KB
UART1	0x18711000	0x18711FFF	4KB
UART2	0x18712000	0x18712FFF	4KB

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 3–1 M6800 系列 地址映射 (续)

模块名称	起始地址	结束地址	空间大小
UART3	0x18713000	0x18713FFF	4KB
UART4	0x18714000	0x18714FFF	4KB
UART5	0x18715000	0x18715FFF	4KB
UART6	0x18716000	0x18716FFF	4KB
UART7	0x18717000	0x18717FFF	4KB
TA_IF	0x187C0000	0x187C0FFF	4KB
EDAT_IF	0x187D0000	0x187D0FFF	4KB
BIS_IF	0x187E0000	0x187E0FFF	4KB
SDFM	0x187F0000	0x187F0FFF	4KB
WDOG	0x19000000	0x19000FFF	4KB
WRI	0x1900F000	0x1900FFFF	4KB
SID	0x19010000	0x19010FFF	4KB
RTC	0x19030000	0x19030FFF	4KB
GTC	0x19050000	0x19051FFF	8KB
I2C0	0x19220000	0x19220FFF	4KB
I2C1	0x19221000	0x19221FFF	4KB
I2C2	0x19222000	0x19222FFF	4KB
CAN0	0x19230000	0x19230FFF	4KB
CAN1	0x19231000	0x19231FFF	4KB
PWM	0x19240000	0x19240FFF	4KB
THS	0x19253000	0x19253FFF	4KB
CPM	0x192B0000	0x192B0FFF	4KB
E907_CLINT	0x20000000	0x2000FFFF	64KB
E907_CLIC	0x20800000	0x2080FFFF	64KB
BROM	0x30000000	0x3000FFFF	64KB

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 3–1 M6800 系列 地址映射 (续)

模块名称	起始地址	结束地址	空间大小
SRAM_S0	0x30040000	0x3013FFFF	1MB
SRAM_S1	0x3FF00000	0x3FFFFFFF	1MB
FLASH_XIP	0x60000000	0x7FFFFFFF	512MB
RESERVED	0x80000000	0xFFFFFFFF	2GB

ArtInChip

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

4. 功能复用

4.1. M6806SNES

表 4-1 M6806SNES

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PA0	–	–	I2C0_SCL	UART0_TX	–	ADC_CH0	–
PA1	–	–	I2C0_SDA	UART0_RX	–	ADC_CH1	–
PA2	–	–	I2C1_SCL	UART1_TX	EPWM_FLT2	ADC_CH2	UART2_CTS
PA3	–	–	I2C1_SDA	UART1_RX	EPWM_FLT3	ADC_CH3	UART2_RTS
PA4	–	–	CAN0_TX	UART2_TX	SDFM0_DAT	ADC_CH4	–
PA5	–	–	CAN0_RX	UART2_RX	SDFM0_CLK	ADC_CH5	–
PA6	–	–	CAN1_TX	UART3_TX	SDFM1_DAT	ADC_CH6	–
PA7	–	–	CAN1_RX	UART3_RX	SDFM1_CLK	ADC_CH7	–
PA8	–	–	I2C2_SCL	–	–	ADC_CH8	–
PA9	–	–	I2C2_SDA	–	ADC_TRIG	ADC_CH9	–
PA10	–	–	–	–	EPWM_FLT4	ADC_CH10	JTAG_MS
PA11	–	–	–	–	EPWM_FLT5	ADC_CH11	JTAG_CK
PA12	–	–	–	–	SDFM2_DAT	ADC_CH12	–
PA13	–	–	–	–	SDFM2_CLK	ADC_CH13	–
PA14	–	–	–	–	SDFM3_DAT	ADC_CH14	–
PA15	–	–	–	–	SDFM3_CLK	ADC_CH15	–
PB0	–	SPI1_WP	–	UART4_TX	–	–	–
PB1	–	SPI1_MISO	–	UART6_TX	–	–	–
PB2	–	SPI1_CS	–	UART6_RX	–	–	–
PB3	–	SPI1_HOLD	–	UART4_RX	–	–	–
PB4	–	SPI1_CLK	–	UART6_RTS	–	–	–
PB5	–	SPI1_MOSI	–	UART4_RTS	UART6_CTS	–	–
PB6	–	SPI2_CS	–	UART5_TX	–	CPM_HIN1	–
PB7	–	SPI2_MISO	–	UART5_RX	–	CPM_HIN2	–
PB8	–	SPI2_MOSI	–	UART5_RTS	UART7_CTS	CPM_LIN1	–
PB9	–	SPI2_CLK	–	UART7_RTS	–	CPM_LIN2	–
PB10	–	SPI2_HOLD	–	UART7_TX	CPM0_COHL	CPM0_COH	CPM1_COL
PB11	–	SPI2_WP	–	UART7_RX	CPM1_COHL	CPM0_COL	CPM1_COH
PC0	–	–	I2C2_SCL	UART3_RTS	–	–	JTAG_MS
PC1	–	–	–	–	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 4–1 M6806SNES (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PC2	–	–	–	–	–	–	UART0_TX
PC3	–	–	–	–	–	–	–
PC4	–	–	I2C1_SCL	UART3_TX	–	–	UART0_RX
PC5	–	–	I2C1_SDA	UART3_RX	–	–	JTAG_CK
PC6	–	CAP0	I2C2_SDA	UART3_CTS	–	CLK_OUT3	–
PC7	–	CAP1	–	–	–	EPWM_SO0	–
PC8	SPI3_CLK	CAP2	CAN0_TX	UART4_TX	EPWM_FLT0	EPWM_SO1	EPWM_TO0
PC9	SPI3_CS	CAP3	CAN0_RX	UART4_RX	EPWM_FLT1	EPWM_SO2	EPWM_TO3
PC10	SPI3_MOSI	CAP4	CAN1_TX	UART5_TX	EPWM_SI0	EPWM_SO3	EPWM_TO6
PC11	SPI3_MISO	CAP5	CAN1_RX	UART5_RX	EPWM_SI1	EPWM_SO4	EPWM_TO9
PD0	–	SPI3_CLK	I2C0_SCL	UART0_TX	PBUS_AD0	EPWM11_B	–
PD1	–	SPI3_CS	I2C0_SDA	UART0_RX	PBUS_AD1	EPWM11_A	–
PD2	–	SPI3_MOSI	I2C1_SCL	UART1_TX	PBUS_AD2	EPWM10_B	–
PD3	–	SPI3_MISO	I2C1_SDA	UART1_RX	PBUS_AD3	EPWM10_A	–
PD4	–	SPI1_CS	I2C2_SCL	UART2_TX	PBUS_AD4	QOUT0_A	–
PD5	–	SPI1_MISO	I2C2_SDA	UART2_RX	PBUS_AD5	QOUT0_B	–
PD6	–	SPI1_MOSI	PWM0_A	–	PBUS_AD6	QOUT1_A	–
PD7	–	SPI1_CLK	PWM0_B	–	PBUS_AD7	QOUT1_B	–
PD8	–	SPI1_HOLD	PWM1_A	ENC0_IO0	PBUS_CLK	EPWM9_B	QOUT0_Z
PD9	–	SPI1_WP	–	ENC0_IO1	PBUS_NCS	EPWM9_A	QOUT1_Z
PD10	–	CAP5	–	QEP2_A	PBUS_NADV	EPWM8_B	–
PD11	–	CAP4	–	QEP2_B	PBUS_NWE	EPWM8_A	–
PD12	–	CAP3	–	QEP2_I	PBUS_NOE	EPWM7_B	–
PD13	–	CAP2	–	QEP3_A	CLK_OUT0	EPWM7_A	–
PD14	–	CAP1	–	QEP3_B	PBUS_AD8	EPWM6_B	–
PD15	–	CAP0	–	QEP3_I	PBUS_AD9	EPWM6_A	–
PD16	–	PWM1_B	–	UART2_TX	PBUS_AD10	EPWM5_B	–
PD17	–	PWM2_A	–	UART2_RX	PBUS_AD11	EPWM5_A	–
PD18	–	–	–	ENC1_IO0	PBUS_AD12	EPWM4_B	–
PD19	–	–	–	ENC1_IO1	PBUS_AD13	EPWM4_A	–
PD20	–	–	–	QEP4_A	PBUS_AD14	EPWM3_B	–
PD21	–	–	–	QEP4_B	PBUS_AD15	EPWM3_A	–
PD22	–	–	–	QEP5_A	–	EPWM2_B	–
PD23	–	–	–	QEP5_B	–	EPWM2_A	–
PD24	–	–	–	QEP6_A	–	EPWM1_B	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 4–1 M6806SNES (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PD25	–	–	–	QEP7_A	PWM2_B	EPWM1_A	–
PD26	–	–	–	QEP8_A	PWM3_A	EPWM0_B	–
PD27	–	–	–	QEP9_A	PWM3_B	EPWM0_A	CMU_CKT
PE0	EMAC_RXD1	–	PWM0_A	UART3_TX	–	ENC0_IO0	–
PE1	EMAC_RXD0	–	PWM0_B	UART3_RX	–	ENC0_IO1	–
PE2	EMAC_RXCTL	–	–	UART4_TX	QEP2_A	ENC0_IO2	–
PE3	EMAC_CLKIN	–	–	UART4_RX	QEP2_B	QEP0_H0	–
PE4	EMAC_TXD1	–	–	UART5_TX	QEP3_A	QEP0_H1	–
PE5	EMAC_TXD0	–	–	UART5_RX	QEP3_B	QEP0_H2	–
PE6	EMAC_TXCK	–	–	UART6_TX	–	ENC1_IO0	–
PE7	EMAC_TXCTL	–	–	UART6_RX	–	ENC1_IO1	–
PE8	EMAC_MDC	–	–	UART7_TX	QEP4_A	ENC1_IO2	–
PE9	EMAC_MDIO	–	–	UART7_RX	QEP4_B	QEP1_H0	–
PE10	CLK_OUT2	–	–	–	QEP5_A	QEP1_H1	–
PE11	CLK_OUT1	PWM1_A	–	–	QEP5_B	QEP1_H2	–
PE12	SPI2_CLK	PWM1_B	–	–	QEP6_A	QEP0_S	CPM0_COH
PE13	SPI2_CS	PWM2_A	–	–	QEP7_A	QEP1_S	CPM0_COL
PE14	SPI2_MOSI	–	I2C0_SCK	UART6_TX	QEP8_A	–	CPM1_COH
PE15	SPI2_MISO	PWM2_B	I2C0_SDA	UART6_RX	QEP9_A	–	CPM1_COL
PE16	SPI2_HOLD	PWM3_A	–	UART7_TX	–	–	EMAC_TRIG
PE17	SPI2_WP	PWM3_B	–	UART7_RX	–	–	EMAC_PPSO
PN0	USB_DM	–	UART0_RX	UART1_RX	–	–	–
PN1	USB_DP	–	UART0_TX	UART1_TX	–	–	–

4.2. M6806SPES

表 4–2 M6806SPES

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PA0	–	–	I2C0_SCL	UART0_TX	–	ADC_CH0	–
PA1	–	–	I2C0_SDA	UART0_RX	–	ADC_CH1	–
PA2	–	–	I2C1_SCL	UART1_TX	EPWM_FLT2	ADC_CH2	UART2_CTS
PA3	–	–	I2C1_SDA	UART1_RX	EPWM_FLT3	ADC_CH3	UART2_RTS
PA4	–	–	CAN0_TX	UART2_TX	SDFM0_DAT	ADC_CH4	–
PA5	–	–	CAN0_RX	UART2_RX	SDFM0_CLK	ADC_CH5	–
PA6	–	–	CAN1_TX	UART3_TX	SDFM1_DAT	ADC_CH6	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 4–2 M6806SPES (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PA7	–	–	CAN1_RX	UART3_RX	SDFM1_CLK	ADC_CH7	–
PA8	–	–	I2C2_SCL	–	–	ADC_CH8	–
PA9	–	–	I2C2_SDA	–	ADC_TRIG	ADC_CH9	–
PA10	–	–	–	–	EPWM_FLT4	ADC_CH10	JTAG_MS
PA11	–	–	–	–	EPWM_FLT5	ADC_CH11	JTAG_CK
PA12	–	–	–	–	SDFM2_DAT	ADC_CH12	–
PA13	–	–	–	–	SDFM2_CLK	ADC_CH13	–
PA14	–	–	–	–	SDFM3_DAT	ADC_CH14	–
PA15	–	–	–	–	SDFM3_CLK	ADC_CH15	–
PB0	–	SPI1_WP	–	UART4_TX	–	–	–
PB1	–	SPI1_MISO	–	UART6_TX	–	–	–
PB2	–	SPI1_CS	–	UART6_RX	–	–	–
PB3	–	SPI1_HOLD	–	UART4_RX	–	–	–
PB4	–	SPI1_CLK	–	UART6_RTS	–	–	–
PB5	–	SPI1_MOSI	–	UART4_RTS	UART6_CTS	–	–
PB6	–	SPI2_CS	–	UART5_TX	–	CPM_HIN1	–
PB7	–	SPI2_MISO	–	UART5_RX	–	CPM_HIN2	–
PB8	–	SPI2_MOSI	–	UART5_RTS	UART7_CTS	CPM_LIN1	–
PB9	–	SPI2_CLK	–	UART7_RTS	–	CPM_LIN2	–
PB10	–	SPI2_HOLD	–	UART7_TX	CPM0_COHL	CPM0_COH	CPM1_COL
PB11	–	SPI2_WP	–	UART7_RX	CPM1_COHL	CPM0_COL	CPM1_COH
PC2	–	–	–	–	–	–	UART0_TX
PC4	–	–	I2C1_SCL	UART3_TX	–	–	UART0_RX
PC6	–	CAP0	I2C2_SDA	UART3_CTS	–	CLK_OUT3	–
PC7	–	CAP1	–	–	–	EPWM_SO0	–
PC8	SPI3_CLK	CAP2	CAN0_TX	UART4_TX	EPWM_FLT0	EPWM_SO1	EPWM_TO0
PC9	SPI3_CS	CAP3	CAN0_RX	UART4_RX	EPWM_FLT1	EPWM_SO2	EPWM_TO3
PC10	SPI3_MOSI	CAP4	CAN1_TX	UART5_TX	EPWM_SI0	EPWM_SO3	EPWM_TO6
PC11	SPI3_MISO	CAP5	CAN1_RX	UART5_RX	EPWM_SI1	EPWM_SO4	EPWM_TO9
PD0	–	SPI3_CLK	I2C0_SCL	UART0_TX	PBUS_AD0	EPWM11_B	–
PD1	–	SPI3_CS	I2C0_SDA	UART0_RX	PBUS_AD1	EPWM11_A	–
PD2	–	SPI3_MOSI	I2C1_SCL	UART1_TX	PBUS_AD2	EPWM10_B	–
PD3	–	SPI3_MISO	I2C1_SDA	UART1_RX	PBUS_AD3	EPWM10_A	–
PD4	–	SPI1_CS	I2C2_SCL	UART2_TX	PBUS_AD4	QOUT0_A	–
PD5	–	SPI1_MISO	I2C2_SDA	UART2_RX	PBUS_AD5	QOUT0_B	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 4–2 M6806SPES (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PD6	–	SPI1_MOSI	PWM0_A	–	PBUS_AD6	QOUT1_A	–
PD7	–	SPI1_CLK	PWM0_B	–	PBUS_AD7	QOUT1_B	–
PD8	–	SPI1_HOLD	PWM1_A	ENC0_IO0	PBUS_CLK	EPWM9_B	QOUT0_Z
PD9	–	SPI1_WP	–	ENC0_IO1	PBUS_NCS	EPWM9_A	QOUT1_Z
PD10	–	CAP5	–	QEP2_A	PBUS_NADV	EPWM8_B	–
PD11	–	CAP4	–	QEP2_B	PBUS_NWE	EPWM8_A	–
PD12	–	CAP3	–	QEP2_I	PBUS_NOE	EPWM7_B	–
PD13	–	CAP2	–	QEP3_A	CLK_OUT0	EPWM7_A	–
PD14	–	CAP1	–	QEP3_B	PBUS_AD8	EPWM6_B	–
PD15	–	CAP0	–	QEP3_I	PBUS_AD9	EPWM6_A	–
PD16	–	PWM1_B	–	UART2_TX	PBUS_AD10	EPWM5_B	–
PD17	–	PWM2_A	–	UART2_RX	PBUS_AD11	EPWM5_A	–
PD18	–	–	–	ENC1_IO0	PBUS_AD12	EPWM4_B	–
PD19	–	–	–	ENC1_IO1	PBUS_AD13	EPWM4_A	–
PD20	–	–	–	QEP4_A	PBUS_AD14	EPWM3_B	–
PD21	–	–	–	QEP4_B	PBUS_AD15	EPWM3_A	–
PD22	–	–	–	QEP5_A	–	EPWM2_B	–
PD23	–	–	–	QEP5_B	–	EPWM2_A	–
PD24	–	–	–	QEP6_A	–	EPWM1_B	–
PD25	–	–	–	QEP7_A	PWM2_B	EPWM1_A	–
PD26	–	–	–	QEP8_A	PWM3_A	EPWM0_B	–
PD27	–	–	–	QEP9_A	PWM3_B	EPWM0_A	–
PE0	EMAC_RXD1	–	PWM0_A	UART3_TX	–	ENC0_IO0	–
PE1	EMAC_RXD0	–	PWM0_B	UART3_RX	–	ENC0_IO1	–
PE2	EMAC_RXCTL	–	–	UART4_TX	QEP2_A	ENC0_IO2	–
PE3	EMAC_CLKIN	–	–	UART4_RX	QEP2_B	QEP0_H0	–
PE4	EMAC_TXD1	–	–	UART5_TX	QEP3_A	QEP0_H1	–
PE5	EMAC_TXD0	–	–	UART5_RX	QEP3_B	QEP0_H2	–
PE6	EMAC_TXCK	–	–	UART6_TX	–	ENC1_IO0	–
PE7	EMAC_TXCTL	–	–	UART6_RX	–	ENC1_IO1	–
PE8	EMAC_MDC	–	–	UART7_TX	QEP4_A	ENC1_IO2	–
PE9	EMAC_MDIO	–	–	UART7_RX	QEP4_B	QEP1_H0	–
PE10	CLK_OUT2	–	–	–	QEP5_A	QEP1_H1	–
PE11	CLK_OUT1	PWM1_A	–	–	QEP5_B	QEP1_H2	–
PE12	SPI2_CLK	PWM1_B	–	–	QEP6_A	QEP0_S	CPM0_COH

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 4–2 M6806SPES (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PE13	SPI2_CS	PWM2_A	–	–	QEP7_A	QEP1_S	CPM0_COL
PE14	SPI2_MOSI	–	I2C0_SCK	UART6_TX	QEP8_A	–	CPM1_COH
PE15	SPI2_MISO	PWM2_B	I2C0_SDA	UART6_RX	QEP9_A	–	CPM1_COL
PE16	SPI2_HOLD	PWM3_A	–	UART7_TX	–	–	EMAC_TRIG
PE17	SPI2_WP	PWM3_B	–	UART7_RX	–	–	EMAC_PPSO
PN0	USB_DM	–	UART0_RX	UART1_RX	–	–	–
PN1	USB_DP	–	UART0_TX	UART1_TX	–	–	–

4.3. M6801SPCS

表 4–3 M6801SPCS

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PA0	–	–	I2C0_SCL	UART0_TX	–	ADC_CH0	–
PA1	–	–	I2C0_SDA	UART0_RX	–	ADC_CH1	–
PA2	–	–	–	–	EPWM_FLT2	ADC_CH2	UART2_CTS
PA3	–	–	–	–	EPWM_FLT3	ADC_CH3	UART2_RTS
PA4	–	–	CAN0_TX	UART2_TX	SDFM0_DAT	ADC_CH4	–
PA5	–	–	CAN0_RX	UART2_RX	SDFM0_CLK	ADC_CH5	–
PA6	–	–	–	UART3_TX	SDFM1_DAT	ADC_CH6	–
PA7	–	–	–	UART3_RX	SDFM1_CLK	ADC_CH7	–
PA9	–	–	I2C2_SDA	–	ADC_TRIG	ADC_CH9	–
PA10	–	–	–	–	EPWM_FLT4	ADC_CH10	JTAG_MS
PA11	–	–	–	–	EPWM_FLT5	ADC_CH11	JTAG_CK
PA12	–	–	–	–	–	ADC_CH12	–
PA13	–	–	–	–	–	ADC_CH13	–
PA14	–	–	–	–	–	ADC_CH14	–
PA15	–	–	–	–	–	ADC_CH15	–
PB6	–	SPI2_CS	–	UART5_TX	–	CPM_HIN1	–
PB7	–	SPI2_MISO	–	UART5_RX	–	CPM_HIN2	–
PB8	–	SPI2_MOSI	–	UART5_RTS	UART7_CTS	CPM_LIN1	–
PB9	–	SPI2_CLK	–	UART7_RTS	–	CPM_LIN2	–
PB10	–	SPI2_HOLD	–	UART7_TX	CPM0_COHL	CPM0_COH	CPM1_COL
PB11	–	SPI2_WP	–	UART7_RX	CPM1_COHL	CPM0_COL	CPM1_COH
PC8	SPI3_CLK	CAP2	CAN0_TX	–	EPWM_FLT0	EPWM_SO1	EPWM_TO0
PC9	SPI3_CS	–	CAN0_RX	–	EPWM_FLT1	EPWM_SO2	EPWM_TO3

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 4–3 M6801SPCS (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PC10	SPI3_MOSI	–	–	UART5_TX	EPWM_SI0	EPWM_SO3	EPWM_TO6
PC11	SPI3_MISO	–	–	UART5_RX	EPWM_SI1	EPWM_SO4	EPWM_TO9
PD4	–	–	I2C2_SCL	UART2_TX	–	QOUT0_A	–
PD5	–	–	I2C2_SDA	UART2_RX	–	QOUT0_B	–
PD8	–	–	PWM1_A	ENC0_IO0	–	–	QOUT0_Z
PD13	–	CAP2	–	QEP3_A	–	–	–
PD14	–	CAP1	–	QEP3_B	–	–	–
PD15	–	CAP0	–	QEP3_I	–	–	–
PD16	–	PWM1_B	–	UART2_TX	–	EPWM5_B	–
PD17	–	PWM2_A	–	UART2_RX	–	EPWM5_A	–
PD18	–	–	–	QEP1_A	–	EPWM4_B	–
PD19	–	–	–	QEP1_B	–	EPWM4_A	–
PD20	–	–	–	QEP4_A	–	EPWM3_B	–
PD21	–	–	–	QEP4_B	–	EPWM3_A	–
PD22	–	–	–	QEP5_A	–	EPWM2_B	–
PD23	–	–	–	QEP5_B	–	EPWM2_A	–
PD24	–	–	–	–	–	EPWM1_B	–
PD25	–	–	–	–	PWM2_B	EPWM1_A	–
PD26	–	–	–	–	PWM3_A	EPWM0_B	–
PD27	–	–	–	–	PWM3_B	EPWM0_A	–
PE0	–	–	PWM0_A	UART3_TX	–	ENC0_IO0	–
PE1	–	–	PWM0_B	UART3_RX	–	ENC0_IO1	–
PE2	–	–	–	–	–	ENC0_IO2	–
PE8	–	–	–	UART7_TX	QEP4_A	QEP1_I	–
PE9	–	–	–	UART7_RX	QEP4_B	–	–
PE10	–	–	–	–	QEP5_A	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

5. 处理器和总线

5.1. Central Process Unit (CPU)

CPU 内核采用了平头哥 E907，是一款基于 RISC-V 指令集的高性能嵌入式处理器。

5.1.1. 特性说明

- RV32IMAFDCP 指令集
- 单双精度浮点单元
- 五级单发按序执行流水线
- 一级哈佛结构，ICACHE 32 KB，DCACHE 16 KB，缓存行大小为 32 字节
- 物理内存保护 (PMP)
- 核内中断 CLINT 和中断控制器 CLIC，支持中断嵌套
- 支持平头哥 MCU 特性扩展技术，包括中断处理加速技术、MCU 扩展特性
- 机器模式和用户模式
- 标准 2 线 JTAG 调试接口

5.1.2. 中断号

中断号	模块
7	CPU_TIMER
16	SYSCFG
20	CPM
21	SDFM
22	HCL
23	CORDIC
24	EPWM_FAULT
25	EPWM
26	CAP
27	QEP

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

中断号	模块
28	ADC
29	QOUT
32	DMA
33	CE
34	USB_DEV
39	EMAC
41	SPI_ENC
42	QSPI2
43	QSPI3
44	QSPI0
45	QSPI1
64	WDOG
68	GPIO_GRP_A
69	GPIO_GRP_B
70	GPIO_GRP_C
71	GPIO_GRP_D
72	GPIO_GRP_E
76	UART0
77	UART1
78	UART2
79	UART3
80	UART4
81	UART5
82	UART6
83	UART7
84	I2C0

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

中断号	模块
85	I2C1
86	I2C2
88	CAN0
89	CAN1
90	PWM
94	THS
104	TA0_IF
105	TA1_IF
106	EDAT0_IF
107	EDAT1_IF
108	BIS0_IF
109	BIS_IF

5.1.3. CLIC 中断控制器

核内中断控制器（以下简称 CLIC），仅用于对中断源进行采样，优先级仲裁和分发。其中 CLIC 支持中断嵌套，中断优先级最多为八级。每个中断目标拥有四个 memory-mapped 的控制寄存器，如下所示，用以配置中断目标各个属性:

- 0x1000+4*i 中断等待寄存器 CLICINTIP[i]
- 0x1001+4*i 中断使能寄存器 CLICINTIE[i]
- 0x1002+4*i 中断属性寄存器 CLICINTATTR[i]
- 0x1003+4*i 中断控制寄存器 CLICINTCTL[i]

> **注：**
>
> 关于寄存器的详细配置说明，可查看 CLIC 寄存器描述。

5.1.4. CLIC 寄存器描述

CLIC 寄存器地址映射如下表（下表中的 i 与中断号相对应）：

地址	名称	描述
E907_CLIC + 0x0	CLICCFG	CLIC 配置寄存器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

地址	名称	描述
E907_CLIC + 0x8	MINTTHRESH	中断阈值寄存器
E907_CLIC + 0x1000 + 4 × i	CLICINTIP[i]	中断源 i 等待寄存器
E907_CLIC + 0x1001 + 4 × i[1]	CLICINTIE[i]	中断源 i 使能寄存器
E907_CLIC + 0x1002 + 4 × i[1]	CLICINTATTR[i]	中断源 i 属性寄存器
E907_CLIC + 0x1003 + 4 × i[1]	CLICINTCTL[i]	中断源 i 控制寄存器

(1) i 与中断号相对应

5.1.4.1. 0x0 配置寄存器 CLICCFG

默认值：0x07			
位域	类型	默认值	描述
7	–	0x0	–
6:5	R	0x0	nmbits 特权态有效位数，固定为 0。
4:1	R	0x3	nlbits 中断优先级有效位数。
0	R	0x1	nvbits 硬件矢量中断实现标志位，此位恒为 1。

5.1.4.2. 0x8 中断阈值寄存器 MINTTHRESH

默认值：0x00000000			
位域	类型	默认值	描述
31:24	R/W	0x0	mth 机器模式中断的阈值，此域定义了当前处于等待状态的中断请求能够向 CPU 流水线核心发起中断请求的优先级临界值。
23:0	–	0x0	–

5.1.4.3. 0x1000+4*i 中断等待寄存器 CLICINTIP[i]

1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00			
位域	类型	默认值	描述
7:1	–	0x0	–
0	R	0x0	IP 中断等待，此位为只读位域。此域的值需要通过对中断源进行操作来实现，中断源为高则 IP 为 1，中断源为低则 IP 为 0。

5.1.4.4. 0x1001+4*i 中断使能寄存器 CLICINTIE[i]

1

默认值：0x00			
位域	类型	默认值	描述
7:1	–	0x0	–
0	R/W	0x0	IE 中断使能，此位置 1 表示对应的中断源被使能。

5.1.4.5. 0x1002+4*i 中断属性寄存器 CLICINTATTR[i]

1

默认值：0xC0			
位域	类型	默认值	描述
7:6	R	0x3	mode 中断特权态，此域固定为 2'b11，表示机器模式中断。
5:3	–	0x0	–
2:1	R	0x0	trig 中断触发方式，此位固定为 0，代表电平中断。
0	R/W	0x0	shv 矢量中断使能，此位置 1 则使能硬件矢量中断。

5.1.4.6. 0x1003+4*i 中断控制寄存器 CLICINTCTL[i]

1

默认值：0x1F			
位域	类型	默认值	描述

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x1F			
7:5	R/W	0x0	int_ctl 参与仲裁优先级。
4:0	R	0x1F	–

5.2. BUS

图 5–1 : 总线框图如下所示：

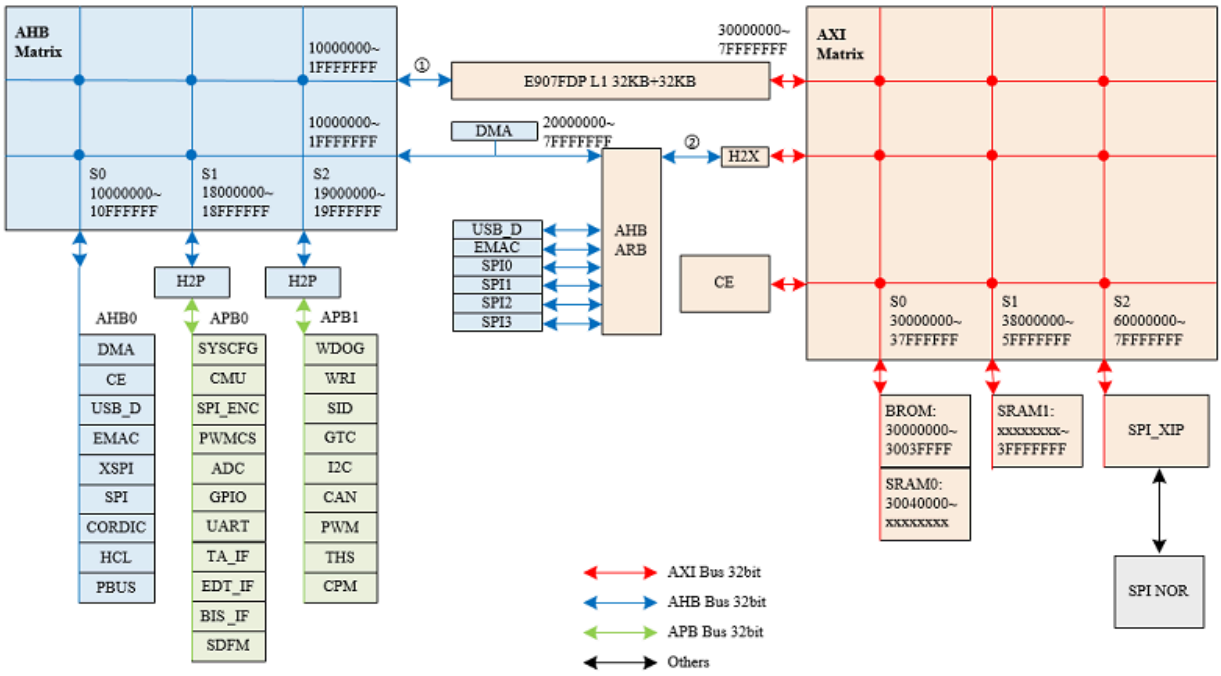


图 5–1 总线框图

5.3. Direct Memory Access (DMA)

Direction memory access (DMA) 模块提供一种高效的数据传输技术，能够在不受 CPU 干预的情况下进行设备间的数据传输，从而减少 CPU 负荷。CPU 使能 DMA 之后，由 DMA 独立自主控制数据传输。此外，DMA 提供的数据交换具有高带宽和低延迟的优点。

5.3.1. 特性说明

- 八通道 DMA，每通道有 32 个源端和 32 个终端可选
- 采用链表配置方式，寄存器描述通道状态
- 设备位宽支持 8/ 16/ 32/ 64 位，突发长度支持 1/ 4/ 8/ 16 个
- DMA 源端、终端地址 8 bytes 对齐

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

5.3.2. 原理框图

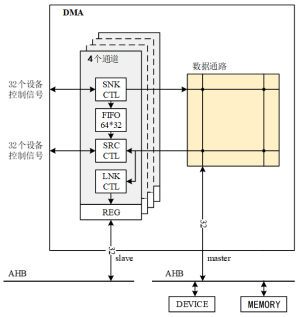


图 5–2 原理框图

5.3.3. 功能描述

5.3.3.1. 设备

DMA 相关设备推荐配置中，单次 DMA 任务传输数据量为位宽 * BURST。

表 5–1 DMA 相关设备推荐配置

存储模块	DMA_ID	位宽（bit）	Burst	地址
SRAM/ DRAM/ XIP	0	32	16	Linear

存储模块与 DMA 采用总线握手方式，无需单独的 REQ/ ACK 机制，DMA 模式选择等待，即只能被动发送或接收数据，若源终端皆为存储模块则实时响应传输。

读取 XIP 数据时，起始地址和长度需要 64 Byte 对齐。

设备模块	DMA_ID	位宽（bit）	Burst	地址
DMA_ID_PSADC_Q1	4	32	1	IO
DMA_ID_PSADC_Q2	5	32	1	IO
DMA_ID_SPI2	8	8	16	IO
DMA_ID_SPI3	9	8	16	IO
DMA_ID_SPI0	10	8	16	IO
DMA_ID_SPI1	11	8	16	IO
DMA_ID_I2S0	12	32	1	IO
DMA_ID_I2S1	13	32	1	IO
DMA_ID_AUDIO_DMIC	14	32	1	IO
DMA_ID_UART0	16	8	1	IO

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

设备模块	DMA_ID	位宽（bit）	Burst	地址
DMA_ID_UART1	17	8	1	IO
DMA_ID_UART2	18	8	1	IO
DMA_ID_UART3	19	8	1	IO
DMA_ID_UART4	20	8	1	IO
DMA_ID_UART5	21	8	1	IO
DMA_ID_UART6	22	8	1	IO
DMA_ID_UART7	23	8	1	IO
DMA_ID_XSPI	24	8	16	IO
DMA_ID_SDFM0	25	32	1	IO
DMA_ID_SDFM1	26	32	1	IO
DMA_ID_SDFM2	27	32	1	IO
DMA_ID_SDFM3	28	32	1	IO

外设（非存储）设备与 DMA 采用单独的 REQ/ACK 机制握手方式，DMA 模式选择握手，即需主动发起接收或发送请求。外设（非存储）设备传输字节数需要与位宽对齐。

5.3.3.2. 任务链表

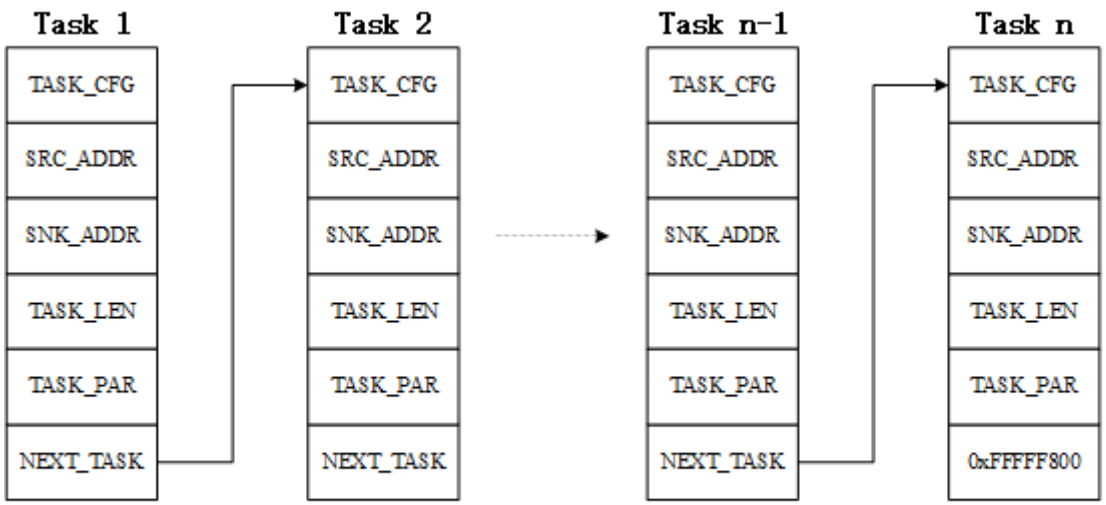


图 5–3 任务链表

多个任务组成任务链表，每个任务单元为 32 位，从低地址往高地址存放，具体定义如下：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- TASK_CFG1：当前任务配置，包括源端终端的 BURST 和 WIDTH 等（外设模块的 WIDTH 需要与自身 FIFO 寄存器位宽对齐）
- SRC_ADDR：当前任务源端起始地址，注意需要 8 bytes 对齐
- SNK_ADDR：当前任务终端低 32 bits 起始地址，注意需要 8 bytes 对齐
- TASK_LENGTH：当前任务传输字节数，最大可设置为 32M–1 字节（总传输长度需要与 WIDTH 对齐）
- TASK_PAR：当前任务参数，设置两个任务之间传输的延迟
- NEXT_TASK：下一任务地址，该单元配置为 “0xFFFFF800” 表示 DMA 传输结束

DMA 在工作时会读出任务相关参数更新到对应寄存器中（软件可见）。

若需提高 DMA 带宽，建议配置起始地址和长度进行 64 bytes 对齐。

5.3.3.3. FIFO

外设 FIFO 大小推荐 FIFO_DEPTH ≥（BRT × DW ÷ 8）+（L ÷ S) BYTE

- BRT：突发 BRUST 长度。
- DW：为外设使用的 DMA 数据宽度。
- L：系统时延。
- S：外设吞吐速度。

实际应用则把 REQ 触发条件设置为（BRT × DW ÷ 8）BYTE，满足 BURST 传输的条件。（L ÷ S) 用于解决系统时延影响，保证外设可以正常吞吐。

- AHB 总线上的外设，建议 BRT 选择 16，APB 总线上的模块，建议 BRT 选择 1。
- 存储器设置地址递增，外设设置地址保持
- 源端位宽：从总位宽取有效数据值
- 终端位宽：从有效数据值，补全总位宽。
- SPI：AHB 设备，可以与 DRAM 或 SRAM 传输数据
- UART：APB 设备，可以与 DRAM 或 SRAM 传输数据
- 外设 DMA WIDTH 设置需与外设模块寄存器位宽对齐。
- 外设 DMA LENGTH 设置需要与 WIDTH 对齐

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

5.3.4. 寄存器列表

表 5–2 DMA 地址映射表

Module Name	Mapping Size	Offset
DMA	1 KB	0x000

表 5–3 DMA 寄存器列表

偏移地址	缩写	寄存器名称	章节
0x000	DMA_IRQ_EN	DMA 中断控制	0x000 DMA_IRQ_EN
0x010	DMA_IRQ_STA	DMA 中断状态	0x010 DMA_IRQ_STA
0x020	DMA_MEM_CFG	DMA 存储模块配置	0x020 DMA_MEM_CFG
0x028	DMA_GATE	DMA 锁定配置	0x028 DMA_GATE
0x030	DMA_CH_STA	DMA 通道状态	0x030 DMA_CH_STA
0x100	DMA_CH_EN	DMA 通道使能	0x100+N*0x40(N=0~7) DMA_CH_EN
0x104	DMA_CH_PAUSE	DMA 通道暂定	0x104+N*0x40(N=0~7) DMA_CH_PAUSE
0x108	DMA_CH_TASK	DMA 通道任务地址	0x108+N*0x40(N=0~7) DMA_CH_TASK
0x10C	DMA_CH_CFG	DMA 通道配置	0x10C+N*0x40(N=0~7) DMA_CH_CFG
0x110	DMA_SRC_ADDR	DMA 源端地址	0x110+N*0x40(N=0~7) DMA_SRC_ADDR
0x114	DMA_SINK_ADDR	DMA 终端地址	0x114+N*0x40(N=0~7) DMA_SINK_ADDR
0x118	DMA_BCNT_LEFT	DMA 传输剩余字节	0x118+N*0x40(N=0~7) DMA_BCNT_LEFT
0x128	DMA_MODE	DMA 模式	0x128+N*0x40(N=0~7) DMA_MODE
0x12C	DMA_FDES_ADDR	DMA 前一任务地址	0x12C+N*0x40(N=0~7) DMA_FDES_ADDR
0x130	DMA_PKG_NUM	DMA 已传任务数量	0x130+N*0x40(N=0~7) DMA_PKG_NUM
0x134	DMA_MEM_SET	DMA 内存设置	0x134+N*0x40(N=0~7) DMA_MEM_SET

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

5.3.5. 寄存器描述

5.3.5.1. 0x000 DMA_IRQ_EN

默认值：0x00000000			DMA 中断控制 (DMA Interrupt Request Enable)
位域	类型	默认值	描述
31	R/W	0x0	CH7_ADDR_REQ_ERR_EN 通道 7 地址请求错误中断使能 • 0：关闭中断 • 1：打开中断
30	R/W	0x0	CH7_ALL_FINISH_IRQ_EN 通道 7 完成全部中断使能 • 0：关闭中断 • 1：打开中断
29	R/W	0x0	CH7_TASK_FINISH_IRQ_EN 通道 7 完成一个任务中断使能 • 0：关闭中断 • 1：打开中断
28	R/W	0x0	CH7_TASK_HALF_IRQ_EN 通道 7 完成半个任务中断使能 • 0：关闭中断 • 1：打开中断
27	R/W	0x0	CH6_ADDR_REQ_ERR_EN 通道 6 地址请求错误中断使能 • 0：关闭中断 • 1：打开中断
26	R/W	0x0	CH6_ALL_FINISH_IRQ_EN 通道 6 完成全部任务中断使能 • 0：关闭中断 • 1：打开中断
25	R/W	0x0	CH6_TASK_FINISH_IRQ_EN 通道 6 完成一个任务中断使能 • 0：关闭中断 • 1：打开中断

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 中断控制 (DMA Interrupt Request Enable)
位域	类型	默认值	描述
24	R/W	0x0	CH6_TASK_HALF_IRQ_EN 通道 6 完成半个任务中断使能 • 0：关闭中断 • 1：打开中断
23	R/W	0x0	CH5_ADDR_REQ_ERR_EN 通道 5 地址请求错误中断使能 • 0：关闭中断 • 1：打开中断
22	R/W	0x0	CH5_ALL_FINISH_IRQ_EN 通道 5 完成全部任务中断使能 • 0：关闭中断 • 1：打开中断
21	R/W	0x0	CH5_TASK_FINISH_IRQ_EN 通道 5 完成一个任务中断使能 • 0：关闭中断 • 1：打开中断
20	R/W	0x0	CH5_TASK_HALF_IRQ_EN 通道 5 完成半个任务中断使能 • 0：关闭中断 • 1：打开中断
19	R/W	0x0	CH4_ADDR_REQ_ERR_EN 通道 4 地址请求错误中断使能 • 0：关闭中断 • 1：打开中断
18	R/W	0x0	CH4_ALL_FINISH_IRQ_EN 通道 4 完成全部任务中断使能 • 0：关闭中断 • 1：打开中断
17	R/W	0x0	CH4_TASK_FINISH_IRQ_EN 通道 4 完成一个任务中断使能 • 0：关闭中断 • 1：打开中断

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 中断控制 (DMA Interrupt Request Enable)
位域	类型	默认值	描述
16	R/W	0x0	CH4_TASK_HALF_IRQ_EN 通道 4 完成半个任务中断使能 • 0：关闭中断 • 1：打开中断
15	R/W	0x0	CH3_ADDR_REQ_ERR_EN 通道 3 地址请求错误中断使能 • 0：关闭中断 • 1：打开中断
14	R/W	0x0	CH3_ALL_FINISH_IRQ_EN 通道 3 完成全部任务中断使能 • 0：关闭中断 • 1：打开中断
13	R/W	0x0	CH3_TASK_FINISH_IRQ_EN 通道 3 完成一个任务中断使能 • 0：关闭中断 • 1：打开中断
12	R/W	0x0	CH3_TASK_HALF_IRQ_EN 通道 3 完成半个任务中断使能 • 0：关闭中断 • 1：打开中断
11	R/W	0x0	CH2_ADDR_REQ_ERR_EN 通道 2 地址请求错误中断使能 • 0：关闭中断 • 1：打开中断
10	R/W	0x0	CH2_ALL_FINISH_IRQ_EN 通道 2 完成全部任务中断使能 • 0：关闭中断 • 1：打开中断
9	R/W	0x0	CH2_TASK_FINISH_IRQ_EN 通道 2 完成一个任务中断使能 • 0: 关闭中断 • 1: 打开中断

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 中断控制 (DMA Interrupt Request Enable)
位域	类型	默认值	描述
8	R/W	0x0	CH2_TASK_HALF_IRQ_EN 通道 2 完成半个任务中断使能 • 0：关闭中断 • 1：打开中断
7	R/W	0x0	CH1_ADDR_REQ_ERR_EN 通道 1 地址请求错误中断使能 • 0：关闭中断 • 1：打开中断
6	R/W	0x0	CH1_ALL_FINISH_IRQ_EN 通道 1 完成全部任务中断使能 • 0：关闭中断 • 1：打开中断
5	R/W	0x0	CH1_TASK_FINISH_IRQ_EN 通道 1 完成一个任务中断使能 • 0：关闭中断 • 1：打开中断
4	R/W	0x0	CH1_TASK_HALF_IRQ_EN 通道 1 完成半个任务中断使能 • 0：关闭中断 • 1：打开中断
3	R/W	0x0	CH0_ADDR_REQ_ERR_EN 通道 0 地址请求错误中断使能 • 0：关闭中断 • 1：打开中断
2	R/W	0x0	CH0_ALL_FINISH_IRQ_EN 通道 0 完成全部任务中断使能 • 0：关闭中断 • 1：打开中断
1	R/W	0x0	CH0_TASK_FINISH_IRQ_EN 通道 0 完成一个任务中断使能 • 0：关闭中断 • 1：打开中断

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 中断控制 (DMA Interrupt Request Enable)
位域	类型	默认值	描述
0	R/W	0x0	CH0_TASK_HALF_IRQ_EN 通道 0 完成半个任务中断使能

5.3.5.2. 0x010 DMA_IRQ_STA

默认值：0x00000000			DMA 中断状态 (DMA Interrupt States)
位域	类型	默认值	描述
31	R/W	0x0	CH7_ADDR_REQ_ERR_STA 通道 7 地址请求错误中断状态 • 0: 无中断 • 1: 有中断
30	R/W	0x0	CH7_ALL_FINISH_IRQ_STA 通道 7 完成全部任务中断状态 • 0: 无中断 • 1: 有中断
29	R/W	0x0	CH7_TASK_FINISH_IRQ_STA 通道 7 完成一个任务中断状态 • 0: 无中断 • 1: 有中断
28	R/W	0x0	CH7_TASK_HALF_IRQ_STA 通道 7 完成半个任务中断状态 • 0: 无中断 • 1: 有中断
27	R/W	0x0	CH6_ADDR_REQ_ERR_STA 通道 6 地址请求错误中断状态 • 0: 无中断 • 1: 有中断
26	R/W	0x0	CH6_ALL_FINISH_IRQ_STA 通道 6 完成全部任务中断状态 • 0: 无中断 • 1: 有中断
25	R/W	0x0	CH6_TASK_FINISH_IRQ_STA

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 中断状态 (DMA Interrupt States)
位域	类型	默认值	描述
			通道 6 完成一个任务中断状态 • 0: 无中断 • 1: 有中断
24	R/W	0x0	CH6_TASK_HALF_IRQ_STA 通道 6 完成半个任务中断状态 • 0: 无中断 • 1: 有中断
23	R/W	0x0	CH5_ADDR_REQ_ERR_STA 通道 5 地址请求错误中断状态 • 0: 无中断 • 1: 有中断
22	R/W	0x0	CH5_ALL_FINISH_IRQ_STA 通道 5 完成全部任务中断状态 • 0: 无中断 • 1: 有中断
21	R/W	0x0	CH5_TASK_FINISH_IRQ_STA 通道 5 完成一个任务中断状态 • 0: 无中断 • 1: 有中断
20	R/W	0x0	CH5_TASK_HALF_IRQ_STA 通道 5 完成半个任务中断状态 • 0: 无中断 • 1: 有中断
19	R/W	0x0	CH4_ADDR_REQ_ERR_STA 通道 4 地址请求错误中断状态 • 0: 无中断 • 1: 有中断
18	R/W	0x0	CH4_ALL_FINISH_IRQ_STA 通道 4 完成全部任务中断状态 • 0: 无中断 • 1: 有中断

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 中断状态 (DMA Interrupt States)
位域	类型	默认值	描述
17	R/W	0x0	CH4_TASK_FINISH_IRQ_STA 通道 4 完成一个任务中断状态 • 0: 无中断 • 1: 有中断
16	R/W	0x0	CH4_TASK_HALF_IRQ_STA 通道 4 完成半个任务中断状态 • 0: 无中断 • 1: 有中断
15	R/W	0x0	CH3_ADDR_REQ_ERR_STA 通道 3 地址请求错误中断状态 • 0: 无中断 • 1: 有中断
14	R/W	0x0	CH3_ALL_FINISH_IRQ_STA 通道 3 完成全部任务中断状态 • 0: 无中断 • 1: 有中断
13	R/W	0x0	CH3_TASK_FINISH_IRQ_STA 通道 3 完成一个任务中断状态 • 0: 无中断 • 1: 有中断
12	R/W	0x0	CH3_TASK_HALF_IRQ_STA 通道 3 完成半个任务中断状态 • 0: 无中断 • 1: 有中断
11	R/W	0x0	CH2_ADDR_REQ_ERR_STA 通道 2 地址请求错误中断状态 • 0: 无中断 • 1: 有中断
10	R/W	0x0	CH2_ALL_FINISH_IRQ_STA 通道 2 完成全部任务中断状态

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 中断状态 (DMA Interrupt States)
位域	类型	默认值	描述
			• 0: 无中断 • 1: 有中断
9	R/W	0x0	CH2_TASK_FINISH_IRQ_STA 通道 2 完成一个任务中断状态 • 0: 无中断 • 1: 有中断
8	R/W	0x0	CH2_TASK_HALF_IRQ_STA 通道 2 完成半个任务中断状态 • 0: 无中断 • 1: 有中断
7	R/W	0x0	CH1_ADDR_REQ_ERR_STA 通道 1 地址请求错误中断状态 • 0: 无中断 • 1: 有中断
6	R/W	0x0	CH1_ALL_FINISH_IRQ_STA 通道 1 完成全部任务中断状态 • 0: 无中断 • 1: 有中断
5	R/W	0x0	CH1_TASK_FINISH_IRQ_STA 通道 1 完成一个任务中断状态 • 0: 无中断 • 1: 有中断
4	R/W	0x0	CH1_TASK_HALF_IRQ_STA 通道 1 完成半个任务中断状态 • 0: 无中断 • 1: 有中断
3	R/W	0x0	CH0_ADDR_REQ_ERR_STA 通道 0 地址请求错误中断状态 • 0: 无中断 • 1: 有中断
2	R/W	0x0	CH0_ALL_FINISH_IRQ_STA

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 中断状态 (DMA Interrupt States)
位域	类型	默认值	描述
			通道 0 完成全部任务中断状态 • 0: 无中断 • 1: 有中断
1	R/W	0x0	CH0_TASK_FINISH_IRQ_STA 通道 0 完成一个任务中断状态 • 0: 无中断 • 1: 有中断
0	R/W	0x0	CH0_TASK_HALF_IRQ_STA 通道 0 完成半个任务中断状态 • 0: 无中断 • 1: 有中断

5.3.5.3. 0x020 DMA_MEM_CFG

默认值：0x80000000			DMA 存储模块配置 (DMA Memory Config)
位域	类型	默认值	描述
31	R/W	0x1	MEM_BURST_SET 存储类型突发设置 • 0: BURST8 • 1: BURST16
30:0	_	_	_

5.3.5.4. 0x028 DMA_GATE

默认值：0x00000000			DMA 锁定配置 (DMA GATE)
位域	类型	默认值	描述
31:8	_	_	_
7:1	_	_	_
0	R/W	0x0	DMA_GATE_BYPASS DMA 锁定解除 • 0: 关闭 • 1: 开启

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 锁定配置 (DMA GATE)
位域	类型	默认值	描述
			一个通道对应 1BIT

5.3.5.5. 0x030 DMA_CH_STA

默认值：0x00000000			DMA 通道状态 (DMA Channel State)
位域	类型	默认值	描述
31:8	_	_	_
7	R	0x0	DMA_CH7_STATUS DMA 通道 7 状态： • 0: 空闲中 • 1: 工作中
6	R	0x0	DMA_CH6_STATUS DMA 通道 6 状态 • 0: 空闲中 • 1: 工作中
5	R	0x0	DMA_CH5_STATUS DMA 通道 5 状态 • 0: 空闲中 • 1: 工作中
4	R	0x0	DMA_CH4_STATUS DMA 通道 4 状态 • 0: 空闲中 • 1: 工作中
3	R	0x0	DMA_CH3_STATUS DMA 通道 3 状态 • 0: 空闲中 • 1: 工作中
2	R	0x0	DMA_CH2_STATUS DMA 通道 2 状态 • 0: 空闲中 • 1: 工作中

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 通道状态 (DMA Channel State)
位域	类型	默认值	描述
1	R	0x0	DMA_CH1_STATUS DMA 通道 1 状态 • 0: 空闲中 • 1: 工作中
0	R	0x0	DMA_CH0_STATUS DMA 通道 0 状态 • 0: 空闲中 • 1: 工作中

5.3.5.6. 0x100+N*0x40(N=0~7) DMA_CH_EN

默认值：0x00000000			DMA 通道使能 (DMA Channel Enable)
位域	类型	默认值	描述
31:1	_	_	_
0	R/WAC	0x0	DMA_CH_ENDMA 通道使能 • 0: 关闭 • 1: 打开 注意 DMA 传输完成后，该位会自动清零，可以通过读取该位表示 DMA 当前状态

5.3.5.7. 0x104+N*0x40(N=0~7) DMA_CH_PAUSE

默认值：0x00000000			DMA 通道暂定 (DMA Channel Pause)
位域	类型	默认值	描述
31:6	_	_	_
5	R/WAC	0x0	MEM_BYTE_ENABLE 内存字节模式使能 • 0: 关闭 • 1: 打开 DMA 完成之后自动清零
4	R/WAC	0x0	MEM_SET_ENABLE 内存设置使能 • 0: 关闭 • 1: 打开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 通道暂定 (DMA Channel Pause)
位域	类型	默认值	描述
			DMA 完成之后自动清零
3:1	_	_	_
0	R/W	0x0	DMA_CH_PAUSE DMA 通道暂停 • 0: 继续传输 • 1: 暂停传输

5.3.5.8. 0x108+N*0x40(N=0~7) DMA_CH_TASK

默认值：0x00000000			DMA 通道任务地址 (DMA Channel task Addr)
位域	类型	默认值	描述
31:0	R/W	0x0	DMA_TASK_ADDR DMA 任务地址

5.3.5.9. 0x10C+N*0x40(N=0~7) DMA_CH_CFG

默认值：0x00000000			DMA 通道配置 (DMA Channel Config)
位域	类型	默认值	描述
31:27	_	_	_
26:25	R	0x0	SNK_DATA_WIDTH DMA 终端数据位宽 • 0: 8 位 • 1: 16 位 • 2: 32 位 • 3: 64 位
24	R	0x0	SNK_ADDR_MODE DMA 终端地址模式 • 0: 递增 • 1: 保持
23:22	R	0x0	SNK_BURST DMA 终端突发数

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 通道配置 (DMA Channel Config)
位域	类型	默认值	描述
			• 0: 1 • 1: 4 • 2: 8 • 3: 16
21	_	_	_
21:16	R	0x0	SNK_DEV DMA 终端设备
15:11	_	_	_
10:9	R	0x0	SRC_DATA_WIDTH DMA 源端数据位宽（总线上有效数据的位宽） • 0: 8 位 • 1: 16 位 • 2: 32 位 • 3: 64 位
8	R	0x0	SRC_ADDR_MODE DMA 源端地址模式 • 0: 递增 • 1: 保持
7:6	R	0x0	SRC_BURST (Device IO BURST 配置 1) DMA 源端突发数 • 0: 1 • 1: 4 • 2: 8 • 3: 16
5	_	_	_
5:0	R	0x0	SRC_DEV DMA 源端设备

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

5.3.5.10. 0x110+N*0x40(N=0~7) DMA_SRC_ADDR

默认值：0x00000000			DMA 源端地址 (DMA Source Addr)
位域	类型	默认值	描述
31:0	R	0x0	DMA 任务源端地址[2:0]=3'b000(8byte 对齐)

5.3.5.11. 0x114+N*0x40(N=0~7) DMA_SINK_ADDR

默认值：0x00000000			DMA 终端地址 (DMA Sink Addr)
位域	类型	默认值	描述
31:0	R	0x0	DMA 任务终端地址[2:0]=3'b000(8byte 对齐)

5.3.5.12. 0x118+N*0x40(N=0~7) DMA_BCNT_LEFT

默认值：0x00000000			DMA 传输剩余字节 (DMA Byte Counter Left)
位域	类型	默认值	描述
31:25	–	–	–
24:0	R	0x0	DMA 任务传输剩余字节

5.3.5.13. 0x128+N*0x40(N=0~7) DMA_MODE

默认值：0x00000000			DMA 模式 (DMA Mode)
位域	类型	默认值	描述
31:5	–	–	–
6	R/W	0x0	SNK_HANDSHAKE_ENABLE DMA 终端使能 当终端模式为握手且 DMA_CH_CFG 寄存器中 SNK_BURST 不为 1 时需要使能该位 • 0: Bypass • 1: Enable
5	R/W	0x0	SRC_HANDSHAKE_ENABLE DMA 源端使能 当源端模式为握手且 DMA_CH_CFG 寄存器中 SRC_BURST 不为 1 时需要使能该位 • 0: Bypass • 1: Enable

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 模式 (DMA Mode)
位域	类型	默认值	描述
4	–	–	–
3	R/W	0x0	DMA_SNK_MODE DMA 终端模式 • 0: 等待 • 1: 握手
2	R/W	0x0	DMA_SRC_MODE DMA 源端模式 • 0: 等待 • 1: 握手
1:0	–	–	–

5.3.5.14. 0x12C+N*0x40(N=0~7) DMA_FDES_ADDR

默认值：0x00000000			DMA 前一任务地址 (DMA Former Descriptor Address)
位域	类型	默认值	描述
31:0	R	0x0	DMA 前一任务地址

5.3.5.15. 0x130+N*0x40(N=0~7) DMA_PKG_NUM

默认值：0x00000000			DMA 已传任务数量 (DMA Package Number)
位域	类型	默认值	描述
31:0	R	0x0	DMA 已传任务数量

5.3.5.16. 0x134+N*0x40(N=0~7) DMA_MEM_SET

默认值：0x00000000			DMA 内存设置 (DMA Memory Set)
位域	类型	默认值	描述
31:0	R/W	0x0	存放内存设置具体信息，只有当 DMA_CH_PAUSE[4] 打开后有效。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6. 安全

6.1. Crypto Engine (CE)

Crypto Engine (CE) 是安全子系统中的加解密模块，用于安全算法的硬件加速以及其它安全机制的实现。

6.1.1. 特性说明

- 支持多种算法的加速
- 专用安全 SRAM
- 支持生成安全密钥
- 支持多种密钥输入方式
- 内部专用 DMA
- 支持多路并行处理

类别	算法
对称密钥算法	AES-ECB (128/ 192/ 256)
	AES-CBC (128/ 192/ 256)
	AES-CTR (128/ 192/ 256)
	TDES-EDE-ECB (64/ 128/ 192)
	TDES-EDE-CBC (64/ 128/ 192)
非对称密钥算法	RSA (512/ 1024/ 2048)
消息摘要算法	MD5
	SHA1/ 224/ 256/ 384/ 512
	HMAC-SHA1/ HMAC-SHA-256
	TRNG (256 bits)

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.1.2. 原理框图

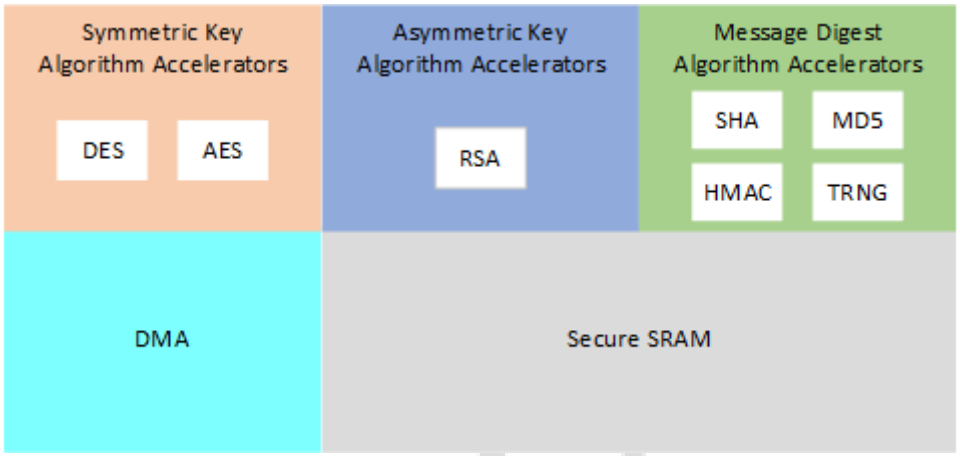


图 6–1 原理框图

6.1.3. 功能描述

CE 模块内部含有多个重要功能和组件，包括：

- 对称密钥算法加速单元：支持多种类型的对称密钥算法。
- 非对称密钥算法加速单元：支持 RSA 算法和 SM2 算法，以算子形式实现。
- 消息摘要算法加速单元：支持使用算法规定的默认初始化向量值，也支持用户配置初始化向量值。
- 专用的安全 SRAM，用于存放密钥。
- 支持以任务链的形式将一个运算请求分拆为多个链接在一起的子运算任务。一个任务链中的所有任务，算法类型必须相同。

6.1.3.1. 对称密钥算法

CE 内部包含对称密钥算法加速单元，支持以下类型的对称密钥算法：

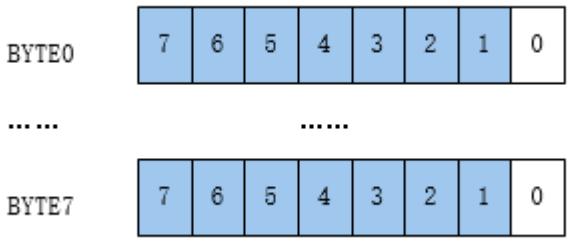
- AES 算法，支持下列模式：
  - ECB
  - CBC
  - CTR
- DES/ TDES 算法，支持下列模式：
  - ECB
  - CBC

TDES 算法具体实现为 TDES–EDE，支持三种密钥长度，分别对应使用 1、2、3 个 64–bit 子密钥的场景：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 64 bits
- 128 bits
- 192 bits

TDES 算法的基础是 DES 算法，DES 算法使用 56–bit 长度的密钥，对于输入的 64–bit 密钥数据，每个字节只取高 7 位。



使用 TDES 算法时：

- 当输入 64–bit 长度的密钥时，TDES 算法单元实际执行经典 DES 算法运算。
- 当输入 128–bit 长度的密钥时，TDES 算法单元将输入密钥分为两个子密钥 K1 和 K2，并且使用 K1–K2–K1 分别执行 Encrypt–Decrypt–Encrypt 三次 DES 运算。
- 当输入 192–bit 长度的密钥时，TDES 算法单元将输入密钥分为三个子密钥 K1、K2 和 K3，并且使用 K1–K2–K3 分别执行 Encrypt–Decrypt–Encrypt 三次 DES 运算。

• SM4 算法，支持下列模式：

- ECB
- CBC
- CTR

6.1.3.2. 非对称密钥算法

CE 内部的非对称密钥算法以算子形式实现。因此在使用非对称密钥算法时，需要指定具体算子，并且提供算子对应的操作数。操作数通过指定的位置输入到 CE 的算法处理单元。

• RSA 算法使用模幂算子，共有三个操作数和一个输出：

$$C = P^{e} \bmod N$$

- P、e 和 N 对应三个操作数。

> **警告：**
>
> 每个操作数的字节序应使用小端序，如果原始密钥数据使用大端序则需要转换。

- C 对应输出。

所有的操作数和输出结果的长度一致。操作数的长度支持：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 1024 bits
- 2048 bits

• RSA 算法有下列几个密钥数值：

- N – Modulus
- e – public Exponent
- d – private Exponent

公钥加密，私钥解密运算公式如下，P、C 分别表示明文和密文：

$$C = P^e \bmod N$$

$$P = C^d \bmod N$$

此处应加上 SM2 算法的原理描述。

6.1.3.3. 消息摘要算法

CE 内部的消息摘要算法加速单元包括：

• MD5 算法

• SHA 算法

• 使用 SHA1、SHA256 的 HMAC 算法

• SM3 算法

• TRNG 算法

消息摘要算法支持使用算法规定的默认初始化向量值，也支持用户配置初始化向量值。

警告：

• MD5 算法的初始化向量，输入时使用小端序；

• 其它算法的初始化向量，输入时使用大端序。

6.1.3.4. 任务和处理

CE 以任务的方式处理运算请求，支持以任务链的形式将一个运算请求分拆为多个链接在一起的子运算任务。

CE 内部的三个算法单元，可以并行处理各自的运算任务，但是一个算法单元每次仅接受一个任务链的处理请求，完成之后， 继续处理下一个任务链。因此软件在发起运算请求之前，需要检查对应的算法单元是否空闲。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

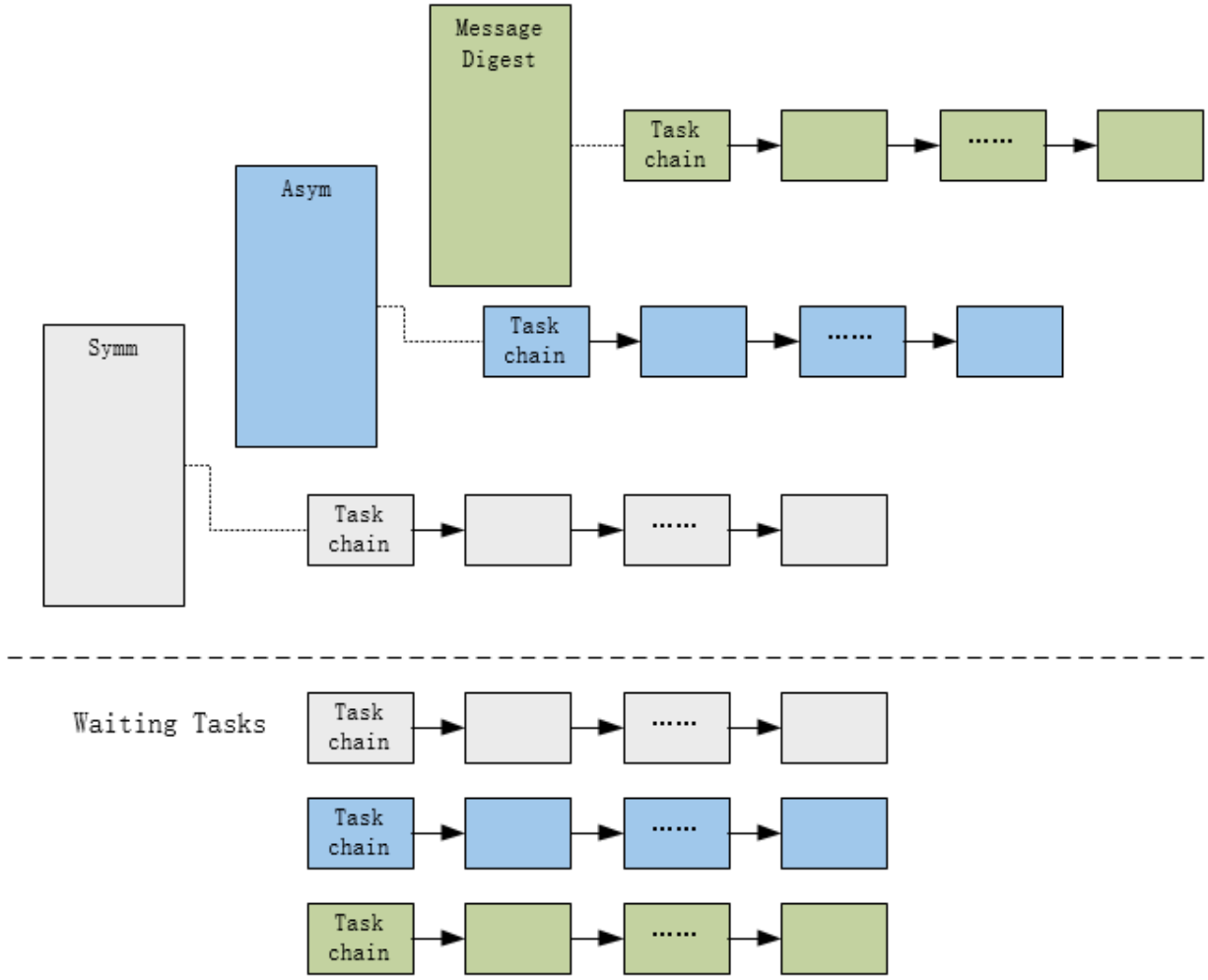


图 6–2 CE 对任务的处理

在 图 6–2 : CE 对任务的处理中，当 CE 的算法单元没有空闲时，对应的任务需要等待，由软件处理等待。

> **警告：**
>
> 一个任务链中的所有任务，算法类型必须相同。

6.1.3.5. 硬件安全密钥

CE 模块包含一块内部专用的安全 SRAM，用于存放密钥。保存在安全 SRAM 中的密钥称为硬件安全密钥 (HSK)。

安全 SRAM 的大小为 1 KB，由软件驱动完成具体空间的分配和管理，CE 模块仅使用该区域中的数据。安全 SRAM 只能被 CE 模块访问，因此保存在其中的密钥安全性高，外界无法窥探。

安全 SRAM 的使用规则如下：

- 必须以 64 bits 为单位分配。
- 仅 CE 可以访问，可以作为 CE 的输入密钥，也可以作为 CE 的输出。
- HSK 只能从其它密钥派生，由 CE 输出到安全 SRAM。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

• 不能以任何方式导出安全 SRAM 中的 HSK。即 HSK 不能作为 CE 的输入数据，只能作为 CE 的密钥。

• 通过安全 SRAM 的地址索引使用 HSK。

模块名称	基地址	地址空间
Secure SRAM	0x1002_1000	1 KB

仅 CE 可以访问安全 SRAM 的地址空间，CPU 和其它模块无法访问。 CE 访问安全 SRAM 时，只需在任务描述符中直接指定使用的安全 SRAM 地址。

6.1.3.6. HSK 详细说明

6.1.3.6.1. HSK 的派生

HSK 只能从其它密钥派生。

• 派生 HSK 的密钥为父密钥。 父密钥可以为：

  ◦ eFuse 安全密钥

  ◦ 用户指定的其它密钥

  HSKM 可以是用户指定的任意数据，但输出的 HSK 最大只能为 2048 bit。

• 用于派生 HSK 的数据称为 HSK Material (HSKM)。

图 6–3 : eFuse 密钥和 HSKM 派生 HSK 的过程如下。

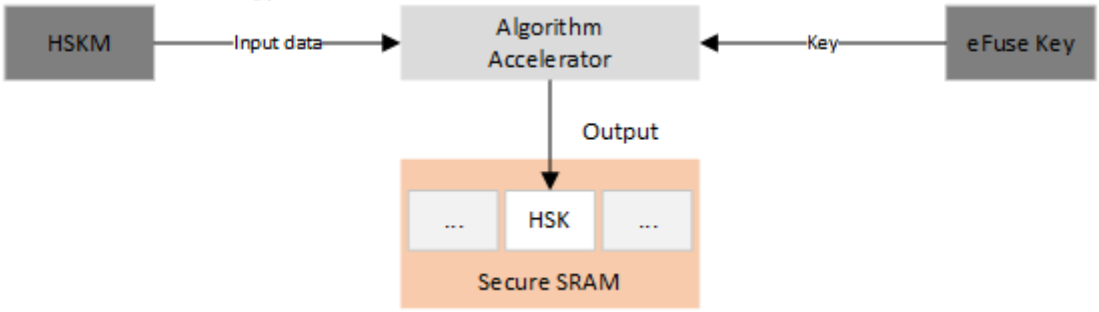


图 6–3 eFuse 密钥和 HSKM 派生 HSK 的过程

图 6–4 : HSK 的使用限制如下：

• 只能作为 CE 的密钥进行使用。

• 不能作为 CE 的数据输入。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

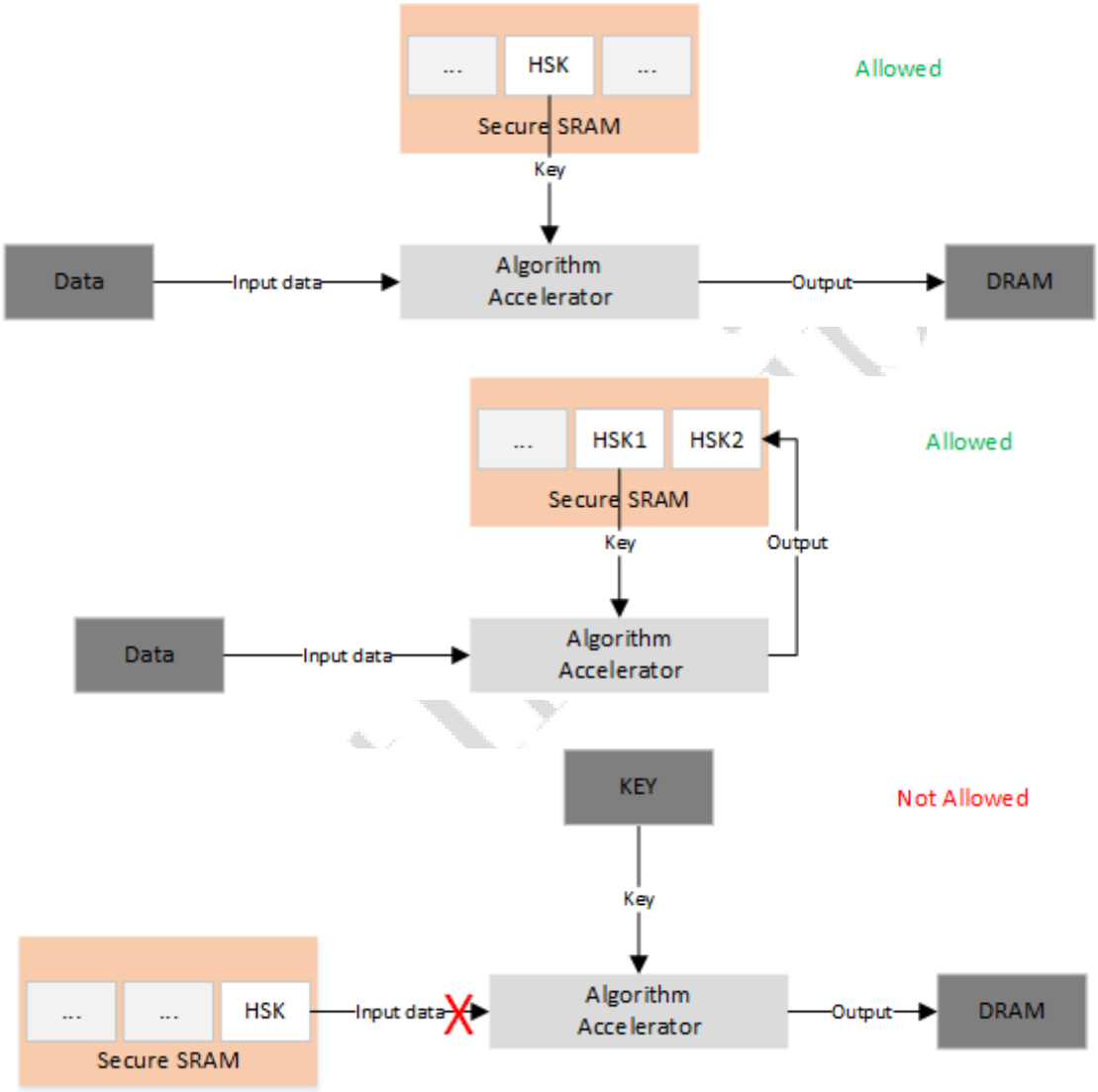


图 6–4 HSK 的使用限制

6.1.3.6.2. HSK 的功能

硬件安全密钥可以解决密钥的本地存储安全问题。

将关键密钥保存在设备中时，密钥的本地存储存在以下安全问题：

- 如以明文保存，密钥不安全，容易被窃取。
- 如烧录到 eFuse，则需要使用较多的安全 eFuse 空间。
- 在需要动态生成密钥的场景中，安全 eFuse 无法满足动态生成密钥的需求。

使用硬件安全密钥，可以实现下列功能：

- RSA 私钥的安全存储

  RSA 私钥可用作芯片/ 设备的身份认证，因此需要实现本地的保密存储。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 数据的存储安全

  eFuse 安全密钥中的 HUK 是芯片的硬件唯一密钥。每颗芯片都有一个硬件唯一密钥 (HUK)。通过 HUK 派生 HSK，可以实现 HSK 与当前平台的绑定，因此仅当前平台可以解密使用 HSK 加密后的数据。同时对应的 HSKM 可以与加密数据一起保存在本地设备，不影响数据的保密和安全。

硬件安全密钥解决密钥本地存储安全问题的方式如下：

- 对于固定密钥：使用 eFuse 安全密钥，先对 HSK 进行加密，再将加密后的数据 (HSKM) 保存在设备本地。需要使用时，将 HSKM 解密输出到安全 SRAM，得到 HSK。
- 对于动态密钥：使用 eFuse 安全密钥中的 HUK 派生 HSK。在需要动态生成 HSK 加密本地数据时，使用 TRNG 生成 HSKM，再使用 HUK 对 HSKM 进行解密输出到安全 SRAM，从而得到 HSK。HSKM 可以和数据一起保存在本地设备。

由于 eFuse 安全密钥仅 CE 可访问，软件以及其它硬件模块无法读写，因此本地设备保存 HSKM 不会导致 HSK 的泄露。

6.1.3.6.3. eFuse 安全密钥

eFuse 安全密钥是指 eFuse 中仅 CE 模块可访问，其它软硬件模块无法读写的 eFuse 密钥区域。

CE 模块支持下列 eFuse 安全密钥。

表 6–1 eFuse 安全密钥

名字	大小 (BIT)	描述
PNK	64	Part Number Key，芯片型号密钥
SSK	128	对称密钥，用于固件加密
HUK	128	硬件唯一密钥，用于派生 HSK
PSK0	64	Partner Secret Key0，DES 密钥
PSK1	64	Partner Secret Key1，DES 密钥
PSK2	64	Partner Secret Key2，DES 密钥
PSK3	64	Partner Secret Key3，DES 密钥

6.1.3.6.4. 数据填充

CE 模块所支持的算法，多数是按照固定数据块的方式处理数据。如果实际待处理数据的长度不满足对齐要求时，需要进行数据填充。不同算法的填充处理方式不同，CE 仅支持部分算法进行硬件填充处理。

CE 模块中各算法对数据块要求和数据填充的支持情况如下：

表 6–2 CE 模块算法对应的数据填充要求

	数据块大小 (Bit)	对齐要求	填充支持
AES 算法	128	16 字节对齐	不支持 CE 硬件填充，需要用户进行数据填充
DES/TDES 算法	64	8 字节对齐	不支持 CE 硬件填充，需要用户进行数据填充
RSA 算法	数据块大小和密钥长度与填充方法相关。		不支持 CE 硬件填充，需要用户进行数据填充

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–2 CE 模块算法对应的数据填充要求 (续)

	数据块大小 (Bit)	对齐要求	填充支持
SHA/MD5 算法	非最后一笔数据，应 512bit/ 1024bit 对齐，具体看算法要求。		支持 CE 硬件填充。

6.1.3.6.5. 使用限制

Symmetric Secret Key (SSK) 是 eFuse 中用于对称加密算法的密钥。SSK 的用途和输出限制如下：

- 对固件进行解密。

  仅在 BROM 阶段可用，BROM 退出后，SSK 被设置为仅能用于派生其它硬件安全密钥，并且仅能输出到安全 SRAM。

- 派生 HSK。

eFuse 安全密钥仅能用于派生 HSK。即当 CE 选择 eFuse 安全密钥作为密钥时， CE 的结果只能输出到安全 SRAM，防止 HSK 被解密到外部存储空间，从而导致密钥泄露。

6.1.4. 描述符说明

描述符是 CE 模块的软件编程接口。

6.1.4.1. 任务描述符

使用 CE 模块进行硬件加速时，软件需要以任务描述符的方式将详细的任务信息配置给 CE 模块。 多个相关的任务通过链表的方式构建任务链表 (Task List)，CE 模块则按照任务链表顺序逐个处理任务。

> **警告：**
>
> 当一个任务链表由多个任务描述符组成时，链表内的所有任务描述符必须使用相同的算法。

任务描述符的大小固定，组成部分如下所示：

表 6–3 任务描述符组成说明

任务描述符组成部分	大小/字节	说明
Algorithm descriptor	36	算法描述符
Data descriptor	24	数据描述符
Next	4	下一个任务描述符的地址

图 6–5 : 任务列表显示了多个任务描述符构成的任务列表示例：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

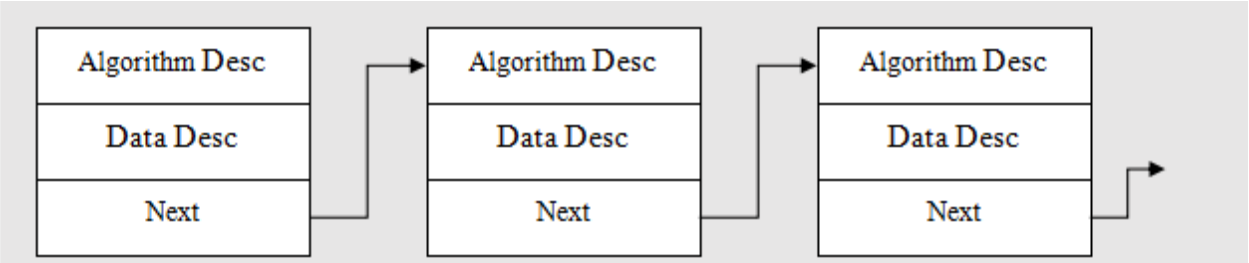


图 6–5 任务列表

以下是任务描述符的具体位域分配总览：

表 6–4 任务描述符的位域分配

字段		位域	备注
Algorithm Desc	Algorithm Config	31:24	–
		23:20	Key size，密钥大小
		19:16	Key source，密钥源选择
		15:12	–
		11:10	Counter width
		9	Hash IV flag
		8	Direction
		7:0	Algorithm tag，算法标识
	Key address	31:0	–
	IV address	31:0	–
	Counter output address	31:0	–
	Reserved	[31:0] × 5	20 字节
Data Desc	Data Info	31:2	–
		1	First flag，当前数据是否为开始数据块
		0	Last flag，当前数据是否为结束数据块
	Total length	31:0	–
	Input Address	31:0	当前输入数据地址
	Input Length	31:0	当前输入数据长度
	Output Address	31:0	当前输出数据地址

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–4 任务描述符的位域分配 (续)

字段		位域	备注
	Output Length	31:0	当前输出数据长度
Next		31:0	下一个任务描述符的地址

6.1.4.2. 算法描述符

算法描述符区域，用于描述当前任务的算法信息和参数。

以下以算法描述符的大小固定为 36 个字节为例。不同算法需要的输入参数各有不同，对于任务描述符中定义的算法描述符位域，具体的算法描述符根据需要给出具体定义。

表 6–5 算法标记值列表

算法标记值	描述
0x00	AES–ECB
0x01	AES–CBC
0x02	AES–CTR
0x03	–
0x04	–
0x10	DES–ECB
0x11	DES–CBC
0x20	TDES–ECB
0x21	TDES–CBC
0x30	RSA
0x40	SHA–1
0x41	SHA–224
0x42	SHA–256
0x43	SHA–384
0x44	SHA–512
0x45	MD5
0x46	HMAC–SHA–1
0x47	HMAC–SHA–256

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–5 算法标记值列表 (续)

算法标记值	描述
0x50	TRNG

6.1.4.2.1. AES–ECB 描述符

表 6–6 AES–ECB 描述符

字段	位域	描述
Algorithm config	31:24	–
	23:20	Key size，密钥大小 • 0x00: 64（不支持） • 0x01: 128 • 0x02: 192 • 0x03: 256 • 0x04: 512（不支持） • 0x05: 1024（不支持） • 0x06: 2048（不支持）
	19:16	密钥源的选择 • 0x00: User/RAM • 0x01: eFuse SSK • 0x02: eFuse HUK
	15:9	–
	8	Direction,运算方向 • 0x00: Encryption • 0x01: Decryption
	7:0	Algorithm tag: AES–ECB 具体参考 算法标记值列表。
Key address	31:0	密钥地址 仅当密钥源类型为 RAM 时配置。 地址应是 RAM 或 Secure SRAM 的地址
Reserved	28 Bytes	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.1.4.2.2. AES–CBC 描述符

表 6–7 AES–CBC 描述符

字段	位域	描述
Algorithm config	31:24	–
	23:20	Key size，密钥大小 • 0x00: 64（不支持） • 0x01: 128 • 0x02: 192 • 0x03: 256 • 0x04: 512（不支持） • 0x05: 1024（不支持） • 0x06: 2048（不支持）
	19:16	密钥源的选择 • 0x00: User/RAM • 0x01: eFuse SSK • 0x02: eFuse HUK
	15:9	–
	8	Direction,运算方向 • 0x00: Encryption • 0x01: Decryption
	7:0	Algorithm tag: AES–CBC 具体参考 算法标记值列表。
Key address	31:0	密钥地址 仅当密钥源类型为 RAM 时配置。 地址应是 RAM 或 Secure SRAM 的地址
IV address	31:0	初始化向量地址 地址应是 RAM 的地址。 地址应 8 字节对齐。
Reserved	24 Bytes	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.1.4.2.3. AES–CTR 描述符

表 6–8 AES–CTR 描述符

字段	位域	描述
Algorithm config	31:24	–
	23:20	Key size，密钥大小 • 0x00: 64（不支持） • 0x01: 128 • 0x02: 192 • 0x03: 256 • 0x04: 512（不支持） • 0x05: 1024（不支持） • 0x06: 2048（不支持）
	19:16	密钥源的选择 • 0x00: User/RAM • 0x01: eFuse SSK • 0x02: eFuse HUK
	15:9	–
	8	Direction,运算方向 • 0x00: Encryption • 0x01: Decryption
	7:0	Algorithm tag: AES–CTR 具体参考 算法标记值列表。
Key address	31:0	密钥地址 仅当密钥源类型为 RAM 时配置。 地址应是 RAM 或 Secure SRAM 的地址
Counter input	31:0	初始化计数值地址 地址应是 RAM 的地址。 地址应 8 字节对齐。
Counter output	31:0	计数值输出地址 地址应是 RAM 的地址。 地址应 8 字节对齐。 输出下一个数据块的计数值。
Reserved	20 Bytes	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.1.4.2.4. DES–ECB 描述符

表 6–9 DES–ECB 描述符

字段	位域	描述
Algorithm config	31:24	–
	23:20	Key size，密钥大小 • 0x00: 64（不支持） • 0x01: 128 • 0x02: 192 • 0x03: 256 • 0x04: 512（不支持） • 0x05: 1024（不支持） • 0x06: 2048（不支持）
	19:16	密钥源的选择 • 0x00: User/RAM • 0x01: eFuse SSK • 0x02: eFuse HUK
	15:9	–
	8	Direction,运算方向 • 0x00: Encryption • 0x01: Decryption
	7:0	Algorithm tag: DES–ECB 具体参考 算法标记值列表。
Key address	31:0	密钥地址 仅当密钥源类型为 RAM 时配置。 地址应是 RAM 或 Secure SRAM 的地址
Reserved	28 Bytes	–

6.1.4.2.5. DES–CBC 描述符

表 6–10 DES–CBC 描述符

字段	位域	描述
Algorithm config	31:24	–
	23:20	Key size，密钥大小

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–10 DES–CBC 描述符 (续)

字段	位域	描述
		• 0x00: 64（不支持） • 0x01: 128 • 0x02: 192 • 0x03: 256 • 0x04: 512（不支持） • 0x05: 1024（不支持） • 0x06: 2048（不支持）
	19:16	密钥源的选择 • 0x00: User/RAM • 0x01: eFuse SSK • 0x02: eFuse HUK
	15:9	–
	8	Direction,运算方向 • 0x00: Encryption • 0x01: Decryption
	7:0	Algorithm tag: DES–CBC 具体参考 算法标记值列表。
Key address	31:0	密钥地址 仅当密钥源类型为 RAM 时配置。 地址应是 RAM 或 Secure SRAM 的地址
IV address	31:0	初始化向量地址 地址应是 RAM 的地址。 地址应 8 字节对齐。
Reserved	24 Bytes	–

6.1.4.2.6. TDES–ECB 描述符

表 6–11 TDES–ECB 描述符

字段	位域	描述
Algorithm config	31:24	–
	23:20	Key size，密钥大小

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–11 TDES–ECB 描述符 (续)

字段	位域	描述
		• 0x00: 64（不支持） • 0x01: 128 • 0x02: 192 • 0x03: 256 • 0x04: 512（不支持） • 0x05: 1024（不支持） • 0x06: 2048（不支持）
	19:16	密钥源的选择 • 0x00: User/RAM • 0x01: eFuse SSK • 0x02: eFuse HUK
	15:9	–
	8	Direction,运算方向 • 0x00: Encryption • 0x01: Decryption
	7:0	Algorithm tag: TDES–ECB 具体参考 算法标记值列表。
Key address	31:0	密钥地址 仅当密钥源类型为 RAM 时配置。 地址应是 RAM 或 Secure SRAM 的地址
Reserved	28 Bytes	–

6.1.4.2.7. TDES–CBC 描述符

表 6–12 TDES–CBC 描述符

字段	位域	描述
Algorithm config	31:24	–
	23:20	Key size，密钥大小 • 0x00: 64（不支持） • 0x01: 128 • 0x02: 192 • 0x03: 256

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–12 TDES–CBC 描述符 (续)

字段	位域	描述
		• 0x04: 512（不支持） • 0x05: 1024（不支持） • 0x06: 2048（不支持）
	19:16	密钥源的选择 • 0x00: User/RAM • 0x01: eFuse SSK • 0x02: eFuse HUK
	15:9	–
	8	Direction,运算方向 • 0x00: Encryption • 0x01: Decryption
	7:0	Algorithm tag: TDES–CBC 具体参考 算法标记值列表。
Key address	31:0	密钥地址 仅当密钥源类型为 RAM 时配置。 地址应是 RAM 或 Secure SRAM 的地址
IV address	31:0	初始化向量地址 地址应是 RAM 的地址。 地址应 8 字节对齐。
Reserved	24 Bytes	–

6.1.4.2.8. Message Digest 描述符

表 6–13 Message Digest 描述符

字段	位域	描述
Algorithm config	31:12	–
	11	Input IV Flag，初始化向量标记 • 0x00: 使用内部默认的初始化向量值 • 0x01: 使用用户提供的初始化向量值
	10:8	–
	7:0	Algorithm tag

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–13 Message Digest 描述符 (续)

字段	位域	描述
		具体参考 算法标记值列表。
Key address	31:0	密钥地址 仅当密钥源类型为 RAM 时配置。 地址应是 RAM 或 Secure SRAM 的地址 仅 HMAC 算法需要配置，为任意长度数据。
IV address	31:0	初始化向量地址（Input IV Flag 为 1 时） 地址应是 RAM 的地址。 地址应 8 字节对齐。 初始化向量的长度，应参考对应算法的规定。
Reserved	24 Bytes	–

6.1.4.2.9. PKC 算子描述符

表 6–14 PKC 算子描述符

字段	位域	描述
Algorithm config	31:24	–
	23:20	Operand size，操作数大小 • 0x00: 64（不支持） • 0x01: 128（不支持） • 0x02: 192（不支持） • 0x03: 256（不支持） • 0x04: 512 • 0x05: 1024 • 0x06: 2048
	19:8	–
	7:0	Algorithm tag: RSA 具体参考 算法标记值列表。
Modulus address	31:0	模 (n) 的地址 地址应是 SRAM/ DRAM/ Secure SRAM 的地址。 地址应 8 字节对齐。
Exp address	31:0	指数（即素数 d、e）的地址 地址应是 SRAM/ DRAM/ Secure SRAM 的地址。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–14 PKC 算子描述符 (续)

字段	位域	描述
		地址应 8 字节对齐。
Reserved	24 Bytes	–

6.1.4.2.10. TRNG 描述符

表 6–15 TRNG 描述符

字段	位域	描述
Algorithm config	31:8	–
	7:0	Algorithm tag: TRNG 具体参考 算法标记值列表。
Reserved	32 Bytes	–

6.1.4.3. 数据描述符

表 6–16 数据描述符

字段	位域	描述
Data information	31:24	Hash data total length high8 数据摘要总数据长度的高 8 位，在数据摘要算法中使用
	23:2	–
	1	Last Flag, 结束数据块标记 • 0：当前数据数据非结束数据块 • 1：当前数据数据为结束数据块
	0	First Flag, 开始数据块标记 • 0：当前数据数据非开始数据块 • 1：当前数据数据为开始数据块
Hash data total length low32	31:0	数据摘要总数据长度的低 32 位 仅在数据摘要算法中使用，表示所有处理的数据长度
Input address	31:0	当前输入数据地址 必须是 RAM 的有效地址，不可以为 Secure SRAM 的地址。 地址应 8 字节对齐。
Input data length	31:0	当前输入数据长度

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–16 数据描述符 (续)

字段	位域	描述
		• 对 AES 算法，数据长度都必须为 16 字节对齐。 • CTR 模式向上取整到 16 字节对齐。 • DES/ TDES 算法，数据长度必须 8 字节对齐。 • RSA 算法，数据长度应与密钥长度一致即 64 字节、128 字节或者 256 字节。 • 数据摘要算法对输入数据没有长度要求。
Output address	31:0	当前输入数据地址 应为 RAM 或 Secure SRAM 的有效地址。 地址应 8 字节对齐。
Output data length	31:0	当前输出数据长度 • 对 AES 算法，数据长度都必须为 16 字节对齐。 • CTR 模式向上取整到 16 字节对齐。 • DES/ TDES 算法，数据长度都必须 8 字节对齐，与输入数据长度一致。

6.1.5. 寄存器列表

表 6–17 CE 寄存器列表

偏移地址	缩写	寄存器名称	章节
0x000	CE_IRQ_CTL	中断控制	0x000 CE_IRQ_CTL
0x004	CE_IRQ_STA	中断状态	0x004 CE_IRQ_STA
0x008	CE_TSK_ADDR	任务描述符地址	0x008 CE_TSK_ADDR
0x00C	CE_TSK_CTL	任务控制	0x00C CE_TSK_CTL
0x010	CE_TSK_STA	任务状态	0x010 CE_TSK_STA
0x014	CE_TSK_ERR	任务错误	0x014 CE_TSK_ERR
0xFFC	CE_VER	版本	0xFFC CE_VER

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.1.6. 寄存器描述

6.1.6.1. 0x000 CE_IRQ_CTL

默认值：0x00000000			中断控制 （Interrupt Request Control）
位域	类型	默认值	描述
31:3	–	–	–
2	R/W	0x0	非对称密钥算法单元的中断使能位 0x0：关闭 0x1：打开
1	R/W	0x0	数据摘要算法单元的中断使能位 0x0：关闭 0x1：打开
0	R/W	0x0	对称密钥算法单元的中断使能位 0x0：关闭 0x1：打开

6.1.6.2. 0x004 CE_IRQ_STA

默认值：0x00000000			中断状态 （Interrupt Request Status）
位域	类型	默认值	描述
31:3	–	–	–
2	R/W1C	0x0	非对称密钥算法单元的中断使能位 0x0：无中断 0x1：中断产生，表示使用该通道的任务处理完毕
1	R/W1C	0x0	数据摘要算法单元的中断使能位 0x0：无中断 0x1：中断产生，表示使用该通道的任务处理完毕
0	R/W1C	0x0	对称密钥算法单元的中断使能位 0x0：无中断 0x1：中断产生，表示使用该通道的任务处理完毕

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.1.6.3. 0x008 CE_TSK_ADDR

默认值：0x00000000			任务描述符地址（Task Address Register）
位域	类型	默认值	描述
31:0	R/W	0x0	任务链表的首地址

6.1.6.4. 0x00C CE_TSK_CTL

默认值：0x00000000			任务控制（Task Control Register）
位域	类型	默认值	描述
31	R/W	0x0	任务加载 将该比特设置为 1，则 CE 开始加载。 将 CE_TSK_ADDR 所指向的任务加载到指定算法所属的算法单元执行。任务开始加载时，该比特位自动清零。
30:8	–	–	–
7:0	R/W	0x0	任务对应的算法标记 指明当前任务所用的算法，CE 根据该算法标记将任务加载到对应的算法单元。具体值可参考 算法标记值列表。

6.1.6.5. 0x010 CE_TSK_STA

默认值：0x00FFFFFF			任务状态（Task Status Register）
位域	类型	默认值	描述
31:24	–	–	–
23:16	RO	0xFF	非对称密钥算法单元正在执行的算法类型，具体值可参考算法标记值列表
15:8	RO	0xFF	数据摘要算法单元正在执行的算法类型，具体值可参考算法标记值列表。
7:0	RO	0xFF	对称密钥算法单元正在执行的算法类型，具体值可参考算法标记值列表。

6.1.6.6. 0x014 CE_TSK_ERR

默认值：0x00000000			任务错误（Task Error Register）
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W1C	0x0	非对称密钥算法单元的错误类型 0x01：算法不支持

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			任务错误（Task Error Register）
位域	类型	默认值	描述
			0x02：数据长度错误 0x04：安全 SRAM 访问错误 0x08：地址非 8 字节对齐 0x10：密钥长度不正确
15:8	R/W1C	0x0	数据摘要算法单元的错误类型 0x01：算法不支持 0x02：数据长度错误 0x04：安全 SRAM 访问错误 0x08：地址非 8 字节对齐 0x10：密钥长度不正确
7:0	R/W1C	0x0	对称密钥算法单元的错误类型 0x01：算法不支持 0x02：数据长度错误 0x04：安全 SRAM 访问错误 0x08：地址非 8 字节对齐 0x10：密钥长度不正确

6.1.6.7. 0xFFC CE_VER

默认值：0x00000101			版本（Version Register）
位域	类型	默认值	描述
31:0	RO	0x00000101	Version（模块版本号） 采用 BCD 码显示，V1.1

6.2. Serial Peripheral Interface Encryption (SPI ENC)

Serial Peripheral Interface Encryption (SPI ENC) 模块用于对 SPI 总线上的数据进行在线加密和解密，实现对 CPU 透明的 SPI 数据加密存储。即 CPU 对 SPI 存储设备的读写数据是明文，但存储在 SPI 设备上的数据是密文，数据的加密和解密操作在数据传输过程中完成。

SPI ENC 用于 SPI 存储设备，即 SPI NOR/ SPI NAND，需要配合 SPI 控制器使用。

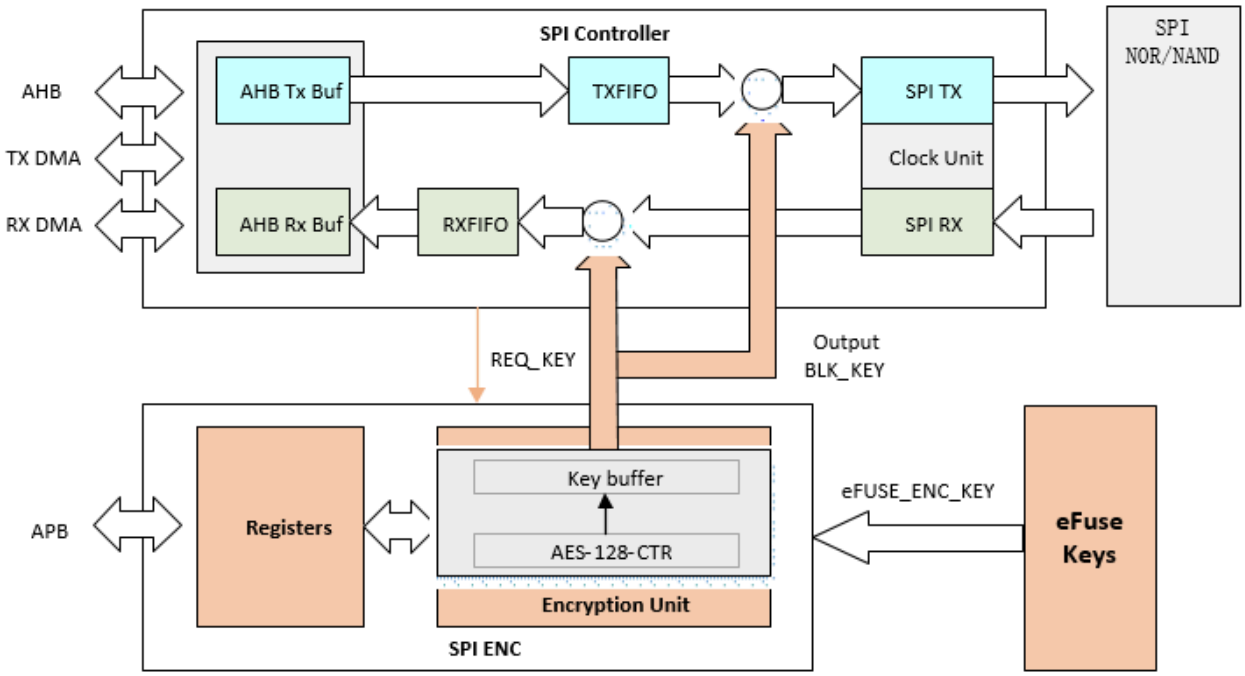
6.2.1. 特性说明

- 支持 AES-128-CTR 加密和解密
- 通过配置连接到不同的 SPI 控制器

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 通过 eFuse 配置密钥
- 支持明文和密文混合传输
- 不影响 SPI 总线传输带宽
- 不支持 SPI 全双工模式
- 内置 64 字节分组密钥 Buffer
- 支持全 0xFF 空页检测

6.2.2. 原理框图



6.2.3. 功能描述

SPI 数据加密使用 AES-128-CTR 算法，加解密总体计算过程如下：

1. 以 16 字节为单位对数据进行分组，并且为每个数据分组产生对应的 Counter 值。

   关于详细的计算详细流程，可查看 计算分组密钥。

2. 使用一个 128-bit AES 密钥，对 Counter 值进行加密运算，产生数据分组的对应分组密钥。

   产生数据分组对应的 Counter 值，需要使用一个 Nonce，在 SPI ENC 使用过程中，Nonce 作为密钥数据的一部分提供。

3. 使用分组密钥与数据进行异或运算，得到密文。

   关于如何输出分组密钥的流程，可查看 输出分组密钥。

   关于异或运算的详细描述，可查看 数据加解密。

密钥数据的来源有两个：

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

• SPI 加密模块从 eFuse 中读取 AES KEY 和 Nonce。eFuse 中保存的密钥数据如下：

名称	长度	说明
SPI_ENC_KEY	128 bits	加密密钥，仅 SPI_ENC 模块可见。
SPI_ENC_NONCE	64 bits	生成 Counter，仅 SPI_ENC 模块可见。

• 用户通过相应的寄存器配置 AES KEY 和 Nonce，主要用于内部调试。

6.2.3.1. 计算分组密钥

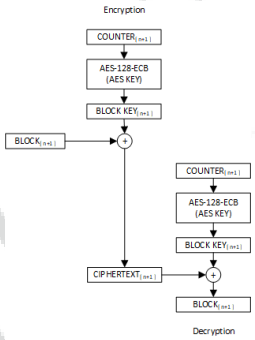


图 6–6 AES–128–CTR 算法原理

图 6–6 : AES–128–CTR 算法原理中，使用 AES–128–CTR 进行加密或者解密的过程分为三个步骤：

1. 生成数据分组的 Counter 值。

   Counter 值的产生方式如下：

   ```
   ID = (SPIE_ADDR & 0xFFFFFFF0) / 16
   Counter(ID) = (Nonce << 64) +(SPIE_TWEAK << 32) +  ID
   ```

2. 生成分组密钥。

   a. 使用数据地址寄存器 SPIE_ADDR 中的地址值，计算分组 ID。

   b. 分组 ID 与 Nonce 和 Tweak 值组成 Counter 值。

   c. 使用 AES–128–ECB 加密算法，用 AES KEY 对 Counter 值进行加密，得到分组密钥。

   SPI ENC 一次可产生 16 字节的分组密钥，输出到内部 Key buffer。

   模块开始工作后，只要 Key buffer 有空间，计算分组密钥就会继续，并且总是按地址顺序自动计算下一组密钥，直到控制寄存器 SPIE_CTL[0] 被设置为 0。

   注：

   如图 6–6 : AES–128–CTR 算法原理所示，数据的加密和解密的分组密钥计算流程完全一致。

3. 使用分组密钥对数据进行异或运算，产生加密数据。详细流程可查看 输出分组密钥。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.2.3.2. 输出分组密钥

SPI ENC 模块仅计算 AES–128–CTR 的分组密钥，最后一步使用分组密钥对数据进行异或运算由 SPI 控制器完成。因此在启用 SPI ENC 的情况下，SPI 控制器需要为发送到总线或者从总线接收到的每一字节数据读取分组密钥。

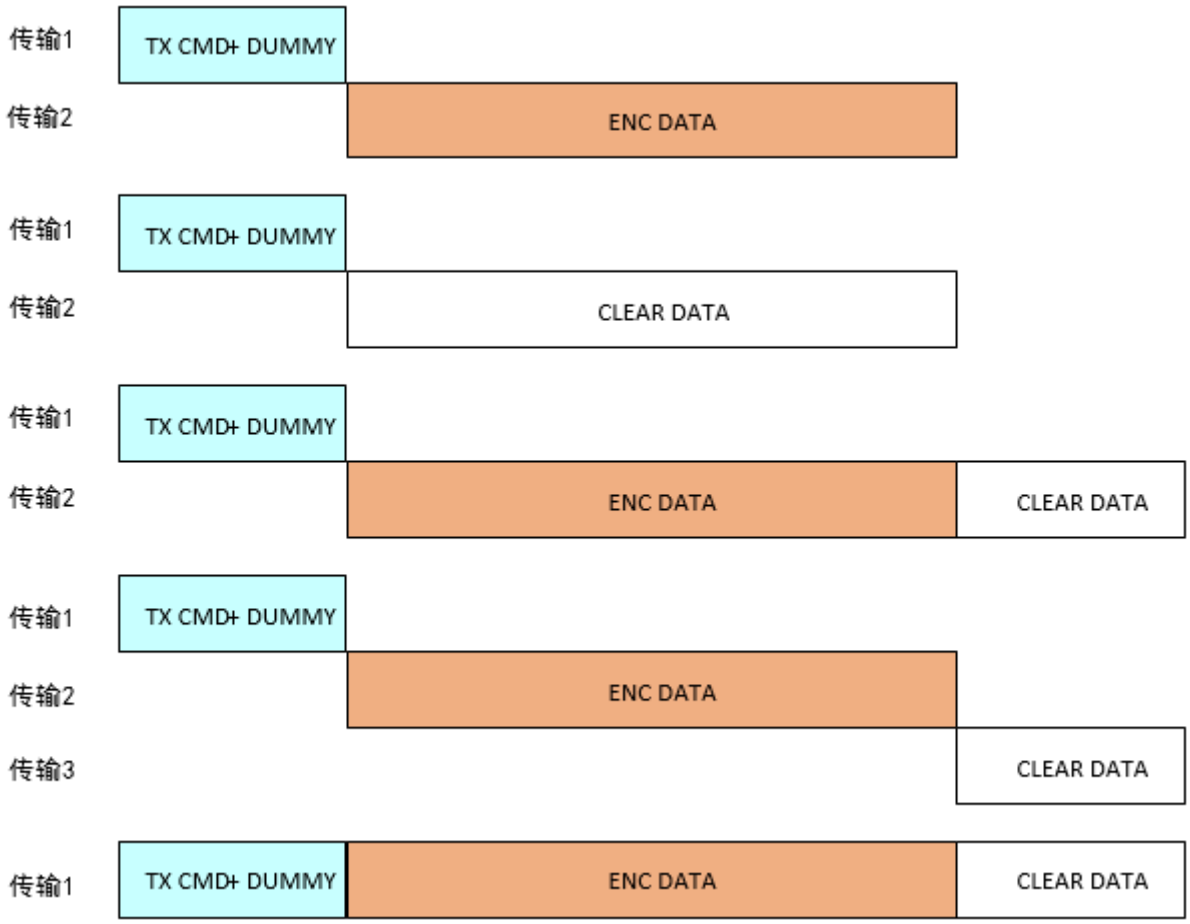


图 6–7 SPI 数据传输模式

如 图 6–7 : SPI 数据传输模式所示，在与 SPI NOR/ NAND 通信过程中，传输的数据可能出现明文和密文混合传输的情形。

SPI ENC 输出分组密钥的规则如下：

- SPI 控制器每收发一个字节数据，都要读取一个字节的分组密钥
- 明文数据位置对应的分组密钥，总是读取到 0；
- 密文数据位置对应的分组密钥，总是计算得到的分组密钥；

分组密钥的计算总是以 16 字节为单位，但用户访问的地址可能并不是 16 字节对齐，如从 0x0000_0005 地址开始读取数据。 这种情况下，SPI ENC 计算的第一个分组密钥仍然为 16 字节，只是对应的数据地址为 0x0000_0000 ~ 0x0000_000F；SPI ENC 输出数据分组密钥时，应输出 0x05~0x0F 数据对应的分组密钥值。

> **注：**
>
> SPI ENC 模块要准确的计算和输出分组密钥，依赖于用户开始传输前配置的数据地址、长度、加密数据的起始地址和长度等信息。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.2.3.3. 数据加解密

使用分组密钥与对应的数据分组进行异或运算，即可完成数据的加密或者解密。

> **注：**
>
> 由于 SPI ENC 输出的密钥，只能应用于接收的数据，或者发送的数据，不可以同时应用于两组数据，因此使能 SPI ENC 时，不支持 SPI 全双工模式，

- 对于发送数据，数据会先被写入 TXFIFO，SPI 控制器在将数据发送到 SPI 总线上之前执行：
  1. 读取一个字节的分组密钥数据。
  2. 将分组密钥数据与要发送的一个字节数据进行异或运算。
  3. 将结果发送到 SPI 总线。
- 对于接收数据：
  1. 从 SPI 总线读取到一个字节数据的同时，读取一个字节的分组密钥。
  2. 将分组密钥数据与接收的数据进行异或运算。
  3. 将解密后的数据，写入 RXFIFO。

6.2.4. 编程指南

开始配置之前，确保 SPI ENC 模块已经初始化。初始化步骤如下：

1. 根据系统配置，将 SPI ENC 模块连接到正确的 SPI 控制器。

   通过设置 SPIE_CTL[13:12] 选择连接的 SPI 控制器。
2. 设置密钥。默认使用 eFuse 中的密钥数据。
3. 通过设置 SPIE_ICR 寄存器使能相应中断。

SPI_ENC 模块的配置步骤如下：

1. 读写 SPI 存储，传输时确保 SPIE_CTL[0] = 0 (KEY_START = 0)。
   读写 SPI 存储时，不需要对命令和 SPI 器件的 OTP 读写操作进行加解密。
2. 设置以下参数进行 SPI 存储的加密数据传输。
   - SPIE_ADDR：当前访问的数据地址
   - SPIE_TWEAK：用于调整 Counter 值
   - SPIE_CPOS, SPIE_CLEN：当前传输的密文数据位置
3. 设置 SPIE_CTL[0] = 1 (KEY_START = 1) 值，开始计算分组密钥。
   产生密钥 (SPIE_ISR[0])。

   确保密钥已经产生。如密钥产生，则 SPI 控制器开始传输数据。
4. 通过 SPIE_ISR 检查加解密是否完成，并查看读取的数据是否为空数据（全为 0xFF）。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.2.5. 寄存器列表

表 6–18 SPIENC 寄存器列表

偏移地址	缩写	寄存器名称	章节
0x000	SPIE_CTL	控制寄存器	0x000 SPIE_CTL
0x004	SPIE_ICR	中断控制寄存器	0x004 SPIE_ICR
0x008	SPIE_ISR	中断状态寄存器	0x008 SPIE_ISR
0x00C	SPIE_KCNT	密钥计数寄存器	0x00C SPIE_KCNT
0x010	SPIE_OCNT	输出计数寄存器	0x010 SPIE_OCNT
0x014	SPIE_ADDR	数据地址寄存器	0x014 SPIE_ADDR
0x018	SPIE_TWEAK	计数调整寄存器	0x018 SPIE_TWEAK
0x01C	SPIE_CPOS	密文位置寄存器	0x01C SPIE_CPOS
0x020	SPIE_CLEN	密文长度寄存器	0x020 SPIE_CLEN
0xFFC	SPIE_VER	SPIENC 版本	0xFFC SPIE_VER

6.2.6. 寄存器描述

6.2.6.1. 0x000 SPIE_CTL

默认值：0x00000000			控制寄存器（Control Register）
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x0	XIP_EN SPI XIP 的总线数据加密使能 使能后，硬件自动连接 SPI 控制器。
15:14	–	–	–
13:12	R/W	0x0	SPI_SEL SPI 控制器选择 选择连接的总线，加密器对所选总线上的数据进行加解密。 • 0x0：BYPASS，不连接任何总线 • 0x1：连接 SPI0 • 0x2：连接 SPI1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			控制寄存器（Control Register）
位域	类型	默认值	描述
			XIP_EN 时，本字段设置无效。
11:1	–	–	–
0	R/W	0x0	KEY_START 开始计算分组密钥 数据加解密开始之前或者同时，必须先计算分组密钥，否则加解密单元会一直等待密钥生成，导致传输失败。传输完成，需要清零以停止密钥计算。 • 0：停止计算分组密钥 • 1：开始计算分组密钥 XIP_EN 时，本字段设置无效。

6.2.6.2. 0x004 SPIE_ICR

默认值：0x00000000			中断控制寄存器（Interrupt Control Register）
位域	类型	默认值	描述
31:6	–	–	–
5	R/W	0x0	KEY_OVF 分组密钥 FIFO 上溢中断使能
4	R/W	0x0	KEY_UDF 分组密钥 FIFO 下溢中断使能
3	R/W	0x0	READ_HALF_EMPTY 读过半空数据中断使能
2	R/W	0x0	READ_EMPTY_DATA 读空数据中断使能
1	R/W	0x0	ENC_DEC_FINISHED 加解密完成中断使能
0	R/W	0x0	KEY_GEN 第一组分组密钥生成中断使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.2.6.3. 0x008 SPIE_ISR

默认值：0x00000000			中断状态寄存器（Interrupt Status Register）
位域	类型	默认值	描述
31:6	–	–	–
5	W1C	0x0	KEY_OVF 分组密钥 FIFO Overflow 中断状态。 • 0：分组密钥 FIFO 未发生上溢 • 1：分组密钥 FIFO 发生上溢
4	W1C	0x0	KEY_UDF 分组密钥 FIFO Underflow 中断状态。 • 0：分组密钥 FIFO 未发生上溢 • 1：分组密钥 FIFO 发生上溢
3	W1C	0x0	READ_HALF_EMPTY 读过半空数据中断，即读取的密文位置的数据，过半都是 0xFF。 • 0：中断未发生 • 1：当前读取的密文数据，超过一半都是 0xFF
2	W1C	0x0	READ_EMPTY_DATA 读空数据中断，即读取的密文位置的数据全部为 0xFF，即 Flash 擦除后的状态。 • 0：中断未发生 • 1：当前读取的密文数据，全部为 0xFF 软件可以根据该中断判断当前读取的 Page，是否为擦除后的数据。
1	W1C	0x0	ENC_DEC_FINISHED 加解密完成中断。 • 0：中断未发生 • 1：对密文位置的数据加密或者解密完成 若当前传输的密文长度为 0 时，该中断不会产生。
0	W1C	0x0	KEY_GEN 第一组分组密钥生成的中断状态。 • 0：中断未发生 • 1：第一组分组密钥已经产生 SPI 控制器可以开始传输数据。 在数据传输前，应确保该中断状态位为 1。 由于 ENC 模块产生密钥的速度比 SPI 数据传输的速度快，因此可以保证传输过程中，密钥总是能跟上数据传输的速度。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.2.6.4. 0x00C SPIE_KCNT

默认值：0x00000000			密钥计数寄存器（Key Counter Register）
位域	类型	默认值	描述
31:0	RO	0x0	KEY_CNTSPI ENC 输出对应密文区域的分组密钥个数，单位为字节。

6.2.6.5. 0x010 SPIE_OCNT

默认值：0x00000000			输出计数寄存器（Output Counter Register）
位域	类型	默认值	描述
31:0	RO	0x0	OUTPUT_CNT SPI ENC 输出的分组密钥个数，以字节为单位计数。 SPI ENC 为每一个传输的 SPI 数据输出分组密钥，但是如果对应输出的位置是明文，SPI ENC 输出的分组密钥为 0。所以此处计数是输出的 0 的个数和密文对应的分组密钥个数之和。

6.2.6.6. 0x014 SPIE_ADDR

默认值：0x00000000			数据地址寄存器（Data Address Register）
位域	类型	默认值	描述
31:0	R/W	0x0	DATA_ADDR 本次访问的 Flash 数据地址。从 0 开始，是相对 Flash 开始位置的访问偏移值，单位为字节。 该地址信息有两个用途： 1. 计算数据分组对应的 Counter 值 2. 输出分组密钥数据 XIP_EN 时，本字段设置无效。

6.2.6.7. 0x018 SPIE_TWEAK

默认值：0x00000000			计数调整寄存器（Tweak Register）
位域	类型	默认值	描述
31:0	R/W	0x0	CTR_TWEAK 用于产生数据分组的 Counter 值。数据分组的 Counter 值由 eFuse 中的 SPI_ENC_NONCE、SPIE_ADDR 以及 TWEAK 值共同产生，其中 NONCE 与数据的分组地址是固定的，TWEAK 值软件可调。 通过配置 TWEAK 值，软件可以根据实际情况调整 Counter 值，以免每次产生的分组密钥相同。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.2.6.8. 0x01C SPIE_CPOS

默认值：0x00000000			密文位置寄存器（Ciphertext Position Register）
位域	类型	默认值	描述
31:0	R/W	0x0	CIPHERTEXT_POS 本次传输的密文数据开始位置 用于指示本次传输的数据中密文数据所在的偏移位置。如果当前传输包含了发送和接收，则位置总是从发送开始计算。 值 M：表示本次传输的数据，从第 M 个字节开始是密文 XIP_EN 时，本字段设置无效。

6.2.6.9. 0x020 SPIE_CLEN

默认值：0x00000000			密文长度寄存器（Ciphertext Length Register）
位域	类型	默认值	描述
31:0	R/W	0x0	CIPHERTEXT _LEN 本次传输的密文数据长度。 值 N：表示本次传输的密文数据为 N 字节 XIP_EN 时，本字段设置无效。

6.2.6.10. 0xFFC SPIE_VER

默认值：0x00000101			SPIENC 版本（Version Register）
位域	类型	默认值	描述
31:0	RO	0x00000101	Version（模块版本号） 采用 BCD 码显示，V1.1

6.3. Secure ID (SID)

Secure ID (SID) 模块主要用于读写 eFuse，包括每颗芯片独立 ID、每颗芯片量产校准以及安全管理用到的 KEY 和 HASH 码等信息。

6.3.1. 特性说明

- 4Kbit eFuse 双备份实现 2Kbit 空间，软件读写按照4Kbit 空间，以 32 bits 为单位
- 512bit eFuse Buffer，上电复位放开后读取 eFuse Cell 到 eFuse Buffer
- 2Kbit 空间，以 32 bits 为单位，可烧写禁止读操作或写操作

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 提供 CE 安全密钥功能 (SSK/ HUK/ PNK/ PSK0/ PSK1/ PSK2/ PSK3)
- 提供 SPI_ENC 烧录的 KEY
- 支持烧写关闭 JTAG 功能，并可通过安全认证再打开 JTAG
- 提供 128–bit Chip ID，每颗芯片唯一
- 提供量产测试电阻电压校准值
- 每次烧写之间需要延迟至少 3 us 以上

6.3.2. 原理框图

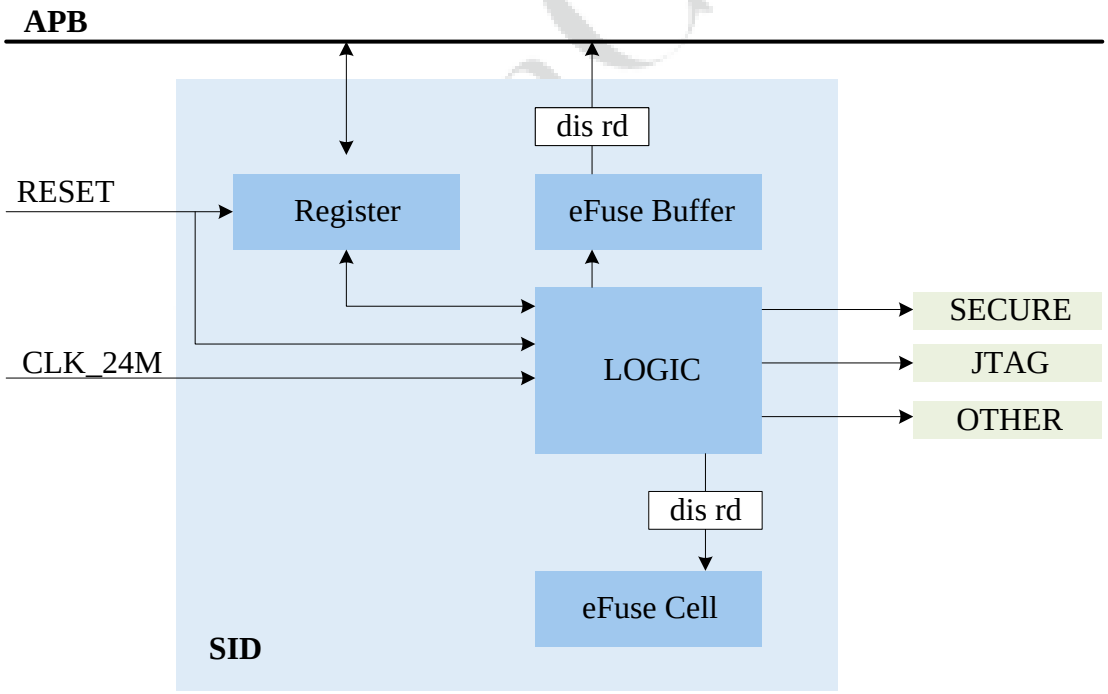


图 6–8 SID 原理框图

6.3.3. 功能描述

6.3.3.1. eFuse 和 SRAM 空间映射

软件读写 eFuse 空间，在 4Kbit 范围内以 32 bits 为单位读写。

为提升可靠性，采用双备份方案，在对 eFuse 进行烧写时，建议先后往 eFuse word[n] 和 word[64+n] 写入相同的值。

开机时，硬件自动读取 eFuse Cell 到 eFuse Buffer 空间，针对两个 word 空间进行按位或操作， 任意一位为 1 则 eFuse Buffer 对应位结果为 1，起到双备份的目的， 如 图 6–9 : eFuse Cell 和 eFuse Buffer 空间映射所示。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

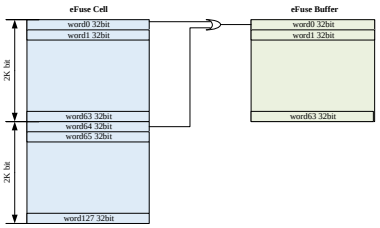


图 6–9 eFuse Cell 和 eFuse Buffer 空间映射

6.3.3.2. 2Kbit 空间映射定义

地址	用途	位数	禁止位	禁写	禁读	归属	备注
0~7	DIS RD	64	0~1	Y	–	CSTM	eFuse 读禁止配置区域
8~F	DIS WR	64	2~3	–	–	–	eFuse 写禁止配置区域
10~1F	CHIP ID	128	4~7	Y	–	AIC	芯片主编号
20~27	CHIP LOCK	64	8~9	Y	–	AIC	芯片规格锁定
28~2F	CALI	64	10~11	Y	–	AIC	模拟校准使用
30~37	BROM	64	12~13	Y	–	CSTM	BROM 参数配置区域
38~3F	SECURE	64	14~15	Y	–	CSTM	安全和调试功能开关
40~4F	ROTPK[1]	128	16~19	Y	–	CSTM	安全，RSA 公钥的 Hash 值
50~5F	SSK[2]	128	20~23	Y	Y	CSTM	安全，连接到 CE，对称密钥
60~6F	HUK[3]	128	24~27	Y	Y	AIC	安全，连接到 CE，硬件唯一密钥
70~77	PSK0[4]	64	28~29	Y	Y	CSTM	安全，连接到 CE，合作伙伴密钥
78~7F	PSK1	64	30~31	Y	Y	CSTM	安全，连接到 CE，合作伙伴密钥
80~87	PSK2	64	32~33	Y	Y	CSTM	安全，连接到 CE，合作伙伴密钥
88~8F	PSK3	64	34~35	Y	Y	CSTM	安全，连接到 CE，合作伙伴密钥
90~9F	Reserved	128	36~39	–	–	AIC	不可用
A0~AF	SPI_ENC KEY	128	40~43	Y	Y	CSTM	安全，连接到 SPI_ENC，对称密钥
B0~B7	SPI_ENC NONCE	64	44~45	Y	Y	CSTM	安全，连接到 SPI_ENC，随机数
B8~BF	PNK[5]	64	46~47	Y	Y	AIC	安全，连接到 CE，型号唯一密钥

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

地址	用途	位数	禁止位	禁写	禁读	归属	备注
C0~FF	Reserved	512	48~63	–	–	CSTM	OEM 可自定义使用

(1) Root Of Trust Public Key

(2) Symmetric Secure Key

(3) Hardware Unique Key

(4) Partner Secret Key

(5) Part Number Key

6.3.3.3. CALI 区域定义

表 6–19 偏移地址: 0x20

比特位	名称	描述	备注
31:24	THS_ENV_TEMP	THS 环境温度	–
23:12	THS1_ADC_VAL	THS ADC1 采样值	–
11:0	THS0_ADC_VAL	THS ADC0 采样值	–

表 6–20 偏移地址: 0x24

比特位	名称	描述	备注
31:20	–	–	–
19:16	CP_THS_ENV_TEMP	THS 环境温度	–
15:8	USB0_RES_VAL	USB0 电阻校准值	–
7:0	USB1_RES_VAL	USB1 电阻校准值	–

表 6–21 偏移地址: 0x28

比特位	名称	描述	备注
31:24	OSC24_OUT_TR	24MHz 振荡器校准值	配置到0x0A4 PLL_INOSC_OUT_TR24M
23:16	–	–	–
15:8	AVCC_BG_CTRL	AVCC BG 校准值	配置到0x020 LDO25_CFGBG_CTRL
7:4	–	–	–
3	THS_VAL_VALID	THS 烧写值有效	–
2	OSC24_OUT_VDLID	24MHz 振荡器校准值有效	–
1	USB_RES_VALID	USB 电阻校准值有效	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–21 偏移地址: 0x28 (续)

比特位	名称	描述	备注
0	AVCC_BG_VALID	AVCC BG 校准值有效	–

表 6–22 偏移地址: 0x2C

比特位	名称	描述	备注
31:24	THS_ENV_TEMP	THS 环境温度	–
23:12	THS1_ADC_VAL	THS ADC1 采样值	–
11:0	THS0_ADC_VAL	THS ADC0 采样值	–

6.3.3.4. BROM 区域定义

表 6–23 偏移地址: 0x30

比特位	名称	描述
31:27	–	–
26:22	PLL_CINT_CFG	CMU PLL_INT1_CFG 寄存器 PLL_CINT[6:2] 的值 **注：** 此值由 BROM 直接写入 PLL_CINT 相关位，不对 PLL_CINT bit4、bit6 进行交换。
21	PLL_CINT_EN	1: BROM 读取 PLL_CINT_CFG 的值，并且设置到 CMU 相关寄存器
20	SDMC_EXT_MUX_DIV	设置 SDMC 外部时钟选择
19:18	SDMC_SMP_PHASE	设置 SDMC 采样时钟的相位
17:16	SDMC_DRV_PHASE	设置 SDMC 驱动时钟的相位
15	CPU_HS_EN	1：BROM 使能 CPU 高速模式，CPU 216 MHz，AXI/ AHB 200 MHz
14	CHECKSUM_DIS	1：启动过程中 BROM 不检查固件的 Checksum
13	PLL_FRA0_DIS	1：BROM 不启用 PLL_FRA0
12	PLL_INT1_DIS	1：BROM 不启动 PLL_INT1，USB 不能使用
11	SPI_DMA_DIS	1：BROM 访问 SPI 存储时，不使用 DMA
10	MD5_VERI_DIS	1：BROM 不使用 MD5 进行固件的校验

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–23 偏移地址: 0x30 (续)

比特位	名称	描述
9	SD/eMMC_DMA_DIS	1：BROM 访问 SD/eMMC 时，不使用 DMA
8	SKIP_SD_PHASE	1：BROM 在访问 PRIMARY、SECONDARY 存储前不访问 SD 卡。设置为 1 影响卡量产。
7:4	SECONDARY	指定 BROM 的次选启动设备
3:0	PRIMARY	指定 BROM 的首选启动设备

表 6–24 偏移地址: 0x30

比特位	名称	描述
31:27	–	–
26:22	PLL_CINT_CFG	CMU PLL_INT1_CFG 寄存器 PLL_CINT[6:2] 的值 **注：** 此值由 BROM 直接写入 PLL_CINT 相关位，不对 PLL_CINT bit4、bit6 进行交换。
21	PLL_CINT_EN	1: BROM 读取 PLL_CINT_CFG 的值，并且设置到 CMU 相关寄存器
20	SDMC_EXT_MUX_DIV	设置 SDMC 外部时钟选择
19:18	SDMC_SMP_PHASE	设置 SDMC 采样时钟的相位
17:16	SDMC_DRV_PHASE	设置 SDMC 驱动时钟的相位
15	CPU_HS_EN	1：BROM 使能 CPU 高速模式，CPU 216 MHz，AXI/ AHB 200 MHz
14	CHECKSUM_DIS	1：启动过程中 BROM 不检查固件的 Checksum
13	PLL_FRA0_DIS	1：BROM 不启用 PLL_FRA0
12	PLL_INT1_DIS	1：BROM 不启动 PLL_INT1，USB 不能使用
11	SPI_DMA_DIS	1：BROM 访问 SPI 存储时，不使用 DMA
10	MD5_VERI_DIS	1：BROM 不使用 MD5 进行固件的校验
9	SD/eMMC_DMA_DIS	1：BROM 访问 SD/eMMC 时，不使用 DMA
8	SKIP_SD_PHASE	1：BROM 在访问 PRIMARY、SECONDARY 存储前不访问 SD 卡。设置为 1 影响卡量产。
7:4	SECONDARY	指定 BROM 的次选启动设备

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–24 偏移地址: 0x30 (续)

比特位	名称	描述
3:0	PRIMARY	指定 BROM 的首选启动设备

6.3.3.5. SECURE 区域定义

表 6–25 偏移地址: 0x38

比特位	名称	描述
31:25	–	–
24	PBP_ENC_EN	BROM 读取使用，使能 PBP 程序加密功能。
23:20	–	–
19	SPI_ENC_EN	BROM 读取使用，使能 SPI 总线数据加密功能。
18	–	–
17	ENCRYPT_BOOT_EN	BROM 读取使用，使能固件加密启动功能。
16	SECURE_BOOT_EN	BROM 读取使用，使能安全启动功能。
15:1	–	–
0	JTAG_LOCK	逻辑组合后连接到 CPU 屏蔽 TDO，关闭 JTAG 调试功能，在安全方案中烧录为 1。

6.3.3.6. JTAG 安全保护

JTAG 使能受 SID 控制，用于对芯片做安全保护。图 6–10 : JTAG 安全保护硬件逻辑及使用场景如下：

图 6–10 JTAG 安全保护硬件逻辑及使用场景

对于关闭 JTAG 的安全芯片方案，用户可以使用安全密钥进行认证， 认证成功后由 BROM 开启 JTAG_UNLOCK 位来打开 JTAG。

> **注：**
>
> JTAG_UNLOCK 位只在 BROM 中进行读写。BROM 退出时，会配置 BROM_PRIVILEGE_LOCK 为 1，此时对 JTAG_UNLOCK 进行写操作无效。。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.3.4. 编程指南

6.3.4.1. 初始化流程

每次系统上电复位后，SID 自动读取所有 eFuse Cell 值到 eFuse Buffer，软件只需读取 eFuse Buffer 对应地址值即可。

> **注：**
>
> 第一次烧写后，在不断电的情况下，eFuse Buffer 值不会自动更新，需通过软件读操作将对应地址的值读到寄存器。

6.3.4.2. eFuse 烧写流程

1. 检查 eFuse 控制寄存器 0x000 EFUSE_CTL 状态位，若为非空闲则等待，若都为空闲则继续第 2 步。状态位包括：
   - EFUSE_WRITE_START
   - EFUSE_READ_START
   - EFUSE_AUTO_STATUS
2. 配置要烧写的 eFuse 地址到 eFuse 地址寄存器 0x004 EFUSE_ADDR。
3. 配置要烧写的 eFuse 数据到 eFuse 写数据寄存器 0x008 EFUSE_WDATA。
4. 在 eFuse 控制寄存器 0x000 EFUSE_CTL 中，配置 EFUSE_WRITE_START 为 1 且在 EFUSE_OP_CODE 位写入 0xA1C，启动烧写流程。
5. 等待 EFUSE_WRITE_START 自动清零，硬件自动关闭 LDO。

为达到双备份目的，要求针对备份地址，即偏移 2Kbit 地址，重复步骤 1~步骤 5 完成烧写。

6.3.4.3. eFuse 读取流程

1. 检查 eFuse 控制寄存器 0x000 EFUSE_CTL 状态位，若为非空闲则等待，若都为空闲则继续第 2 步。状态位包括：
   - EFUSE_WRITE_START
   - EFUSE_READ_START
   - EFUSE_AUTO_STATUS
2. 配置要读取的 eFuse_cell 地址到 eFuse 地址寄存器 0x004 EFUSE_ADDR 。
3. 在 eFuse 控制寄存器 0x000 EFUSE_CTL 中，配置 EFUSE_READ_START 为 1 且在 EFUSE_OP_CODE 位写入 0xA1C，启动读取流程。
4. 等待 EFUSE_READ_START 自动清零，即可读取 eFuse 读数据寄存器 (0x00C EFUSE_RDATA) 并获得 eFuse 的值。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.3.5. 寄存器列表

表 6–26 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	EFUSE_CTL	eFuse 控制 （eFuse Control）	0x000 EFUSE_CTL
0x004	EFUSE_ADDR	eFuse 地址 （eFuse Address）	0x004 EFUSE_ADDR
0x008	EFUSE_WDATA	eFuse 写数据 （eFuse Write Data）	0x008 EFUSE_WDATA
0x00C	EFUSE_RDATA	eFuse 读数据 （eFuse Read Data）	0x00C EFUSE_RDATA
0x010	EFUSE_TIMING_LOW	eFuse 时序低位 （eFuse Timing）	0x010 EFUSE_TIMING_LOW
0x080	BROM_PRIV	BROM 特权 （BROM Privilege）	0x080 BROM_PRIV
0x0FC	SID_VER	SID 版本 （SID Version）	0x0FC SID_VER
0x200~0x2FF	EFUSE_BUFFER	eFuse 数据 （EFUSE DATA）	0x200~0x2FF EFUSE_BUFFER

6.3.6. 寄存器描述

6.3.6.1. 0x000 EFUSE_CTL

默认值：0x00000200			eFuse 控制 （eFuse Control）
位域	类型	默认值	描述
31	–	–	–
29	W1C	0x0	SID_ERROR SID 错误 • 0：正常 • 1：出现过 Busy 时启动读写
28	R/W	0x0	BROM_PRIV_LOCK BROM 特权锁

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000200			eFuse 控制 （eFuse Control）
位域	**类型**	**默认值**	**描述**
			• 0：BROM 特权可用，软件可以使用相关特权功能。 • 1：BROM 特权关闭，软件无法使用相关特权功能。写 1 后在下次 POR 之前无法清零。 **注：** BROM 特权锁特权包括： • JTAG 解锁功能可使能。 • eFuse SSK 的 CE 运算结果可输出到 SRAM。 BROM 中会配置该位为 1，确保相关特权功能仅在 BROM 中可用，其它软件无法更改；
27:16	WO	0x0	EFUSE_OP_CODE eFuse 操作码 为防止误操作，设置为写入 0xA1C 后允许 eFuse 进行读写操作。
15:13	–	–	–
12:8	RO	0x2	EFUSE_STATUS eFuse 状态机状态 • 1：开机自动读取中 • 2：空闲中 • 4：烧录中 • 8：读取中 • 空闲状态建议同步查询 EFUSE_DATA_READY。 • 写结束状态建议查询 EFUSE_WRITE_START。 • 读结束状态建议查询 EFUSE_READ_START。
7:5	–	–	–
4	R/WAC	0x0	EFUSE_READ_START eFuse 读启动寄存器 • 0：无操作 • 1：启动 eFuse 读操作 写该位时与 EFUSE_OP_CODE = 0xA1C 同时写入。写 1 启动 eFuse 读取，读取完该位自动清零。
3:1	–	–	–
0	R/WAC	0x0	EFUSE_WRITE_START eFuse 写启动寄存器：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000200			eFuse 控制（eFuse Control）
位域	类型	默认值	描述
			• 0：无操作 • 1：启动 eFuse 写操作 写该位时与 EFUSE_OP_CODE = 0xA1C 同时写入。 写 1 启动 eFuse 烧写，烧写完该位自动清零。期间会自动开关 LDO，无需配置开关 LDO。

6.3.6.2. 0x004 EFUSE_ADDR

默认值：0x00000000			eFuse 地址（eFuse Address）
位域	类型	默认值	描述
31:9	–	–	–
8:0	R/W	0x0	EFUSE_ADDR eFuse 读写地址寄存器 全空间读写，以 byte 为单位，由于读写操作按照 32 位进行，低两位需配置为 0。

6.3.6.3. 0x008 EFUSE_WDATA

默认值：0x00000000			eFuse 写数据（eFuse Write Data）
位域	类型	默认值	描述
31:0	R/W	0x0	EFUSE_WDATA eFuse 写数据寄存器 **注：** eFuse 为单次烧写，默认未烧写时为 0，烧写为 1，后无法再变回为 0。该字段对应的 bit 为 1，则对应进行烧写，对应的 bit 为 0 即不进行烧写， 32 bits 可以分多次针对不同 bits 进行烧写。

6.3.6.4. 0x00C EFUSE_RDATA

默认值：0x00000000			eFuse 读数据（eFuse Read Data）
位域	类型	默认值	描述
31:0	RO	0x0	EFUSE_RDATA eFuse 读数据寄存器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.3.6.5. 0x010 EFUSE_TIMING_LOW

默认值：0x04026536			eFuse 时序低位（eFuse Timing）
位域	类型	默认值	描述
31:24	R/W	0x04	TAEN_RD 单次读数据处理时间所占的时钟周期数
23:16	R/W	0x02	TRD 单次读数据时高电平所占的时钟周期数
15:8	R/W	0x65	TAEN_PGM 单次写数据处理时间所占的时钟周期数
7:0	R/W	0x36	TPGM 单次写数据时高电平所占的时钟周期数

6.3.6.6. 0x080 BROM_PRIV

默认值：0x00000000			BROM 特权（BROM Privilege）
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0	JTAG_UNLOCK JTAG 解锁 • 0：未启动 JTAG 解锁 • 1：启动 JTAG 解锁 仅在 JTAG_LOCK = 1 时有效。 优先级高于 JTAG_LOCK（来自 eFuse），解锁功能仅在 BROM_PRIVILEGE_LOCK 为 0 时才有效。 **若 BROM_PRIVILEGE_LOCK 为 1，即使 JTAG_UNLOCK 设置为 1，也不会启动 JTAG 解锁。**

6.3.6.7. 0x0FC SID_VER

默认值：0x00000101			SID 版本（SID Version）
位域	类型	默认值	描述
31:0	RO	0x00000101	VERSION 模块版本。 V1.1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

6.3.6.8. 0x200~0x2FF EFUSE_BUFFER

默认值：0x00000000			eFuse 数据（EFUSE DATA）
位域	类型	默认值	描述
31:0	RO	0x0	EFUSE_BUFFER eFuse 数据 **芯片上电复位，会将 eFuse Cell 值同步到该区域。** **配置寄存器发起读操作，也会将 eFuse 值同步到该区域。**

ArtInChip

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7. 时钟和电源

7.1. Clock Manage Unit (CMU)

Clock Management Unit (CMU) 是一个关键的系统组件，用于配置系统时钟，包括 PLL 频率和展频、AXI/ AHB/ APB 总线时钟、各模块输入时钟、以及 IO 输出时钟。通过对系统时钟的精确控制和管理，包括时钟信号的频率与分配，CMU 确保了系统运行的效率与稳定性。

7.1.1. 特性说明

- 两种锁相环共四个 PLL
- 两个 PLL_INT，无小数分频和展频功能，可旁路直接输出 CLK_24M 时钟
- 两个 PLL_FRA，带小数分频和展频功能，可旁路直接输出 CLK_24M 时钟
- CPU 时钟可选 CLK_24M 或 PLL_INT0 进行 1~32 分频
- AXI/ AHB/ APB0 时钟可选 CLK_24M 或 PLL_INT1 进行 1~32 除频
- APB1 固定使用 CLK_24M 时钟
- 每个模块固定时钟如图所示，模块时钟可选 1~32 除频
- 每个模块总线时钟、模块时钟和复位三个开关可独立配置
- 最多四路可配置频率时钟输出，用作于外设的时钟输入

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.2. 原理框图

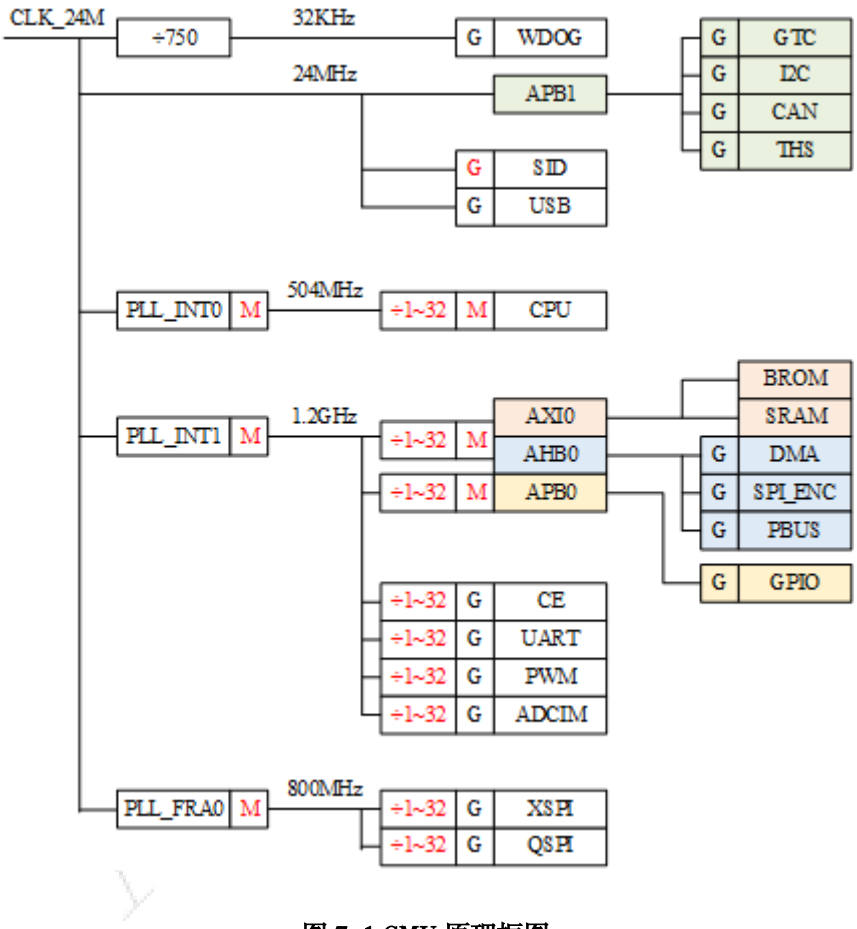


图 7–1 CMU 原理框图

7.1.3. 功能描述

7.1.3.1. PLL

模拟电路 PLL 用于产生时钟供给整个芯片。

下表列出了各个 PLL 的用途及特性。

> **注：**
>
> 为保证 PLL 性能要求，PLL_VCO = 24 MHz ÷ (P + 1) × (N + 1) 频率建议在 720 MHz~1584 MHz 之间。

表 7–1 CMU PLL 用途及特性

名称	用途	典型频率	展频
PLL_INT0	CPU	480 MHz	不支持
PLL_INT1	AXI/ AHB/ APB/ CE/ DE/GE/ PWMCS/ TA_IF/ EDAT_IF/ BIS_IF/ SDFM/ UART/ PWM	1.2 GHz	不支持

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 7–1 CMU PLL 用途及特性 (续)

名称	用途	典型频率	展频
PLL_FRA0	XSPI/ SPI	792 MHz	展频

PLL 内部结构如下图所示， PLL 频率计算公式为：PLL_OUT = 24 MHz × (N + 1 + F ÷ 0x1FFFF)/(P+1)/(M+1)。其中，F 为 FRA_IN 小数分频系数，当不使用小数分频时，F=0，频率计算公式简化为：PLL_OUT = 24 MHz × (N + 1)/(P + 1) ÷ (M+1)

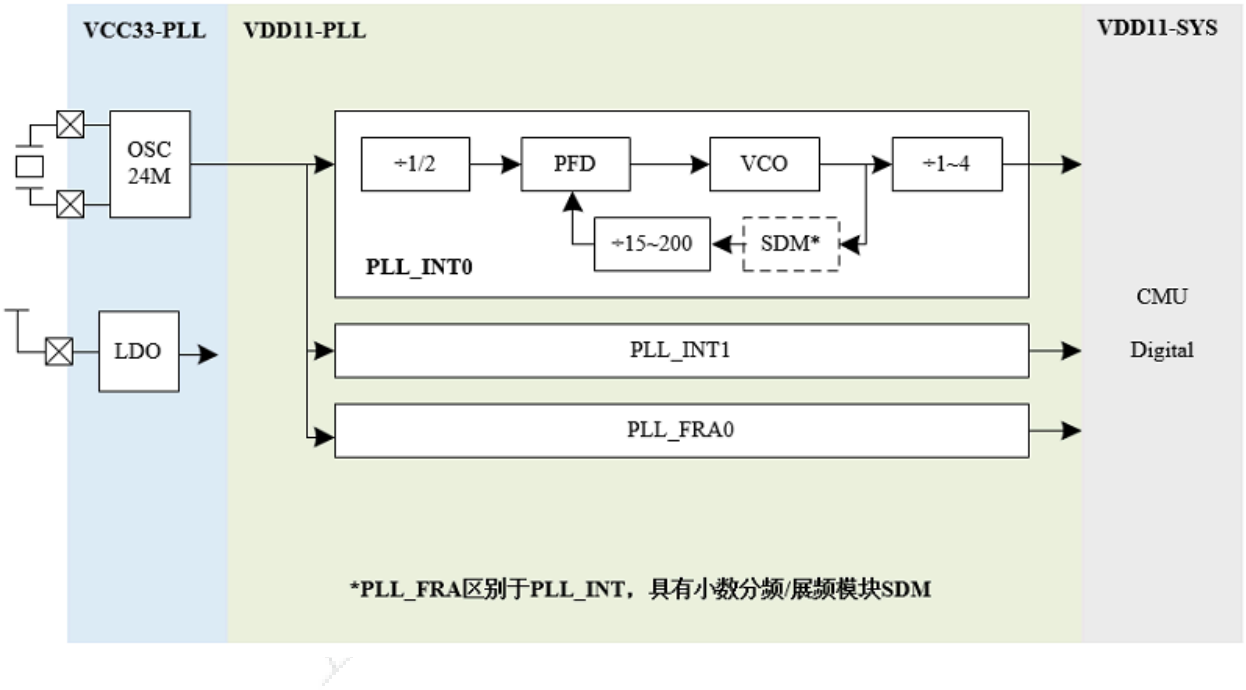


图 7–2 CMU PLL 内部框图

PLL 配置流程

为保证 PLL 正常开启，需要遵循以下的配置流程：

- PLL 输出配置旁路为 24 MHz， PLL_FRAn_GEN.PLL_OUT_MUX = 0，选择为 24M 时钟
- PLL 电路关闭， PLL_FRAn_GEN.PLL_EN = 0
- PLL 频率系数配置，
  PLL_FRAn_GEN.FACTOR_P，PLL_FRAn_GEN.FACTOR_N，PLL_FRAn_GEN.FACTOR_M，PLL_FRAn_GEN.FACTOR_M_EN
- PLL 展频/小数分频配置， PLL_FRAn_CFG PLL_FRAn_SDM
- PLL 电路打开， PLL_FRAn_GEN.PLL_EN = 1，延迟 200 us
- PLL 输出使能， PLL_FRAn_GEN.PLL_OUT_EN = 1
- PLL 输出配置切换为高频时钟， PLL_FRAn_GEN.PLL_OUT_MUX = 1

展频配置

展频相关参数如下：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

• 展频幅度：寄存器为 PLL_FRAn_SDM.SDM_BOT，对应幅度为 24 MHz / (P + 1) × (0x1FFFF − SDM_BOT) ÷ 0x1FFFF

• 展频频率：寄存器为 PLL_FRAn_SDM.SDM_FREQ，建议设置为 3 (33 KHz)

• 展频模式：寄存器为 PLL_FRAn_SDM.SDM_MODE，建议设置为 2 (三角波)

展频配置公式如下：

• 根据展频幅度需求，求得 SDM_BOT = 0x1FFFF − SDM_AMP*0x1FFFF × (P+1) / 24 MHz

• 根据展频频率需求，求得 STEP_NUM = 24 MHz ÷ (P + 1) ÷ (SDM_FREQ ÷ 2) = 24000000 ÷ (P+1) ÷ (33000/2)

• 根据展频幅度和展频步数，求得 SDM_STEP = (0x1FFFF− SDM_BOT) ÷ STEP_NUM

注：

• PLL_FRAn_SDM.SDM_STEP 设置值需要和展频幅度和展频频率匹配，以产生正常的展频波形

• 当 P=0 时，最大展频幅度为 24 MHz，如果 N=32，则 PLL 频率为 792 MHz，展频深度为 24/792 ≈ 3.0%

• 当 P=1 时，最大展频幅度为 12 MHz，如果 N=65，则 PLL 频率为 792 MHz，展频深度为 12/792 ≈ 1.5%

7.1.3.2. CLKOUT

时钟输出用于输出时钟给芯片外设使用， 总共四路 CLKOUT，可选来源为 PLL_INT1，可配置 1~256 除频， CLKOUT 通路如下图所示。

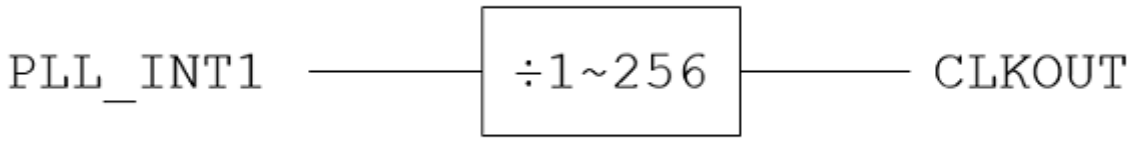


图 7–3 CLKOUT 通路

7.1.3.3. 模块时钟

模块名称	总线时钟	模块时钟源	模块时钟极限频率	备注
E907 CORE	–	PLL_INT0	480 MHz	–
E907 PLIC	–	PLL_INT0 ÷ 2	240 MHz	–
E907 CLINT	–	PLL_INT0 ÷ 2	240 MHz	–
E907 DM	–	CLK_24M	24 MHz	–
AXI	AXI	–	200 MHz	–
AHB	AHB	–	200 MHz	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

模块名称	总线时钟	模块时钟源	模块时钟极限频率	备注
APB0	APB0	–	100 MHz	–
APB1	APB1	–	24 MHz	–
BROM	AXI	–	–	–
SRAM	AXI	–	–	–
AHB Matrix	AHB	–	–	–
DMA	AHB	–	–	–
CE	AHB	PLL_INT1	200 MHz	–
USB DEV	AHB	–	–	–
USB PHY	–	CLK_24M	–	–
EMAC	AHB	PLL_INT1	50 MHz	–
XSPI	AHB	PLL_FRA0	400 MHz	–
SPI0	AHB	PLL_FRA0	100 MHz	–
SPI1	AHB	PLL_FRA0	100 MHz	–
SPI2	AHB	PLL_FRA0	100 MHz	–
SPI3	AHB	PLL_FRA0	100 MHz	–
CORDIC	AHB	–	–	–
HCL	AHB	–	–	–
PBUS	AHB	–	–	–
SYSCFG	APB0	CLK_24M	24 MHz	–
CMU	APB0	–	–	–
SPI_ENC	APB0	HCLK	–	–
PWMCS	APB0	PLL_INT1	200 MHz	–
ADC	APB0	PLL_INT1	100 MHz	–
AXICFG	APB0	–	–	–
GPIO	APB0	–	–	–
UART0	APB0	PLL_INT1	60 MHz	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

模块名称	总线时钟	模块时钟源	模块时钟极限频率	备注
UART1	APB0	PLL_INT1	60 MHz	–
UART2	APB0	PLL_INT1	60 MHz	–
UART3	APB0	PLL_INT1	60 MHz	–
UART4	APB0	PLL_INT1	60 MHz	–
UART5	APB0	PLL_INT1	60 MHz	–
UART6	APB0	PLL_INT1	60 MHz	–
UART7	APB0	PLL_INT1	60 MHz	–
TA_IF	APB0	PLL_INT1	240 MHz	–
EDAT–IF	APB0	PLL_INT1	240 MHz	–
BIS_IF	APB0	PLL_INT1	240 MHz	–
SDFM	APB0	PLL_INT1	240 MHz	–
WDOG	APB1	CLK_32K	32 KHz	–
WRI	APB1	CLK_24M	24 MHz	–
SID	APB1	CLK_24M	24 MHz	–
RTC	APB1	XTAL_32K	1 MHz	–
GTC	APB1	–	–	–
I2C0	APB1	–	–	–
I2C1	APB1	–	–	–
I2C2	APB1	–	–	–
I2C3	APB1	–	–	–
CAN0	APB1	–	–	–
CAN1	APB1	–	–	–
PWM	APB1	PLL_INT1	100 MHz	–
ADCIM	APB1	PLL_INT1	100 MHz	–
THS	APB1	–	–	–
CPM	APB1	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

UART 在 PLL_INT1=1.2GHz 下波特率精度

表 7-2 UART 波特率与误差率

设定波特率	实际波特率	波特率偏差	CMU 除频	Over sampling	Clock source	UART 除频
300	300	0	25	16	48000000	10000
600	600	0	25	16	48000000	5000
1200	1200	0	25	16	48000000	2500
2400	2400	0	25	16	48000000	1250
4800	4800	0	25	16	48000000	625
9600	9615	0.16	25	16	48000000	312
14400	14423	0.16	25	16	48000000	208
19200	19230	0.16	25	16	48000000	156
38400	38461	0.16	25	16	48000000	78
57600	57692	0.16	25	16	48000000	52
115200	115384	0.16	25	16	48000000	26
230400	230769	0.16	25	16	48000000	13
380400	378787	-0.42	22	16	54545454	9
460800	462963	0.47	27	16	44444444	6
921600	925925	0.47	27	16	44444444	3
1000000	1000000	0	25	16	48000000	3
1152000	1136363	1.36	22	16	54545454	3
1500000	1500000	0	25	16	48000000	2
2500000	2500000	0	30	16	40000000	1
3000000	3000000	0	25	16	48000000	1

7.1.3.4. 模块开关控制和时序

模块一般有三个控制位：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- MOD_RSTN（模块复位控制）：同时复位模块和模块总线。
- MOD_BUS_EN（模块总线时钟开关）：控制模块的所有总线时钟，包括 AX、AHB 和 APB，如果模块使用到多个总线，由于只有一个控制位，该控制位同时控制多个总线时钟。
- MOD_CLK_EN（模块时钟开关）： 控制除了总线时钟以外的模块时钟，如果模块用到多个时钟，由于只有一个控制位，该控制位同时控制多个模块时钟。

模块开启和关闭具有一定的时序要求，其中 SP_USBD 时序要求较为特殊，其它模块统一开关时序，具体描述如下：

表 7–3 模块开关时序描述

模块	打开时序	关闭时序
USB_DEV	• 打开控制器时钟 • 打开模拟 PHY 时钟 • 延迟 100 微秒 • 放开模拟 PHY 复位 • 放开控制器复位	• 使能控制器复位 • 使能模拟 PHY 复位 • 关闭模拟 PHY 时钟 • 关闭控制器时钟
其它模块	• 打开模块时钟 • 打开总线时钟 • 放开复位控制	• 使能复位控制 • 关闭总线时钟 • 关闭模块时钟 • 关闭控制器时钟

7.1.4. 寄存器列表

表 7–4 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	PLL_INT0_GEN	PLL_INT0 通用	0x000 PLL_INT0_GEN
0x004	PLL_INT1_GEN	PLL_INT1 通用	0x004 PLL_INT1_GEN
0x020	PLL_FRA0_GEN	PLL_FRA0 通用	0x020 PLL_FRA0_GEN
0x028	PLL_FRA2_GEN	PLL_FRA2 通用	0x028 PLL_FRA2_GEN
0x040	PLL_INT0_CFG	PLL_INT0 配置	0x040 PLL_INT0_CFG
0x044	PLL_INT1_CFG	PLL_INT1 配置	0x044 PLL_INT1_CFG
0x060	PLL_FRA0_CFG	PLL_FRA0 配置	0x060 PLL_FRA0_CFG
0x080	PLL_FRA0_SDM	PLL_FRA0 展频	0x080 PLL_FRA0_SDM
0x0A0	PLL_COM	PLL 公共	0x0A0 PLL_COM

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 7–4 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x0A4	PLL_IN	PLL 输入	0x0A4 PLL_IN
0x0E0	CLK_OUT0	CLK0 输出	0x0E0 CLK_OUT0
0x0E4	CLK_OUT1	CLK1 输出	0x0E4 CLK_OUT1
0x0E8	CLK_OUT2	CLK2 输出	0x0E8 CLK_OUT2
0x0EC	CLK_OUT3	CLK3 输出	0x0EC CLK_OUT3
0x100	CLK_AXI_AHB	AXI AHB 时钟	0x100 CLK_AXI_AHB
0x120	CLK_APB0	APB0 时钟	0x120 CLK_APB0
0x200	CLK_CPU	CPU 时钟	0x200 CLK_CPU
0x20C	CLK_WDOG	WDOG 时钟	0x20C CLK_WDOG
0x240	CLK_PWMCS_SDFM	PWMCS SDFM 时钟	0x240 CLK_PWMCS_SDFM
0x410	CLK_DMA	DMA 时钟	0x410 CLK_DMA
0x418	CLK_CE	CE 时钟	0x418 CLK_CE
0x41C	CLK_USB_DEV	USB_DEV 时钟	0x41C CLK_USB_DEV
0x420	CLK_USB_HOST0	USB_HOST0 时钟	0x420 CLK_USB_HOST
0x430	CLK_USB_PHY	USB_PHY0 时钟	0x430 CLK_USB_PHY
0x440	CLK_EMAC	EMAC 时钟	0x440 CLK_EMAC
0x460	CLK_QSPI0	QSPI0 时钟	0x460 CLK_QSPI0
0x464	CLK_QSPI1	QSPI1 时钟	0x464 CLK_QSPI1
0x468	CLK_QSPI2	QSPI2 时钟	0x468 CLK_QSPI2
0x46C	CLK_QSPI3	QSPI3 时钟	0x46C CLK_QSPI3
0x490	CLK_CORDIC	CORDIC 时钟	0x490 CLK_CORDIC
0x494	CLK_HCL	HCL 时钟	0x494 CLK_HCL
0x4A0	CLK_PBUS	PBUS 时钟	0x4A0 CLK_PBUS
0x800	CLK_SYSCFG	SYSCFG 时钟	0x800 CLK_SYSCFG
0x810	CLK_SPI_ENC	SPI_ENC 时钟	0x810 CLK_SPI_ENC

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 7–4 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x814	CLK_PWMCS	PWMCS 时钟	0x814 CLK_PWMCS
0x818	CLK_	时钟	0x818 CLK_ADC
0x83C	CLK_GPIO	GPIO 时钟	0x83C CLK_GPIO
0x840	CLK_UART0	UART0 时钟	0x840 CLK_UART0
0x844	CLK_UART1	UART1 时钟	0x844 CLK_UART1
0x848	CLK_UART2	UART2 时钟	0x848 CLK_UART2
0x84C	CLK_UART3	UART3 时钟	0x84C CLK_UART3
0x850	CLK_UART4	UART4 时钟	0x850 CLK_UART4
0x854	CLK_UART5	UART5 时钟	0x854 CLK_UART5
0x858	CLK_UART6	UART7 时钟	0x858 CLK_UART6
0x85C	CLK_UART7	UART7 时钟	0x85C CLK_UART7
0x870	CLK_TA_IF	TA 接口时钟	0x870 CLK_TA_IF
0x874	CLK_EDAT_IF	EDAT 接口时钟	0x874 CLK_EDAT_IF
0x878	CLK_BIS_IF	BIS 接口时钟	0x878 CLK_BIS_IF
0x87C	CLK_SDFM	SDFM 时钟	0x87C CLK_SDFM
0x888	CLK_MIPI_DSI	MIPIDSI 时钟	#unique_51_Connect_42_section_ogk_rx1_zzb
0x904	CLK_SID	SID 时钟	0x904 CLK_SID
0x90C	CLK_GTC	GTC 时钟	0x90C CLK_GTC
0x960	CLK_I2C0	I2C0 时钟	0x960 CLK_I2C0
0x964	CLK_I2C1	I2C1 时钟	0x964 CLK_I2C1
0x968	CLK_I2C2	I2C2 时钟	0x968 CLK_I2C2
0x980	CLK_CAN0	CAN0 时钟	0x980 CLK_CAN0
0x984	CLK_CAN1	CAN1 时钟	0x984 CLK_CAN1
0x990	CLK_PWM	PWM 时钟 XPWM0 时钟	0x990 CLK_PWM
0x9A0	CLK_ADCIM	ADCIM 时钟	0x9A0 CLK_ADCIM

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 7–4 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x9A4	CLK_GPAI	GPAI 时钟	0x9A4 CLK_GPAI
0x9AC	CLK_THS	THS 时钟	0x9AC CLK_THS
0x9B0	CLK_CIR	CIR 时钟	0x9B0 CLK_CIR
0xFFC	CMU_MOD_VER	CMU 模块版本	0xFFC CMU_MOD_VER

7.1.5. 寄存器描述

7.1.5.1. 0x000 PLL_INT0_GEN

默认值：0x88002600			PLL_INT0 通用 (PLL_INT0 General)
位域	类型	默认值	描述
31	R/W	0x1	PLL_REG_GATE 锁相环寄存器使能 • 0： PLL 寄存器配置无效 • 1： PLL 寄存器配置有效 注： 为保证 PLL 正常输出，该寄存器不可配置为 0。
30:29	–	–	–
28:24	R/W	0x8	PLL_ICP 锁相环环路带宽调节 数值越小带宽越低
23:21	–	–	–
20	R/W	0x0	PLL_OUT_MUX 锁相环输出选择 • 0： OSC_24M 输出 • 1： PLL 时钟输出 该选择不受其它寄存器影响，PLL 损坏不工作时，时钟可旁路为 OSC_24M 时钟使用。在启动和休眠场景也可使用 OSC_24M 时钟。
19	R/W	0x0	FACTOR_M_EN 锁相环输出除频系数使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x88002600			PLL_INT0 通用 (PLL_INT0 General)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
18	R/W	0x0	PLL_OUT_SYS 锁相环输出到系统使能 • 0：关闭 • 1：打开
17	R	0x0	PLL_LOCK 锁相环锁定状态 • 0： 未锁定 • 1： 锁定，锁相环稳定工作 **注：** 在锁相环使能后，查询该寄存器等待稳定再进行其它操作，保证 PLL 正常使用。
16	R/W	0x0	PLL_EN 锁相环电路使能 • 0：关闭锁相环电路 • 1：打开锁相环电路 锁相环输出频率 PLL_O = 24 ÷ (P + 1) × (N + 1) ÷ (M + 1) MHz，P、N、M 分别为 FACTOR_P、FACTOR_N、FACTOR_M。
15:8	R/W	0x26	FACTOR_N 锁相环倍频系数在应用中，N 配置范围为 14 到 199。
7:6	–	–	–
5:4	R/W	0x0	FACTOR_M 锁相环输出除频系数 FACTOR_M ≠0 时，需要配置 FACTOR_M_EN = 1 锁相环才有输出。
3:1	–	–	–
0	R/W	0	FACTOR_P 锁相环输入除频系数

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.5.2. 0x004 PLL_INT1_GEN

默认值：0x88003100			PLL_INT1 通用 (PLL_INT1 General)
位域	类型	默认值	描述
31	R/W	0x1	PLL_REG_GATE 锁相环寄存器使能 • 0： PLL 寄存器配置无效 • 1： PLL 寄存器配置有效 **注：** 为保证 PLL 正常输出，该寄存器不可配置为 0。
30:29	–	–	–
28:24	R/W	0x8	PLL_ICP 锁相环环路带宽调节 数值越小带宽越低
23:21	–	–	–
20	R/W	0x0	PLL_OUT_MUX 锁相环输出选择 • 0： OSC_24M 输出 • 1： PLL 时钟输出 该选择不受其它寄存器影响，PLL 损坏不工作时，时钟可旁路为 OSC_24M 时钟使用。在启动和休眠场景也可使用 OSC_24M 时钟。
19	R/W	0x0	FACTOR_M_EN 锁相环输出除频系数使能 • 0：关闭 • 1：打开
18	R/W	0x0	PLL_OUT_SYS 锁相环输出到系统使能 • 0：关闭 • 1：打开
17	R	0x0	PLL_LOCK 锁相环锁定状态 • 0： 未锁定 • 1： 锁定，锁相环稳定工作

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x88003100			PLL_INT1 通用 (PLL_INT1 General)
位域	类型	默认值	描述
			注： 在锁相环使能后，查询该寄存器等待稳定再进行其它操作，保证 PLL 正常使用。
16	R/W	0x0	PLL_EN 锁相环电路使能 • 0：关闭锁相环电路 • 1：打开锁相环电路 锁相环输出频率 PLL_O = 24 ÷ (P + 1) × (N + 1) ÷ (M + 1) MHz，P、N、M 分别为 FACTOR_P、FACTOR_N、FACTOR_M。
15:8	R/W	0x31	FACTOR_N 锁相环倍频系数在应用中，N 配置范围为 14 到 199。
7:6	–	–	–
5:4	R/W	0x0	FACTOR_M 锁相环输出除频系数 FACTOR_M ≠ 0 时，需要配置 FACTOR_M_EN = 1 锁相环才有输出。
3:1	–	–	–
0	R/W	0	FACTOR_P 锁相环输入除频系数

7.1.5.3. 0x020 PLL_FRA0_GEN

默认值：0x88002000			PLL_FRA0 通用 (PLL_FRA0 General)
位域	类型	默认值	描述
31	R/W	0x1	PLL_REG_GATE 锁相环寄存器使能 • 0： PLL 寄存器配置无效 • 1： PLL 寄存器配置有效 注： 为保证 PLL 正常输出，该寄存器不可配置为 0。
30:29	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x88002000			PLL_FRA0 通用 (PLL_FRA0 General)
位域	类型	默认值	描述
28:24	R/W	0x8	PLL_ICP 锁相环环路带宽调节 数值越小带宽越低
23:21	–	–	–
20	R/W	0x0	PLL_OUT_MUX 锁相环输出选择 • 0： OSC_24M 输出 • 1： PLL 时钟输出 该选择不受其它寄存器影响，PLL 损坏不工作时，时钟可旁路为 OSC_24M 时钟使用。在启动和休眠场景也可使用 OSC_24M 时钟
19	R/W	0x0	FACTOR_M_EN 锁相环输出除频系数使能 • 0：关闭 • 1：打开
18	R/W	0x0	PLL_OUT_SYS 锁相环输出到系统使能 • 0：关闭 • 1：打开
17	R	0x0	PLL_LOCK 锁相环锁定状态 • 0： 未锁定 • 1： 锁定，锁相环稳定工作 **注：** 在锁相环使能后，查询该寄存器等待稳定再进行其它操作，保证 PLL 正常使用。
16	R/W	0x0	PLL_EN 锁相环电路使能 • 0：关闭锁相环电路 • 1：打开锁相环电路 锁相环输出频率 PLL_O = 24 ÷ (P+1) × (N+1) ÷ (M+1) MHz，P、N、M 分别为 FACTOR_P、FACTOR_N、FACTOR_M。
15:8	R/W	0x20	FACTOR_N

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x88002000			PLL_FRA0 通用 (PLL_FRA0 General)
位域	类型	默认值	描述
			锁相环倍频系数在应用中，N 配置范围为 14 到 199。
7:6	–	–	–
5:4	R/W	0x0	FACTOR_M 锁相环输出除频系数 FACTOR_M ≠ 0 时，需要配置 FACTOR_M_EN = 1 锁相环才有输出。
3:1	–	–	–
0	R/W	0	FACTOR_P 锁相环输入除频系数

7.1.5.4. 0x028 PLL_FRA2_GEN

默认值：0x88006201			PLL_FRA2 通用 (PLL_FRA2 General)
位域	类型	默认值	描述
31	R/W	0x1	PLL_REG_GATE 锁相环寄存器使能 • 0： PLL 寄存器配置无效 • 1： PLL 寄存器配置有效 **注：** 为保证 PLL 正常输出，该寄存器不可配置为 0。
30:29	–	–	–
28:24	R/W	0x8	PLL_ICP 锁相环环路带宽调节数值越小带宽越低
23:21	–	–	–
20	R/W	0x0	PLL_OUT_MUX 锁相环输出选择 • 0： OSC_24M 输出 • 1： PLL 时钟输出 该选择不受其它寄存器影响，PLL 损坏不工作时，时钟可旁路为 OSC_24M 时钟使用。在启动和休眠场景也可使用 OSC_24M 时钟。
19	R/W	0x0	FACTOR_M_EN 锁相环输出除频系数使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x88006201			PLL_FRA2 通用 (PLL_FRA2 General)
位域	类型	默认值	描述
			• 0：关闭 • 1： 使能
18	R/W	0x0	PLL_OUT_SYS 锁相环输出到系统使能 • 0：关闭 • 1： 使能
17	R	0x0	PLL_LOCK 锁相环锁定状态 • 0： 未锁定 • 1： 锁定，锁相环稳定工作 **注：** 在锁相环使能后，查询该寄存器等待稳定再进行其它操作，保证 PLL 正常使用。
16	R/W	0x0	PLL_EN 锁相环电路使能 • 0：关闭锁相环电路 • 1：使能锁相环电路 锁相环输出频率 PLL_O = 24 ÷ (P + 1) × (N + 1) ÷ (M + 1) MHz，P、N、M 分别为 FACTOR_P、FACTOR_N、FACTOR_M。
15:8	R/W	0x62	FACTOR_N 锁相环倍频系数在应用中，N 配置范围为 14 到 199。
7:6	–	–	–
5:4	R/W	0x0	FACTOR_M 锁相环输出除频系数 **FACTOR_M≠0 时，需要配置 FACTOR_M_EN = 1 锁相环才有输出。**
3:1	–	–	–
0	R/W	0x1	FACTOR_P 锁相环输入除频系数

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.5.5. 0x040 PLL_INT0_CFG

默认值：0x240C4040			PLL_INT0 配置 (PLL_INT0 Configuration)
位域	类型	默认值	描述
31	–	–	–
30:28	R/W	0x2	PLL_LOCK_TIME
27	–	–	–
26:24	R/W	0x4	PLL_IVCO
23:22	–	–	–
21:20	R/W	0x0	PLL_VCO_SEL
19	R/W	0x1	PLL_VCO_RST
18:16	R/W	0x4	PLL_VCO_GAIN
15	–	–	–
14:8	R/W	0x40	PLL_BINT bit9:LDO 偏置电流 • 0：4uA • 1：2uA bit8:偏置电流倍数 • 0：x4 • 1：x1
7	–	–	–
6:0	R/W	0x40	PLL_CINT PLL 初始振荡频率

7.1.5.6. 0x044 PLL_INT1_CFG

默认值：0x240C4040			PLL_INT1 配置 (PLL_INT1 Configuration)
位域	类型	默认值	描述
31	–	–	–
30:28	R/W	0x2	PLL_LOCK_TIME
27	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x240C4040			PLL_INT1 配置 (PLL_INT1 Configuration)
位域	类型	默认值	描述
26:24	R/W	0x4	PLL_IVCO
23:22	–	–	–
21:20	R/W	0x0	PLL_VCO_SEL
19	R/W	0x1	PLL_VCO_RST
18:16	R/W	0x4	PLL_VCO_GAIN
15	–	–	–
14:8	R/W	0x40	PLL_BINT bit9:LDO 偏置电流 • 0：4uA • 1：2uA bit8:偏置电流倍数 • 0：x4 • 1：x1
7	–	–	–
6:0	R/W	0x40	PLL_CINT PLL 初始振荡频率

7.1.5.7. 0x060 PLL_FRA0_CFG

默认值：0x00000000			PLL_FRA0 配置 (PLL_FRA0 Configuration)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	DITHER_EN 小数分频使能 • 0：关闭 • 1：打开
23:21	–	–	–
20	R/W	0x0	FRA_EN 小数分频使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PLL_FRA0 配置 (PLL_FRA0 Configuration)
位域	**类型**	**默认值**	**描述**
			• 0：关闭 • 1：打开
19:17	–	–	–
16:0	R/W	0x0	FRA_IN 小数分频使能

7.1.5.8. 0x080 PLL_FRA0_SDM

默认值：0x00000000			PLL_FRA0 展频 (PLL_FRA0 Spread Spectrum)
位域	**类型**	**默认值**	**描述**
31	R/W	0x0	SDM_EN 展频使能 • 0：关闭 • 1：打开
30:29	R/W	0x0	SDM_MODE 展频模式 • 0： DC=0 • 1： DC=1 • 2：三角波 • 3：预留
28:20	R/W	0x0	SDM_STEP 展频步进
19	–	–	–
18:17	R/W	0x0	SDM_FREQ 展频频率 • 0： 31.5 KHz • 1： 32.0 KHz • 2: 32.5 KHz • 3: 33.0 KHz
16:0	R/W	0x0	SDM_BOT 展频底线 该位域越小表示幅度越大

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.5.9. 0x0A0 PLL_COM

默认值：0x80000009			PLL 公共 (PLL Common)
位域	类型	默认值	描述
31	R/W	0x1	COMMON_GATE 整个电路使能 (包括 PLL/ LDO/ BIAS) • 0：关闭 • 1：打开
30:4	–	–	–
3:1	R/W	0x4	LDO_VSET LDO 电压设置 • 0: 0.90 V • 1: 0.95 V • 2: 1.00 V • 3: 1.05 V • 4: 1.10 V • 5: 1.15 V • 6: 1.20 V • 7: 1.25 V
0	R/W	0x1	LDO_EN LDO 使能 • 0：关闭 • 1：打开

7.1.5.10. 0x0A4 PLL_IN

默认值：0xE0004032			PLL 输入 (PLL Input)
位域	类型	默认值	描述
31:30	R/W	0x3	XTAL_GM24M 晶体驱动调节值 越大表示驱动越强
29	R/W	0x1	XTAL_START24M 晶体启动 • 0：关闭 • 1：打开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0xE0004032			PLL 输入 (PLL Input)
位域	类型	默认值	描述
			该寄存器在晶体起振后可以关闭，节省功耗
28	R/W	0x1	XTAL_ENXTAL 振荡使能 • 0：关闭 • 1：打开
27:0	–	–	–

7.1.5.11. 0x0E0 CLK_OUT0

默认值：0x00000000			CLK0 输出 (CLK0 Output)
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x0	CLK_OUT_EN 时钟输出使能 • 0： 时钟输出关闭 • 1： 时钟输出打开 **时钟输出频率 `CLK_OUT = CLK_SRC / (DIV_N + 1)`。** **除频系数为 `1~256`，时钟输出为 `50%` 占空比。**
15	–	–	–
14:12	R/W	0x0	CLK_SRC_SEL 时钟源选择 • 0：PLL_INT1 • 1：预留 • 2：PLL_FRA2 • 3：预留
11:8	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.5.12. 0x0E4 CLK_OUT1

默认值：0x00000000			CLK1 输出 (CLK1 Output)
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x0	CLK_OUT_EN 时钟输出使能 • 0：时钟输出关闭 • 1：时钟输出打开 **时钟输出频率 CLK_OUT = CLK_SRC / (DIV_N + 1)。** **除频系数为 1~256，时钟输出为 50% 占空比。**
15	–	–	–
14:12	R/W	0x0	CLK_SRC_SEL 时钟源选择 • 0：PLL_INT1 • 1：预留 • 2：PLL_FRA2 • 3：预留
11:8	–	–	–
7:0	R/W	0x0	CLK_DIV_N 时钟输出除频因子

7.1.5.13. 0x0E8 CLK_OUT2

默认值：0x00000000			CLK2 输出 (CLK2 Output)
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x0	CLK_OUT_EN 时钟输出使能 • 0：时钟输出关闭 • 1：时钟输出打开 **时钟输出频率 CLK_OUT = CLK_SRC / (DIV_N + 1)。** **除频系数为 1~256，时钟输出为 50% 占空比。**
15	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CLK2 输出 (CLK2 Output)
位域	类型	默认值	描述
14:12	R/W	0x0	CLK_SRC_SEL 时钟源选择 • 0：PLL_INT1 • 1：预留 • 2：PLL_FRA2 • 3：预留
11:8	–	–	–
7:0	R/W	0x0	CLK_DIV_N 时钟输出除频因子

7.1.5.14. 0x0EC CLK_OUT3

默认值：0x00000000			CLK3 输出 (CLK3 Output)
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x0	CLK_OUT_EN 时钟输出使能 • 0： 时钟输出关闭 • 1： 时钟输出打开 **时钟输出频率 `CLK_OUT = CLK_SRC / (DIV_N + 1)`。** **除频系数为 `1~256`，时钟输出为 `50%` 占空比。**
15	–	–	–
14:12	R/W	0x0	CLK_SRC_SEL 时钟源选择 • 0：PLL_INT1 • 1：预留 • 2：PLL_FRA2 • 3：预留
11:8	–	–	–
7:0	R/W	0x0	CLK_DIV_N 时钟输出除频因子

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.5.15. 0x100 CLK_AXI_AHB

默认值：0x00000000			AXI AHB 时钟 (AXI & AHB Clock)
位域	类型	默认值	描述
31:9	–	–	–
8	R/W	0x0	BUS_CLK_SEL 总线时钟选择 • 0：CLK_24M • 1：PLL_INT1/(DIV+1) 除频系数为 DIV + 1，50% 占空比，支持动态调频。
7:5	–	–	–
4:0	R/W	0x0	BUS_CLK_DIV

7.1.5.16. 0x120 CLK_APB0

默认值：0x00000000			APB0 时钟 (APB0 Clock)
位域	类型	默认值	描述
31:9	–	–	–
8	R/W	0x0	BUS_CLK_SEL 总线时钟选择 • 0：CLK_24M • 1：PLL_INT1/(DIV+1) 除频系数为 DIV + 1，50% 占空比，支持动态调频。
7:5	–	–	–
4:0	R/W	0x0	BUS_CLK_DIV

7.1.5.17. 0x200 CLK_CPU

默认值：0x00010000			CPU 时钟 (CPU Clock)
位域	类型	默认值	描述
31:21	–	–	–
20:16	R/W	0x1	CPU_CLK_USELESS CPU 时钟无用寄存器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00010000			CPU 时钟 (CPU Clock)
位域	**类型**	**默认值**	**描述**
			该字段无实际意义，配置不产生任何效果
15:9	–	–	–
8	R/W	0x0	CPU_CLK_SEL CPU 时钟源选择 • 0：CLK_24M • 1：PLL_INT0/(DIV+1)，除频系数为 DIV+1 **50% 占空比，支持动态调频。**
7:5	–	–	–
4:0	R/W	0x0	CLK_DIV 输入时钟除频系数

7.1.5.18. 0x20C CLK_WDOG

默认值：0x00000000			WDOG 时钟 (WDOG Clock)
位域	**类型**	**默认值**	**描述**
31:29	–	–	–
28	R/W	0x0	CLK_WDOG_WR_DIS CLK_WDOG 寄存器写失效 • 0： 控制位可写 • 1： 控制位写失效 **注：** 该位一旦写 1 后该寄存器无法写入，即通过软件无法清零，只有在芯片复位时候才能实现清零。。
27:14	–	–	–
13	R/W	0x0	WDOG_RSTN WDOG 复位控制 • 0：复位有效 • 1：复位无效
12	R/W	0x0	MOD_BUS_EN 总线时钟使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			WDOG 时钟 (WDOG Clock)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:0	–	–	–

7.1.5.19. 0x240 CLK_PWMCS_SDFM

默认值：0x00000000			PWMCS SDFM 时钟 (PWMCS & SDFM Clock)
位域	类型	默认值	描述
31:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.20. 0x410 CLK_DMA

默认值：0x00000000			DMA 时钟 (DMA Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA 时钟 (DMA Clock)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
11:0	–	–	–

7.1.5.21. 0x418 CLK_CE

默认值：0x00000000			CE 时钟 (CE Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.5.22. 0x41C CLK_USB_DEV

默认值：0x00000000			USB_DEV 时钟 (USB_DEV Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:0	–	–	–

7.1.5.23. 0x420 CLK_USB_HOST

默认值：0x00000000			USB_HOST 时钟 (USB_HOST Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			USB_HOST 时钟 (USB_HOST Clock)
位域	类型	默认值	描述
11:0	–	–	–

7.1.5.24. 0x430 CLK_USB_PHY

默认值：0x00000000			USB_PHY0 时钟 (USB_PHY Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:0	–	–	–

7.1.5.25. 0x440 CLK_EMAC

默认值：0x00000000			EMAC 时钟 (EMAC Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EMAC 时钟 (EMAC Clock)
位域	类型	默认值	描述
			注： 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.26. 0x460 CLK_QSPI0

默认值：0x00000000			QSPI0 时钟 (QSPI0 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 注： 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QSPI0 时钟 (QSPI0 Clock)
位域	**类型**	**默认值**	**描述**
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
6:4	–	–	–
3:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV +1,50%占空比
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.27. 0x464 CLK_QSPI1

默认值：0x00000000			QSPI1 时钟 (QSPI1 Clock)
位域	**类型**	**默认值**	**描述**
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QSPI1 时钟 (QSPI1 Clock)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
	–	–	–
	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV +1,50%占空比
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.28. 0x468 CLK_QSPI2

默认值：0x00000000			QSPI2 时钟 (QSPI2 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QSPI2 时钟 (QSPI2 Clock)
位域	类型	默认值	描述
	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV +1,50%占空比
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.29. 0x46C CLK_QSPI3

默认值：0x00000000			QSPI3 时钟 (QSPI3 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7	R/W	0x1	CLK_SRC_SEL 时钟源选择 • 0: PLL_INT • 1: PLL_FRA

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QSPI3 时钟 (QSPI3 Clock)
位域	类型	默认值	描述
	–	–	–
	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV +1,50%占空比
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.30. 0x490 CLK_CORDIC

默认值：0x00000000			CORDIC 时钟 (CORDIC Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN MOD_CLK_EN 总线时钟使能模块时钟使能 • 0：关闭 • 1：打开
11:0	–	–	–

7.1.5.31. 0x494 CLK_HCL

默认值：0x00000000			HCL 时钟 (HCL Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HCL 时钟 (HCL Clock)
位域	**类型**	**默认值**	**描述**
			• 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN MOD_CLK_EN 总线时钟使能模块时钟使能 • 0：关闭 • 1：打开
11:0	–	–	–

7.1.5.32. 0x4A0 CLK_PBUS

默认值：0x00000000			PBUS 时钟 (PBUS Clock)
位域	**类型**	**默认值**	**描述**
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:0	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.5.33. 0x800 CLK_SYSCFG

默认值：0x00000000			SYSCFG 时钟 (SYSCFG Clock)
位域	类型	默认值	描述
31:13	–	–	–
12	R/W	0x0	MOD_BUS_EN MOD_CLK_EN 总线时钟使能模块时钟使能 • 0：关闭 • 1：打开
11:0	–	–	–

7.1.5.34. 0x810 CLK_SPI_ENC

默认值：0x00000000			SPI_ENC 时钟 (SPI_ENC Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN MOD_CLK_EN 总线时钟使能模块时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:0	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.5.35. 0x814 CLK_PWMCS

默认值：0x00000000			PWMCS 时钟 (PWMCS Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN MOD_CLK_EN 总线时钟使能模块时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:0	–	–	–

7.1.5.36. 0x818 CLK_ADC

默认值：0x00000000			ADC 时钟 (ADC Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			ADC 时钟 (ADC Clock)
位域	类型	默认值	描述
			注： 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN MOD_CLK_EN 总线时钟使能模块时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–

7.1.5.37. 0x83C CLK_GPIO

默认值：0x00000000			GPIO 时钟 (GPIO Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 注： 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能模块时钟使能 • 0：关闭 • 1：打开
11:0	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.5.38. 0x840 CLK_UART0

默认值：0x00000000			UART0 时钟 (UART0 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.39. 0x844 CLK_UART1

默认值：0x00000000			UART1 时钟 (UART1 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART1 时钟 (UART1 Clock)
位域	类型	默认值	描述
			注： 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.40. 0x848 CLK_UART2

默认值：0x00000000			UART2 时钟 (UART2 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 注： 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART2 时钟 (UART2 Clock)
位域	类型	默认值	描述
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.41. 0x84C CLK_UART3

默认值：0x00000000			UART3 时钟 (UART3 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART3 时钟 (UART3 Clock)
位域	类型	默认值	描述
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.42. 0x850 CLK_UART4

默认值：0x00000000			UART4 时钟 (UART4 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.5.43. 0x854 CLK_UART5

默认值：0x00000000			UART5 时钟 (UART5 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.44. 0x858 CLK_UART6

默认值：0x00000000			UART7 时钟 (UART7 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART7 时钟 (UART7 Clock)
位域	类型	默认值	描述
			注： 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.45. 0x85C CLK_UART7

默认值：0x00000000			UART7 时钟 (UART7 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 注： 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART7 时钟 (UART7 Clock)
位域	**类型**	**默认值**	**描述**
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.46. 0x870 CLK_TA_IF

默认值：0x00000000			TA 接口时钟 (TA Interface Clock)
位域	**类型**	**默认值**	**描述**
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			TA 接口时钟 (TA Interface Clock)
位域	类型	默认值	描述
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.47. 0x874 CLK_EDAT_IF

默认值：0x00000000			EDAT 接口时钟 (EDAT Interface Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.5.48. 0x878 CLK_BIS_IF

默认值：0x00000000			BIS 接口时钟 (BIS Interface Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.49. 0x87C CLK_SDFM

默认值：0x00000000			SDFM 时钟 (SDFM Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SDFM 时钟 (SDFM Clock)
位域	类型	默认值	描述
			注： 此信号同时复位模块和寄存器总线。
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:0	–	–	–

7.1.5.50. 0x904 CLK_SID

默认值：0x00000100			SID 时钟 (SID Clock)
位域	类型	默认值	描述
31:13	–	–	–
12	R/W	0x0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0x1	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:0	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.5.51. 0x90C CLK_GTC

默认值：0x00000000			GTC 时钟 (GTC Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:0	–	–	–

7.1.5.52. 0x960 CLK_I2C0

默认值：0x00000000			I2C0 时钟 (I2C0 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C0 时钟 (I2C0 Clock)
位域	类型	默认值	描述
11:0	–	–	–

7.1.5.53. 0x964 CLK_I2C1

默认值：0x00000000			I2C1 时钟 (I2C1 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:0	–	–	–

7.1.5.54. 0x968 CLK_I2C2

默认值：0x00000000			I2C2 时钟 (I2C2 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C2 时钟 (I2C2 Clock)
位域	类型	默认值	描述
12	R/W	0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:0	–	–	–

7.1.5.55. 0x980 CLK_CAN0

默认值：0x00000000			CAN0 时钟 (CAN0 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:0	–	–	–

7.1.5.56. 0x984 CLK_CAN1

默认值：0x00000000			CAN1 时钟 (CAN1 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAN1 时钟 (CAN1 Clock)
位域	类型	默认值	描述
			• 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:0	–	–	–

7.1.5.57. 0x990 CLK_PWM

默认值：0x00000000			PWM 时钟 (PWM Clock) XPWM0 时钟 (XPWM0 Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PWM 时钟 (PWM Clock) XPWM0 时钟 (XPWM0 Clock)
位域	类型	默认值	描述
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.5.58. 0x9A0 CLK_ADCIM

默认值：0x00000000			ADCIM 时钟 (ADCIM Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0	MOD_BUS_EN MOD_CLK_EN 总线时钟使能 • 0：关闭 • 1：打开
11:9	–	–	–
8	R/W	0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:5	–	–	–
4:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.5.59. 0x9A4 CLK_GPAI

默认值：0x00000000			GPAI 时钟 (GPAI Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:0	–	–	–

7.1.5.60. 0x9AC CLK_THS

默认值：0x00000000			THS 时钟 (THS Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 时钟 (THS Clock)
位域	类型	默认值	描述
11:0	–	–	–

7.1.5.61. 0x9B0 CLK_CIR

默认值：0x00000000			CIR 时钟 (CIR Clock)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
12	R/W	0	MOD_BUS_EN 总线时钟使能 • 0：关闭 • 1：打开
11:0	–	–	–

7.1.5.62. 0xFFC CMU_MOD_VER

默认值：0x00000103			CMU 模块版本 (CMU Module Version)
位域	类型	默认值	描述 GPT
31:0	RO	0x00000103	VERSION 版本 V1.3

7.2. System Configuration (SYSCFG)

System Config (SYSCFG) 模块为系统域以及模块顶层提供丰富的基础配置选项，包括但不限于配置 LDO 的工作模式或电压范围、SRAM 的大小或速度、PRS 的频率或周期、以及 USB 工作模式选择等。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.2.1. 特性说明

•

• 内置 LDO25，用于系统模拟及 GPADC/ ADC/ eFuse 供电

• 内置 LDO1x，用于 CORE 供电或外挂设备供电

• 提供 REXT 电阻到 USB PHY 使用

• 提供 PRS 用于检测当前芯片的速度

• 模块顶层控制 USB/ EMAC 等

• 调试信息输出配置

7.2.2. 原理框图

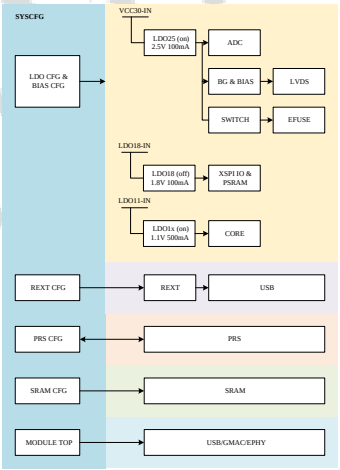


图 7–4 SYSCFG 原理框图

7.2.3. 功能描述

7.2.4. 寄存器列表

表 7–5 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x008	IRQ_CTL	中断控制	0x008 IRQ_CTL
0x00C	IRQ_STA	中断状态	0x00C IRQ_STA
0x020	LDO25_CFG	LDO25 配置	0x020 LDO25_CFG
0x024	LDO18_CFG	LDO18 配置	0x024 LDO18_CFG

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 7–5 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x028	LDO1x_CFG	LDO1x 配置	0x028 LDO1x_CFG
0x048	USB0_REXT	USB0 外部电阻	0x048 USB0_REXT
0x03C	CMP_CFG	CMP 配置	0x03C CMP_CFG
0x048	USB_REXT	USB0 外部电阻	0x048 USB_REXT
0x0C0	PSEN_CFG	PSEN 配置	0x0C0 PSEN_CFG
0x0C4	PSEN_CNT_VAL	PSEN 计数值	0x0C4 PSEN_CNT_VAL
0x100	SYS_SRAM_PAR	SYS SRAM 参数	0x100 SYS_SRAM_PAR
0x104	CPU_SRAM_PAR	CPU SRAM 参数	0x104 CPU_SRAM_PAR
0x108	USB_SRAM_PAR	USB SRAM 参数	0x108 USB_SRAM_PAR
0x140	SRAM_CLK_CFG	SRAM 时钟配置	0x140 SRAM_CLK_CFG
0x160	SRAM_MAP_CFG	SRAM 映射配置	0x160 SRAM_MAP_CFG
0x1F0	FLASH_CFG	FLASH 配置	0x1F0 FLASH_CFG
0x1F4	ENCODER_CFG	ENCODER 配置	0x1F4 ENCODER_CFG
0x40C	USB0_CFG	USB0 配置	0x40C USB0_CFG
0x410	EMAC_CFG	EMAC配置	0x410 EMAC_CFG
0xFFC	SYSCFG_VER	SYSCFG 版本	0xFFC SYSCFG_VER

7.2.5. 寄存器描述

7.2.5.1. 0x008 IRQ_CTL

默认值：0x00000000			中断控制 (Interrupt Request Control)
位域	类型	默认值	描述
31	R/W	0x0	CMP_RST_ENCMP 复位使能
30:1	–	–	–
0	R/W	0x0	CMP_IRQ_ENCMP 中断使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.2.5.2. 0x00C IRQ_STA

默认值：0x00000000			中断状态 (Interrupt Request Status)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W1C	0x0	CMP_IRQ_STACMP 中断状态 CMP 模式为低压检测时 (CMP_MODE=0): • 0: 引脚输入电压一直高于比较电压 • 1: 引脚输入电压出现低于比较电压 CMP 模式为高压检测时 (CMP_MODE=1): • 0: 引脚输入电压一直低于比较电压 • 1: 引脚输入电压出现高于比较电压

7.2.5.3. 0x020 LDO25_CFG

默认值：0x00040011			LDO25 配置 (LDO25 Configuration)
位域	类型	默认值	描述
	–	–	–
18	R/W	0x1	LVDS0_IBIAS_EN LVDS0 参考电流使能 • 0: 关闭 • 1: 使能
17	R/W	0x0	XSPI_DLLC1_IBIAS_EN XSPI DLLC1 参考电流使用 • 0: 关闭 • 1: 使能
16	R/W	0x0	XSPI_DLLC0_IBIAS_EN XSPI DLLC0 参考电流使用 • 0: 关闭 • 1: 使能
15:8	R/W	0x0	BG_CTRL BG 电压控制
7:5	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00040011			LDO25 配置 (LDO25 Configuration)
位域	类型	默认值	描述
4	R/W	0x1	LDO25_EN LDO25 使能 • 0: LDO 关闭 • 1: LDO 打开
3	–	–	–
2:0	R/W	0x1	LDO25_VAL LDO25 电压设置，为了避免影响 EFUSE 的烧写，此处配置为 2.50V。 • 0: 2.40 V • 1: 2.50 V • 2: 2.60 V • 3: 2.70 V • 4: 2.80 V • 5: 2.90 V • 6: 3.00 V • 7: 3.10 V

7.2.5.4. 0x024 LDO18_CFG

默认值：0x00030003			LDO18 配置 (dLDO18 Configuration)
位域	类型	默认值	描述
31:28	–	–	–
27	R/W	0x0	ATB2_ANA_EN 模拟测试使能 • 0: 关闭 • 1: 使能
26	–	–	–
25:24	R/W	0x0	ATB2_ANA_SEL 模拟测试模块选择 • 0: ATB2_IN0 输出 • 1: ATB2_IN1 输出

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00030003			LDO18 配置 (dLDO18 Configuration)
位域	类型	默认值	描述
			• 2: ATB2_IN2 输出 • 3: ATB2_IN3 输出
23:6	–	–	–
5	R/W	0x0	LDO18_PD_FAST LDO18 快速掉电 • 0: 正常掉电 • 1: 快速掉电
4	R/W	0x0	LDO18_EN LDO18 使能 • 0: LDO 关闭 • 1: LDO 打开
3	–	–	–
2:0	R/W	0x3	LDO18_VAL LDO18 电压设置 • 0: 1.71 V • 1: 1.74 V • 2: 1.77 V • 3: 1.80 V • 4: 1.83 V • 5: 1.86 V • 6: 1.89 V • 7: 1.92 V

7.2.5.5. 0x028 LDO1x_CFG

默认值：0x00040011			LDO1 配置 (LDO1 Configuration)
位域	类型	默认值	描述
31:7	–	–	–
6	R/W	0x0	LDO1x_SOFT_EN LDO1x 软件使用

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00040011			LDO1 配置 (LDO1 Configuration)
位域	类型	默认值	描述
			• 0: LDO 关闭 • 1: LDO 打开
5	R/W	0x1	LDO1_PD_FAST LDO1 快速掉电 • 0: 正常掉电 • 1: 快速掉电
4	R/W	0x0	LDO1x_EN LDO1x 使能 • 0: LDO 关闭 • 1: LDO 打开
3:0	R/W	0x6	LDO1x_VAL LDO1x 电压设置 • 0: 0.90 V • 1: 0.95 V • 2: 1.00 V • 3: 1.05 V • 4: 1.10 V • 5: 1.15 V • 6: 1.20 V • 7: 1.25 V • 8: 1.30 V • 9: 1.35 V • 10: 1.40 V • 11: 1.50 V • 12: 1.60 V • 13: 1.70 V • 14: 1.80 V • 15: 1.90 V

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.2.5.6. 0x048 USB0_REXT

默认值：0x00000160			USB0 外部电阻 (USB0 External Register)
位域	类型	默认值	描述
31:9	–	–	–
8	R/W	0x1	RES_CAL_EN 电阻校准使能 • 0: 关闭 • 1: 打开
7:0	R/W	0x60	RES_CAL_VAL 电阻校准值 调整该值使得校准后阻值为目标值 USB: 200 欧姆

7.2.5.7. 0x03C CMP_CFG

默认值：0x7F000003			CMP 配置 (Compare Configuration)
位域	类型	默认值	描述
31:24	R/W	0x7F	CMP_DB CMP 去抖 **注：** 去抖电路使用 APB 总线时钟实现去抖，去抖周期为 (CMP_DB+1)*T_{pclk}**默认 T_{pclk} 为 10 ns。**
23:6	–	–	–
5	R/W	0x0	CMP_MODE CMP 模式 • 0: 低压检测 • 1: 高压检测
4	R/W	0x0	CMP_EN CMP 使能 • 0: 关闭 • 1: 打开
3	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x7F000003			CMP 配置 (Compare Configuration)
位域	类型	默认值	描述
2:0	R/W	0x3	CMP_SEL CMP 电压选择 • 0: 0.90 V • 1: 0.85 V • 2: 0.80 V • 3: 0.75 V • 4: 0.70 V • 5: 0.65 V • 6: 0.60 V • 7: 0.55 V

7.2.5.8. 0x048 USB_REXT

默认值：0x00000160			USB0 外部电阻 (USB0 External Register)
位域	类型	默认值	描述
31:9	–	–	–
8	R/W	0x1	RES_CAL_EN 电阻校准使能 • 0: 关闭 • 1: 打开
7:0	R/W	0x60	RES_CAL_VAL 电阻校准值 调整该值使得校准后阻值为目标值 USB: 200 欧姆。

7.2.5.9. 0x0C0 PSEN_CFG

默认值：0x00000000			PSEN 配置 (Process Sensor Configuration)
位域	类型	默认值	描述
31:16	R/W	0x0	CNT_TIME 计数时间 单位为 APB 总线时钟周期
15:4	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PSEN 配置 (Process Sensor Configuration)
位域	类型	默认值	描述
3:1	R/W	0x0	RO_SEL PSEN 选择 • 0: 无效 • 1: RVT_40 CELL • 2: LVT_40 CELL • 3: ULVT_40 CELL • 4: 无效 • 5: RVT_50 CELL • 6: LVT_50 CELL • others:无效 • 7: ULVT_50 CELL
0	R/W	0x0	PSEN_START PSEN 开启 • 0: 关闭 • 1: 开启 **注：** PSEN 测试结束后，该位自动清零表示测试结束。

7.2.5.10. 0x0C4 PSEN_CNT_VAL

默认值：0x00000000			PSEN 计数值 (Process Sensor Counter Value)
位域	类型	默认值	描述
31:16	–	–	–
15:0	RO	0x0	CNT_VAL 计数值

7.2.5.11. 0x100 SYS_SRAM_PAR

默认值：0x22022202			SYS SRAM 参数 (System SRAM Parameter)
位域	类型	默认值	描述
31:0	R/W	0x22022202	SRAM_PAR SRAM 参数

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.2.5.12. 0x104 CPU_SRAM_PAR

默认值：0x55555555			CPU SRAM 参数 (CPU SRAM Parameter)
位域	类型	默认值	描述
31:0	R/W	0x55555555	SRAM_PAR SRAM 参数

7.2.5.13. 0x108 USB_SRAM_PAR

默认值：0x22022202			USB SRAM 参数 (USB SRAM Parameter)
位域	类型	默认值	描述
31:0	R/W	0x22022202	SRAM_PAR SRAM 参数

7.2.5.14. 0x140 SRAM_CLK_CFG

默认值：0x00000000			SRAM 时钟配置 (SRAM Clock Configuration)
位域	类型	默认值	描述
31:18	–	–	–
17:0	R/W	0x0	SRAM_CLK_UNGATE SRAM 时钟不自动关闭 • 0: 自动关闭 • 1: 不自动关闭 每位对应一个模块，定义如下– • BIT17: XSPI • BIT16: SDFM • BIT15: AUDIO • BIT14: I2S • BIT13: MIPI • BIT12: SPI • BIT11: USB • BIT10: UART • BIT9: SD • BIT8: CE • BIT7: DE

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SRAM 时钟配置 (SRAM Clock Configuration)
位域	类型	默认值	描述
			• BIT6: GE • BIT5: VE • BIT4: DVP • BIT3: GMAC • BIT2: DMA • BIT1: DDR • BIT0: SYS

7.2.5.15. 0x160 SRAM_MAP_CFG

默认值：0x00000002			SRAM 映射配置 (SRAM Mapping Configuration)
位域	类型	默认值	描述
31:16	–	–	–
15:8	R/W	0x0	AXI_MAT_S0_CFG AXI Mattrix Slave0 配置，每位对应一个区域配置，定义如下： • 0: 允许写 • 1: 禁止写 每位对应地址区域分配如下： • 8: 0x30040000~0x3005FFFF • 9: 0x30060000~0x3007FFFF • 10: 0x30080000~0x3009FFFF • 11: 0x300A0000~0x300BFFFF • 12: 0x300C0000~0x300DFFFF • 13: 0x300E0000~0x300FFFFF • 14: 0x30100000~0x3011FFFF • 15: 0x30120000~0x3013FFFF
7	–	–	–
6:4	R/W	0x0	AXI_MAT_S1_SIZE AXI Mattrix Slave1 容量 • 0: S1 0 KB • 1: S1 128 KB • 2: S1 256 KB

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000002			SRAM 映射配置 (SRAM Mapping Configuration)
位域	类型	默认值	描述
			• 3: S1 384 KB • 4: S1 512 KB • 5: S1 640 KB • 6~7: S1 768 KB Slave0 容量为 1024 MB 减去 TCM 和 Slave1 容量 CPU_TCM_SRAM_CFG=0: Slave0 容量为 1024 KB – Slave1 CPU_TCM_SRAM_CFG=1: Slave0 容量为 768 KB – Slave1
3:2	–	–	–
1	R/W	0x1	CPU_TCM_SRAM_ACLK_GATE CPU TCM SRAM AXI 时钟关闭 • 0: 关闭 • 1: 打开 **注：** CPU_TCM_SRAM_CFG 使能前，需要先将该位域置 0，避免出现时钟毛刺。
0	R/W	0x0	CPU_TCM_SRAM_CFG CPU TCM SRAM 配置 • 0: 无 TCM • 1: 使用 TCM **注：** ITCM 固定为 128KB，DTCM 固定为 64 KB + 64 KB。

7.2.5.16. 0x1F0 FLASH_CFG

默认值：0x00000000			FLASH 配置 (FLASH Configuration)
位域	类型	默认值	描述
31:15	–	–	–
14:12	R/W	0x0	FLASH_IOMAP_012 FLASH_IO[0:2] 映射 • 0: WP – SO – CS • 1: WP – CS – SO • 2: SO – WP – CS

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			FLASH 配置 (FLASH Configuration)
位域	类型	默认值	描述
			• 3: SO – CS – WP • 4: CS – WP – SO • 5: CS – SO – WP • 6~7: 预留 **注：** BROM 启动后需要从 EFUSE 获取 FLASH_IOMAP 信息配置到该位域。
11	–	–	–
10:8	R/W	0x0	FLASH_IOMAP_345 FLASH_IO[3:5] 映射 • 0: HOLD – SCLK – SI • 1: HOLD – SI – SCLK • 2: SCLK – HOLD – SI • 3: SCLK – SI – HOLD • 4: SI – HOLD – SCLK • 5: SI – SCLK – HOLD • 6~7: 预留 **注：** BROM 启动后需要从 eFuse 获取 FLASH_IOMAP 信息配置到该位域。
7:2	–	–	–
1:0	R/W	0x0	FLASH_SRCSELSiP Flash 访问接口选择 • 0: NONE，SiP Flash 接口关闭，无法访问 • 1: PIN，SiP Flash 接口通过 PIN 映射的方式进行访问，可被外部设备访问 • 2: SPI0，SiP Flash 通过 SPI0 控制器访问 • 3: SPI1，SiP Flash 通过 SPI1 控制器访问

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.2.5.17. 0x1F4 ENCODER_CFG

默认值：0x00000000			ENCODER 配置 (ENCODER Configuration)
位域	类型	默认值	描述
31:18	–	–	–
17:16	R/W	0x0	ENC1_SEL 编码器选择 • 0: QEP1 • 1: EDAT1 • 2: TA1 • 3: BIS1 编码器三个引脚选择，查看引脚对应关系。QEP_S，QEP_H 直接输出到 PINMUX，不经过此映射。
15:2	–	–	–
1:0	R/W	0x0	ENC0_SEL 编码器选择 • 0: QEP0 • 1: EDAT0 • 2: TA0 • 3: BIS0 编码器三个引脚选择，查看编码器接口引脚映射。QEP_S，QEP_H 直接输出到 PINMUX，不经过此映射。

表 7-6 编码器接口引脚映射

ENC	QEP(SEL=0)	EDAT(SEL=1)	TA(SEL=2)	BIS(SEL=3)
IO0	QEP_A	EDAT_DE	TA_DE	BIS_MA
IO1	QEP_B	EDAT_DIO	TA_DIO	BIS_SLO
IO2	QEP_I	EDAT_CLK	–	–

7.2.5.18. 0x40C USB0_CFG

默认值：0x00000001			USB0 配置 (USB0 Configuration)
位域	类型	默认值	描述
31:1	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			USB0 配置 (USB0 Configuration)
位域	类型	默认值	描述
0	R/W	0x1	DRD_MODE DRD 模式选择 • 0: HOST • 1: DEVICE

7.2.5.19. 0x410 EMAC_CFG

默认值：0x00000000			EMAC配置 (EMAC Configuration)
位域	类型	默认值	描述
31:30	–	–	–
29	R/W	0x0	REFCLK_INV 参考时钟反向 • 0: 时钟正向 • 1: 时钟反向
28:24	R/W	0x0	REFCLK_DLY_CHAIN_SEL 参考时钟延迟链选择
23	R/W	0x0	RXCLK_INV 接收时钟反向 • 0: 时钟正向 • 1: 时钟反向
22:18	R/W	0x0	RXCLK_DLY_SEL 接收时钟延迟链选择
17	R/W	0x0	TXCLK_INV 发送时钟反向 • 0: 时钟正向 • 1: 时钟反向
16:12	R/W	0x0	TXCLK_DLY_CHAIN_SEL 发送时钟延迟链选择
11:8	R/W	0x0	SW_TXCLK_DIV2 软件发送时钟分频 2
7:4	R/W	0x0	SW_TXCLK_DIV1 软件发送时钟分频 1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EMAC配置 (EMAC Configuration)
位域	类型	默认值	描述
3	–	–	–
2	R/W	0x0	SW_TXCLK_DIV_EN 软件发送时钟分频使能 • 0: 分频固定 • 1: 分频可配置
1	R/W	0x0	RMII_EXTCLK_SEL RMII 外部时钟选择 • 0: 使用 INTCLK • 1: 使用 EXTCLK
0	–	–	–

7.2.5.20. 0xFFC SYSCFG_VER

默认值：0x00000104			SYSCFG 版本 (SYSCFG Version)
位域	类型	默认值	描述
31:0	RO	0x00000104	VERSION 版本 V1.4

7.3. Warm Reset Information (WRI)

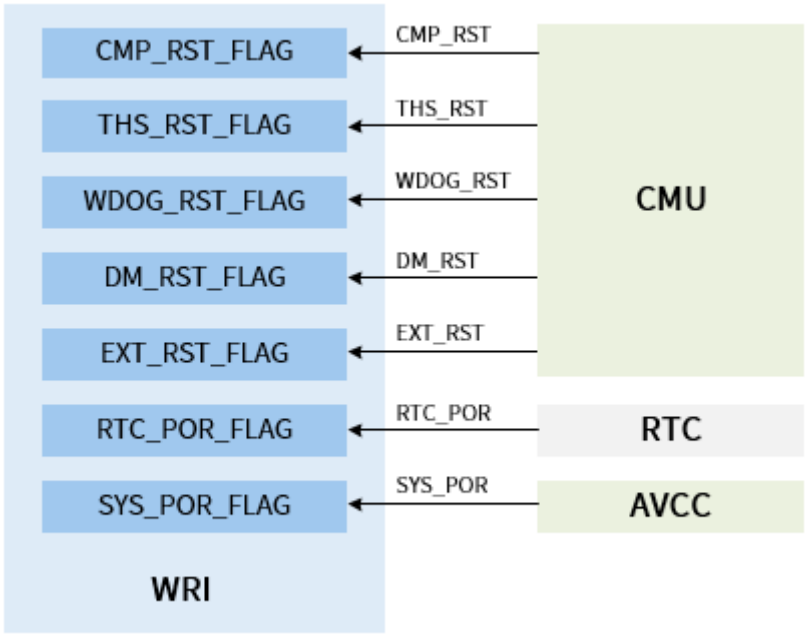
Warm Reset Info (WRI) 可以记录暖复位发生的状态信息， 提供引起死机重启的原因分析。暖复位包括有记录触发硬件复位的复位源等。

7.3.1. 特性说明

记录触发硬件复位的复位源。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.3.2. 原理框图



7.3.3. 功能描述

暖复位，也称热复位 (Hot Reset)，相对于冷复位 (Cold Reset)，是指系统不做掉电直接复位。

WRI 模块可用于记录暖复位信息，在暖复位期间稳定工作，使用到的系统资源不受复位影响：

- WRI 模块复位源于 SYS_POR，不受其它复位源影响。
- 时钟来源于 CLK_24M，不受 CMU 时钟选择影响。

WRI 提供复位源记录功能，即每个复位源信号经过去抖后，使用其低电平置位对应标志位。对应标志位的值可进行写 1 清 0。每次启动后，建议检查复位源信息并进行清除，方便记录下次复位源信息。

7.3.4. 寄存器列表

表 7–7 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	RST_FLAG	复位标志	0x000 RST_FLAG
0xFFC	WRI_VER	WRI 版本	0xFFC WRI_VER

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

7.3.5. 寄存器描述

7.3.5.1. 0x000 RST_FLAG

默认值：0x00000001			复位标志 (Reset Flag)
位域	类型	默认值	描述
31:13	–	–	–
12	R/W1C	0x0	CMP_RST_FLAG 电压比较复位标志 • 0: 没发生过复位 • 1: 发生过复位
11	R/W1C	0x0	THS_RST_FLAG 温度过高复位标志 • 0: 没发生过复位 • 1: 发生过复位
10	R/W1C	0x0	WDOG_RST_FLAG 看门狗复位标志 • 0: 没发生过复位 • 1: 发生过复位
9	R/W1C	0x0	CPU_DM_RST_FLAG 处理器调试模块复位标志 • 0: 没发生过复位 • 1: 发生过复位
8	R/W1C	0x0	PIN_RST_FLAG 引脚输入复位标志 • 0: 没发生过复位 • 1: 发生过复位
7:2	–	–	–
1	R/W1C	0x0	RTC_POR_FLAG RTC 上电复位标志 • 0: 没发生过复位 • 1: 发生过复位
0	R/W1C	0x1	SYS_POR_FLAG 系统上电复位标志

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			复位标志 (Reset Flag)
位域	类型	默认值	描述
			• 0: 没发生过复位 • 1: 发生过复位

7.3.5.2. 0xFFC WRI_VER

默认值：0x00000101			WRI 版本 (WRI Version)
位域	类型	默认值	描述
31:0	RO	0x00000101	VERSION 版本，V1.1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8. 计时器

8.1. Generic Timer Controller (GTC)

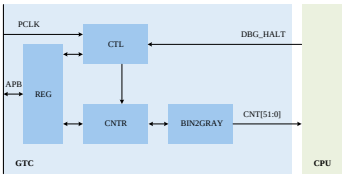
General Timer Counter (GTC) 通用计数器模块，为 CPU 提供基础时钟。GTC 模块输出计数值为 52 bits，计数的最高频率（基频）为 4 MHz，计数周期约为 35 年。

GTC 模块输出为 52 bits，但 CPU 输入为 64 bits，因此计数值高位寄存器的高 12 bits 固定为 0。

8.1.1. 特性说明

- 总线时钟 PCLK 的频率可选，但必须为 4 MHz 的整数倍频，例如 12 MHz/ 24 MHz/ 48 MHz/ 60 MHz 等
- 计数器最高计数频率（基频）为 4 MHz，计数精度为 0.25 MHz，即 250 ns
- 计数时钟频率误差不超过 10 s/24 h，约为 100 ppm
- 计数器位宽为 52 bits，计数周期约 35 年
- 计数频率可选，4 MHz/ 1 MHz/ 250 KHz
- 不同的计数频率，计数精度不变，例如 4 MHz 每周期增加 1，1 MHz 每周期增加 4，250 KHz 则每周期增加 16
- 52 bits 计数值以格雷码 (Gray Code) 编码方式输出
- 复位后模块计数从 0 开始，并且仅支持增量计数

8.1.2. 原理框图



8.1.3. 寄存器列表

表 8-1 GTC 寄存器列表

偏移地址	缩写	寄存器名称	章节
0x0000	GTC_CNTCR	GTC 计数器控制	0x0000 GTC_CNTCR
0x0004	GTC_CNTSR	GTC 计数器控制	0x0004 GTC_CNTSR
0x0008	GTC_CNTVL	GTC 计数值低位	0x0008 GTC_CNTVL
0x000C	GTC_CNTVH	GTC 计数值高位	0x000C GTC_CNTVH

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–1 GTC 寄存器列表 (续)

偏移地址	缩写	寄存器名称	章节
0x0020	GTC_CNTFID0	GTC 计数频率 ID0	0x0020 GTC_CNTFID0
0x0024	GTC_CNTFID1	GTC 计数频率 ID1	0x0024 GTC_CNTFID1
0x0028	GTC_CNTFID2	GTC 计数频率 ID2	0x0028 GTC_CNTFID2
0x002C	GTC_CNTFID3	GTC 计数频率 ID3	0x002C GTC_CNTFID3
0x00C0	GTC_CONFG	GTC 配置	0x00C0 GTC_CONFG
0x0FFC	GTC_VERSION	GTC 版本	0x0FFC GTC_VERSION

8.1.4. 寄存器描述

8.1.4.1. 0x0000 GTC_CNTCR

默认值：0x00000000			GTC 计数器控制 (GTC Counter Control)
位域	类型	默认值	描述
31:10	–	–	–
9:8	R/W	0x0	FCREQ 计数频率调整请求，本字段控制计数器计数频率选择： • 0：计数频率为基频 4 MHz • 1：计数频率为 1 MHz • 2：计数频率为 250 KHz • 3：未定义 写入新的值后，GTC 模块会切换计数频率，可通过查询状态寄存器 CNTSR 的 FCACK 确认是否切换完成。
7:2	–	–	–
1	R/W	0x0	CNT_ON_DBG 调试模式下继续计时 • 0：暂停计时 • 1：继续计时
0	R/W	0x0	EN 使能控制，仅控制计数器是否正常工作，不会复位计数器的其它配置。 • 0：计数器模块停止工作 • 1：计数器模块正常工作

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.4.2. 0x0004 GTC_CNTSR

默认值：0x00000000			GTC 计数器控制 (GTC Counter Control)
位域	类型	默认值	描述
31:10	–	–	–
9:8	RO	0x0	FCACK 当前计数频率 显示正在使用的计数频率点,可以通过查询本字段确定频率切换是否完成。 • 0：当前计数频率为基频 4 MHz • 1：当前计数频率为 1 MHz • 2：当前计数频率为 250 KHz • 3：未定义
7:0	–	–	–

8.1.4.3. 0x0008 GTC_CNTVL

默认值：0x00000000			GTC 计数值低位 (GTC Counter Value Low)
位域	类型	默认值	描述
31:0	R/W	0x00000000	CNTVL 计数值低位 显示计数器的低 32 bits。 • 计数频率为 250 KHz 时，计数值保持低 4 bits 恒定为 0。 • 计数频率为 1 MHz 时，计数值保持低 2 bits 恒定为 0。 **计数器使能后，本寄存器禁止写操作。** **模块复位后，本寄存器清零。**

8.1.4.4. 0x000C GTC_CNTVH

默认值：0x00000000			GTC 计数值高位 (GTC Counter Value High)
位域	类型	默认值	描述
31:20	–	–	–
19:0	R/W	0x000000	CNTVH 计数值高位 本寄存器显示 52–bit 计数器的高 20 bits。 **计数器使能后，本寄存器禁止写操作。**

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GTC 计数值高位 (GTC Counter Value High)
位域	类型	默认值	描述
			模块复位后，本寄存器清零。

8.1.4.5. 0x0020 GTC_CNTFID0

默认值：0x003D0900			GTC 计数频率 ID0 (GTC Counter Frequencey ID0)
位域	类型	默认值	描述
31:0	RO	0x003D0900	CNTFID0 计数频率 0，单位为 Hz 保存计数器的计数频率 0 的频率值，即 4 MHz。

8.1.4.6. 0x0024 GTC_CNTFID1

默认值：0x000F4240			GTC 计数频率 ID1 (GTC Counter Frequencey ID1)
位域	类型	默认值	描述
31:0	RO	0x000F4240	CNTFID1 计数频率 1，单位为 Hz 保存计数器的计数频率 1 的频率值，即 1 MHz。

8.1.4.7. 0x0028 GTC_CNTFID2

默认值：0x0003D090			GTC 计数频率 ID2 (GTC Counter Frequencey ID2)
位域	类型	默认值	描述
31:0	RO	0x0003D090	CNTFID2 计数频率 2，单位为 Hz 保存计数器的计数频率 2 的频率值，即 250 KHz。

8.1.4.8. 0x002C GTC_CNTFID3

默认值：0x00000000			GTC 计数频率 ID3 (GTC Counter Frequencey ID3)
位域	类型	默认值	描述
31:0	RO	0x00000000	CNTFID3 计数频率 3

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.4.9. 0x00C0 GTC_CONFG

默认值：0x00000600			GTC 配置
位域	类型	默认值	描述
31:13	–	–	–
12:8	R/W	0x06	FDIV 总线时钟/计数基频，即 PCLK 与基频 4 MHz 的分频系数。 APB 总线时钟 PCLK 默认为 24 MHz，FDIV 可以采用默认值 6。
7:0	–	–	–

8.1.4.10. 0x0FFC GTC_VERSION

默认值：0x00000100			GTC 版本 (Version)
位域	类型	默认值	描述
31:0	R/W	0x00000100	VERSION 模块版本，V1.0

8.2. Watch Dog (WDOG)

Watch Dog (WDOG) 由一个 32 位计时器进行计数产生信号，用于监控系统。CPU 正常运行时，当计时器达到清零阈值后，可通过 CPU 操作定时清除 WDOG 计时器，保证 WDOG 模块不会超时并触发复位。当 WDOG 计时器先后达到中断和复位阈值时，WDOG 模块就会产生中断和复位。

8.2.1. 特性说明

- 固定 32K 时钟源输入，来源于 24 MHz 晶体，经过 750 分频
- 内部实现一个 32 位计时器，计时单位为一个 32K 时钟周期
- 实现两个信号输出，分别用于产生系统复位和中断信号
- 通过指令方式复位计时器和切换超时配置，支持写入窗口设置
- 调试模式下，可配置暂停计时或继续计时

8.2.2. 原理框图

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.2.3. 功能描述

8.2.3.1. WDOG 工作流程

图 8–1 : WDOG 工作流程涉及以下参数和步骤：

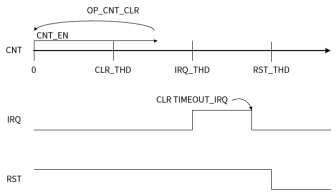


图 8–1 WDOG 工作流程

1. 计时器使能 (CNT_EN = 1) 并开始计时。计时以每个 32K 时钟周期为单位加一。

   使能计时器后，建议用户切换为写保护模式，具体配置可查看寄存器写保护功能。

2. 计时器达到清零阈值 (CNT > CLR_THD)。

   - 如系统运行正常，即可通过 CPU 执行 OP_CNT_CLR 对计时器进行清零。此时不会产生中断或者复位。

     关于 OP_CNT_CLR 的操作说明，可查看 功能描述。

   - 如系统出现异常，无法通过 CPU 对计时器进行清零，则计时器继续计时：

     > **注：**
     >
     > 为了最大化防止以下中断或复位情况中 WDOG 功能被关闭，可设置寄存器写保护功能。

     a. 计时器先达到中断阈值 (CNT > IRQ_THD)：计时器产生 CLR TIMEOUT_IRQ 中断，保存异常现场，该中断可被清除。

     b. 计时器达到复位阈值 (CNT > RST_THD)：计时器产生复位，复位整个系统。

        如需系统强制复位，设置 RST_THD 的值为较小值（例如 32），并执行 OP_CNT_CLR 进行复位。

8.2.3.2. 寄存器写保护功能

WDOG 具有寄存器写保护功能，针对异常状态下处理器的未知行为，以防止 WDOG 功能被关闭。寄存器写保护功能使能后，只有 OP 寄存器和 IRQ_STA 寄存器可被访问，只能执行 OP 指令和清中断操作。关于 OP 指令的详细说明，可查看 功能描述。

寄存器写保护功能具有多种模式，可通过 REG_WR_DIS 位域进行配置，具体模式和配置说明如下：

> **注：**
>
> 关于 REG_WR_DIS 的说明，可查看寄存器描述。

- 写允许 (REG_WR_DIS = 0)：正常写寄存器，在 WDOG 初始化时使用。

  设置 CNT_EN = 1 后建议切换为写失效模式。

- 写保护 (REG_WR_DIS = 1/2)：在需要动态配置 WDOG 的方案中使用。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

配置此寄存器前需先执行 OP_WR_EN，寄存器配置完成后再配置 REG_WR_DIS = 1/2，可以保护异常下不被误写。

- 写失效 (REG_WR_DIS = 3)：在无需动态配置 WDOG 方案中使用。

  配置完成后设置 CNT_EN = 1 && REG_WR_DIS = 3，运行期间配置不再被改写。

如有多场景需求且无需进行动态配置参数，可在初始化时完成多个场景配置后，设置 REG_WR_DIS = 3，应用过程只需要进行场景切换。 场景切换详细描述见场景切换。

8.2.3.3. 场景切换

WDOG 是基于 CLR_THD、IRQ_THD 和 RST_THD 三个参数为一组配置工作的，每个参数各有四个参数寄存器，用 n 进行区分，n = 0 ~ 3，详情可查看对应的寄存器描述。

通过设置参数寄存器，可组成不同的场景配置。WDOG 可支持保存最多四种组合场景，切换场景的 OP 指令分别为 OP_SW_CFG0、OP_SW_CFG1、OP_SW_CFG2 和 OP_SW_CFG3。

进行场景切换需要执行 OP 指令：

1. 执行 OP_SW_CFGn (n=0~3) 切换到配置好的第 n 个场景。

   若只需要一种场景，为了最大化防止异常情况下误切换了场景，可以把四个场景配置为相同参数。

2. 执行 OP_CNT_CLR 将计数器清零。

   新的一轮计数将按照新的场景参数运行。

关于 OP 指令的详细说明，可查看操作指令。

8.2.3.4. 操作指令

OP 寄存器是写失效下唯一可以进行写操作的寄存器， 通过连续两个写操作数与序列匹配，启动对应的指令。

现有支持指令如下表所示：

表 8–2 OP 指令定义

指令操作	指令名称	写操作数序列	备注
计时清零	OP_CNT_CLR	0xA1C55555 → 0xA1CAAAAA	需要满足 CNT > CLR_THD，操作才生效。
切换到配置 0	OP_SW_CFG0	0xA1C5A5A0 → 0xA1CA5A50	–
切换到配置 1	OP_SW_CFG1	0xA1C5A5A1 → 0xA1CA5A51	–
切换到配置 2	OP_SW_CFG2	0xA1C5A5A2 → 0xA1CA5A52	–
切换到配置 3	OP_SW_CFG3	0xA1C5A5A3 → 0xA1CA5A53	–
写使能	OP_WR_EN	0xA1C99999 → 0xA1C66666	在 REG_WR_DIS = 3 下无效。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.2.4. 寄存器列表

表 8–3 WDOG 寄存器列表

偏移地址	缩写	寄存器名称	章节
0x000	WDOG_CTL	看门狗控制	0x000 WDOG_CTL
0x004	WDOG_CNT	看门狗计时器	0x004 WDOG_CNT
0x008	IRQ_EN	中断使能	0x008 IRQ_EN
0x00C	IRQ_STA	中断状态	0x00C IRQ_STA
0x040	CLR_THDn	清除阈值	0x040+n*0x10(n=0~3) CLR_THDn
0x044	IRQ_THDn	中断阈值	0x044+n*0x10(n=0~3) IRQ_THDn
0x048	RST_THDn	复位阈值	0x048+n*0x10(n=0~3) RST_THDn
0x0E8	WDOG_OP	看门狗指令	0x0E8 WDOG_OP
0xFFC	WDOG_VER	看门狗版本	0xFFC WDOG_VER

8.2.5. 寄存器描述

8.2.5.1. 0x000 WDOG_CTL

默认值：0x00000000			看门狗控制 (Watch Dog Control)
位域	类型	默认值	描述
31:30	–	–	–
29:28	R/W	0x0	REG_WR_DIS 寄存器写失效 • 0：写允许 • 1：写保护。可通过 OP_WR_EN 回到允许写。除了 OP 寄存器，其它寄存器都不可写，可执行 OP 写使能将该寄存器清零。 • 2：写保护。可通过 OP_WR_EN 回到允许写。除了 OP 寄存器，其它寄存器都不可写，可执行 OP 写使能将该寄存器清零。 • 3：写失效，除了 OP 寄存器，其它寄存器都不可写。只能通过复位将寄存器清零，回到允许写。
27:24	RO	0x0	CFG_ID 配置场景 ID **配置当前使用的场景，复位后使用配置 0**

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			看门狗控制 (Watch Dog Control)
位域	类型	默认值	描述
23:2	–	–	–
1	R/W	0x0	DBG_CNT_CONTINUE CPU 在调试模式下计时继续 • 0：计时暂停 • 1：计时继续 **调试信号来源于处理器，如连接仿真器后进入调试模式。**
0	R/W	0x0	CNT_EN 计时使能 • 0：计时暂停 • 1：计时启动

8.2.5.2. 0x004 WDOG_CNT

默认值：0x00000000			看门狗计时器 (Watch Dog Counter)
位域	类型	默认值	描述
31:0	R	0x0	WDOG_CNT 当前计时器值，单位为一个 32K 时钟周期 **注：** • CNT 每个计时时钟周期更新一次。 • 执行 OP_CLR_CNT 后需要等待一个 32K 时钟周期，才能保证该值被清零。

8.2.5.3. 0x008 IRQ_EN

默认值：0x00000000			中断使能 (Interrupt Request Enable)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0	TIMEOUT_IRQ_EN 超时中断使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.2.5.4. 0x00C IRQ_STA

默认值：0x00000000			中断状态 (Interrupt Request Status)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W1C	0	TIMEOUT_IRQ_STA 超时中断状态

8.2.5.5. 0x040+n*0x10(n=0~3) CLR_THDn

默认值：0x00000000			清除阈值 (Clear Threshold)
位域	类型	默认值	描述
31:0	R/W	0	CLR_THDn 当计时大于该值，计时清零操作才能生效。

8.2.5.6. 0x044+n*0x10(n=0~3) IRQ_THDn

默认值：0x00000000			中断阈值 (Interrupt Request Threshold)
位域	类型	默认值	描述
31:0	R/W	0x27100	IRQ_THDn 当计时大于该值，产生中断信号。

8.2.5.7. 0x048+n*0x10(n=0~3) RST_THDn

默认值：0x00000000			复位阈值 (Reset Threshold)
位域	类型	默认值	描述
31:0	R/W	0x4e200	RST_THDn 当计时大于该值，产生系统复位。

8.2.5.8. 0x0E8 WDOG_OP

默认值：0x00000000			看门狗指令 (Watch Dog Operator)
位域	类型	默认值	描述
31:0	R/W	0x0	WDOG_OP 指令寄存器，详细说明见操作指令。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.2.5.9. 0xFFC WDOG_VER

默认值：0x00000100			看门狗版本（Watch Dog Version）
位域	类型	默认值	描述
31:0	RO	0x00000100	VERSION 模块版本，V1.0

8.3. Pulse Width Modulation (PWM)

Pulse Width Modulation (PWM)，脉宽调制模块。在最小 CPU 负载或交互下，PWM 信号发生器可自动生成复杂的脉冲宽度信号。自由编程的脉冲宽度信号可实现屏幕背光调整、电压调整、蜂鸣器驱动等场景。

PMW 中可以例化多个信号发生器，每个信号发生器用 PWMx 表示，其中字母 x 代表 PWM 信号发生器的序号。

一个 PWMx 信号发生器可输出一对信号，用 PWMx_A 和 PWMx_B 表示，其中字母 A 和 B 分别代表 PWMx 信号发生器的一对输出信号。例如，PWM0_A 和 PWM0_B 属于 PWM0 信号发生器的一对信号， PWM2_A 和 PWM2_B 属于 PWM2 信号发生器的一对信号。PWMx 信号发生器的一对输出信号可根据具体应用配置成相关或不相关，详情可查看特性说明。

8.3.1. 特性说明

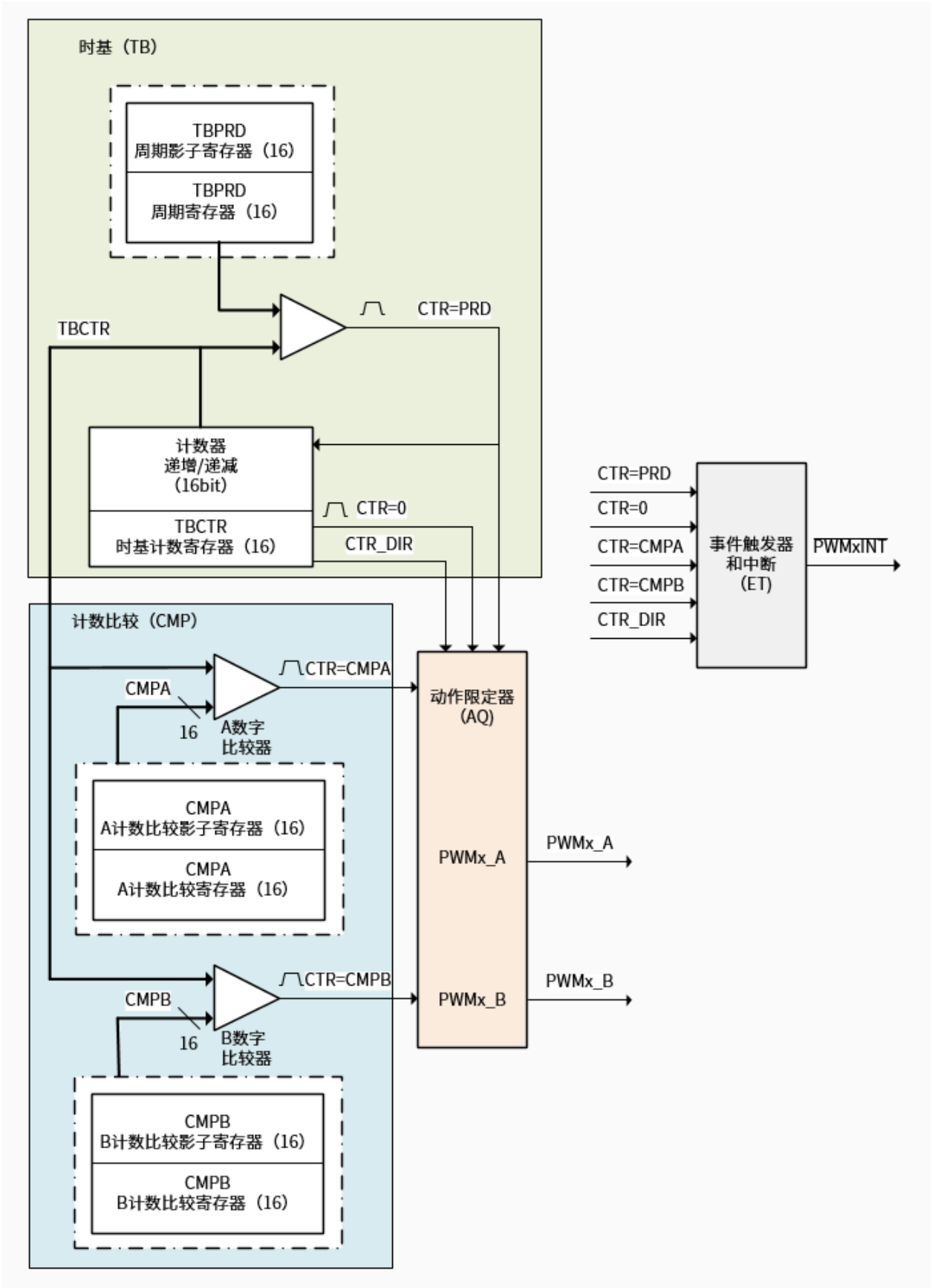
一个 PWMx 信号发生器可以控制两个 PWM 输出，分别为 PWMx_A 和 PWMx_B。

PWMx 信号发生器支持以下功能：

- 专用的 16 位可配置周期和频率的时基计数器 (Time Base Counter)
- 两个 PWM 输出信号 PWMx_A 和 PWMx_B，能进行如下配置：
  - 单独输出 PWMx_A 或 PWMx_B，频率、占空比可调。
  - 同时输出 PWMx_A 和 PWMx_B，频率相同，占空比相同。
  - 同时输出 PWMx_A 和 PWMx_B，频率相同，占空比可不相同。
- 软件可直接控制 PWM 输出信号
- 多种事件可产生 CPU 中断并产生相应的标志

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.3.2. 原理框图



Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.3.3. 功能描述

每个 PWM 信号发生器包含以下子模块，每个子模块可以通过软件配置实现特定功能：

- 时基子模块
- 计数比较子模块
- 动作限定子模块
- 事件触发子模块

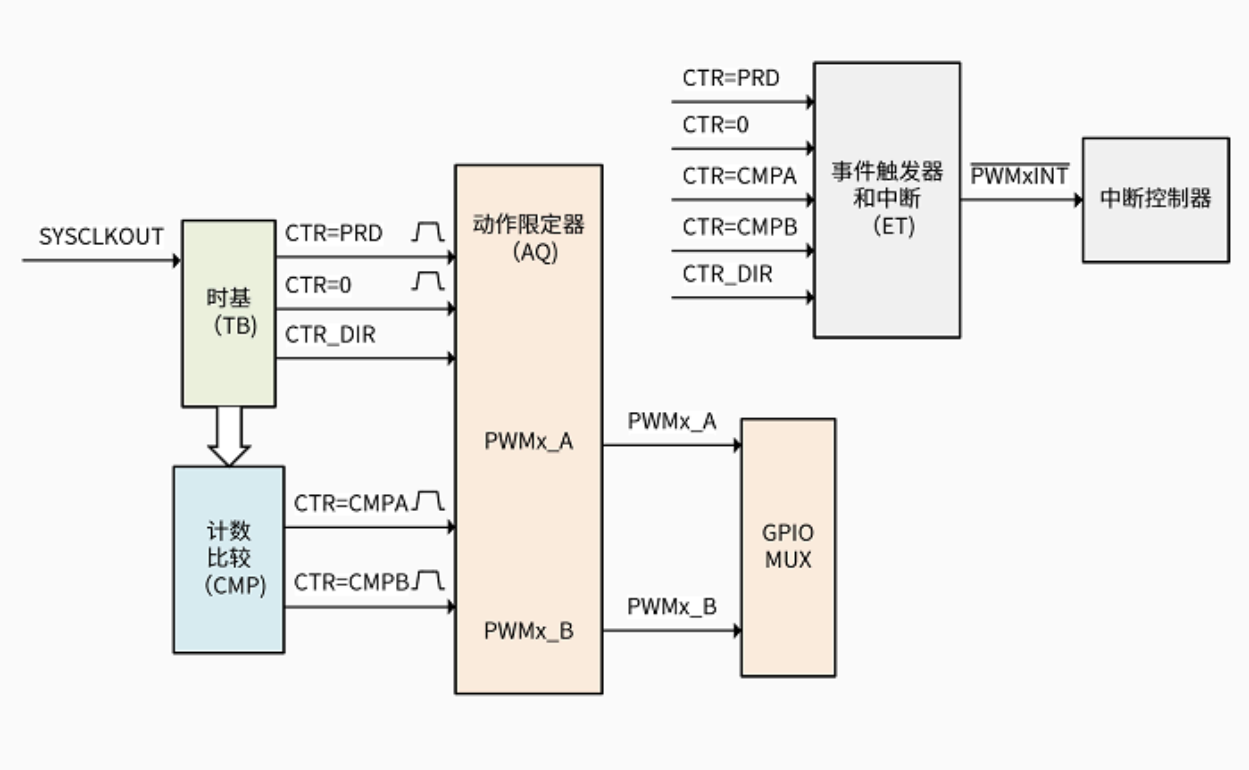


图 8–2 PWM 信号发生器框图

8.3.3.1. 时基子模块

每个 PWM 信号发生器都有一个独有的时基子模块，用以确定 PWM 信号发生器所有事件的时序。PWM 信号频率由时基周期寄存器 TBPRD 和时基计数器模式决定，图 8–3 : 时基子模块信号和寄存器关系如下所示：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

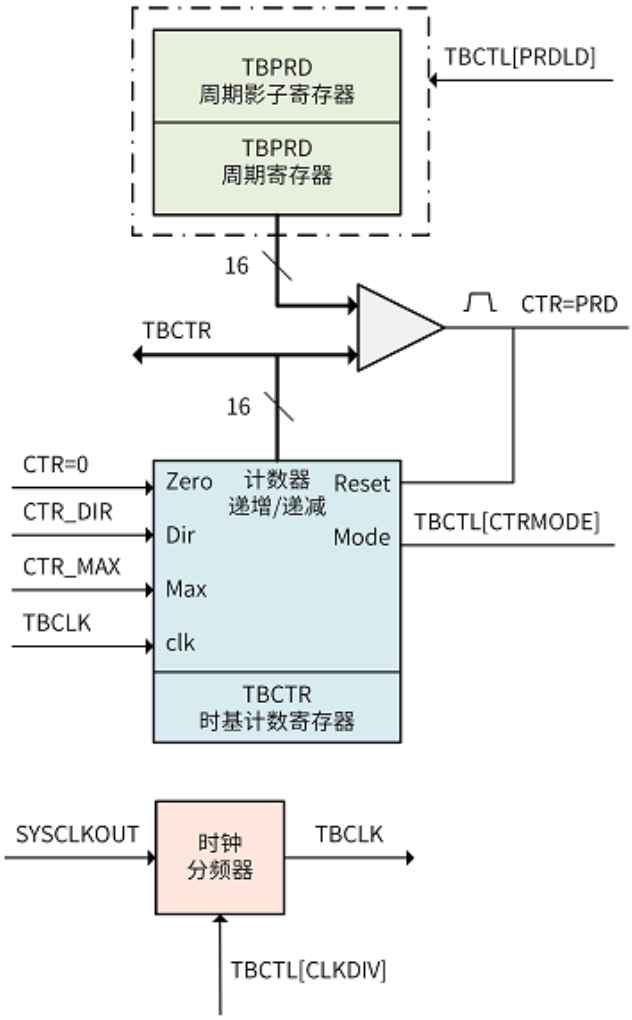


图 8–3 时基子模块信号和寄存器

图 8–4 : 不同时基计数器模式下 PWM 周期和频率的关系显示了当时基计数器周期设置为 4（即 TBPRD = 4），时基计数器在递增模式、递减模式、增减模式下 PWM 周期和频率的关系及计算方式。每一步增加时间由时基时钟 TBCLK 决定，时基时钟由系统时钟 SYSCLKOUT（SYSCLKOUT 由 PLL 配置给出，详见时钟和电源章节）分频得到。

时基计数器有以下三种操作模式，可通过时基控制寄存器 (TBCTL) 进行选择：

- 递增模式：时基计数器从零开始递增，直到达到时基周期寄存器 (TBPRD) 中的值时，时基计数器重置为零并开始再次递增。
- 递减模式：时基计数器从时基周期寄存器 (TBPRD) 中的值开始递减，直到达到零时，时基计数器重置为时基周期寄存器 (TBPRD) 中的值并开始再次递减。
- 增减模式：时基计数器从零开始递增，直到达到时基周期寄存器 (TBPRD) 中的值，当达到时基周期寄存器 (TBPRD) 中的值时，时基计数器开始递减，直到达到零时，时基计数器重复该模式并开始递增。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

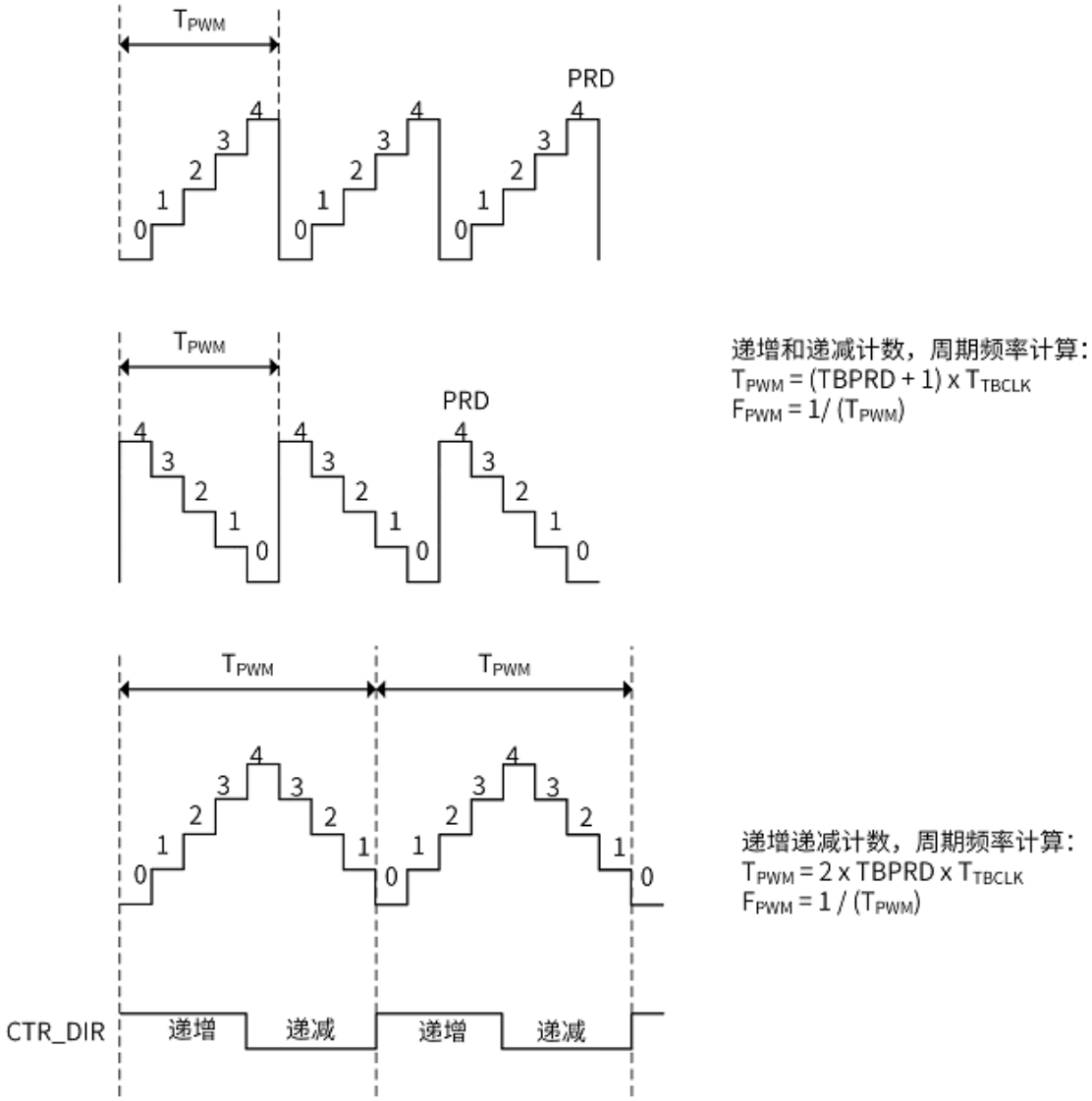


图 8–4 不同时基计数器模式下 PWM 周期和频率的关系

时基周期寄存器（TBPRD）拥有影子寄存器，影子寄存器提供了一种保持寄存器更新与硬件同步的方法。

- 影子模式：使用时基周期影子寄存器时 (PWM_TBCTL[PRDLD] =0)，只有当时基计数器 (TBCTR) 等于 0 时，时基周期寄存器的值（TBPRD）才会更新，读写时基周期寄存器实际上都是操作它的影子寄存器，这样可以防止由于软件异步修改寄存器从而导致错误操作。
- 立即模式：不使用时基周期影子寄存器时 (PWM_TBCTL[PRDLD] =1)，读写时基周期寄存器（TBPRD），就是立即对 TBPRD 进行操作，在此模式下，有可能出现在当前的周期，新写入的数值与计数器的数值错过比较时刻，造成当前周期输出的 PWM 占空比异常。

8.3.3.2. 计数比较子模块

图 8–5 : 计数比较子模块信号和寄存器显示了计数比较子模块的结构，计数比较子模块将时基计数器的值（TBCTR）作为输入，不断将时基计数器的值与两个计数比较器寄存器的值 (CMPA 和 CMPB) 作比较，生成两个独立的比较事件：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

1. CTR=CMPA：时基计数器的值等于计数比较器 A 寄存器的值（TBCTR=CMPA）。
2. CTR=CMPB：时基计数器的值等于计数比较器 B 寄存器的值（TBCTR=CMPB）。
   - 对于递增计数和递减计数模式每个事件在每个周期只发生一次
   - 对于增减计数模式如果比较值在零和 TBPRD 之间，则每个事件每个周期发生两次。如果比较值等于零或等于 TBPRD，则每个周期发生一次

这些事件被输入到动作限定子模块，根据动作限定子模块的配置转换为相应的动作。

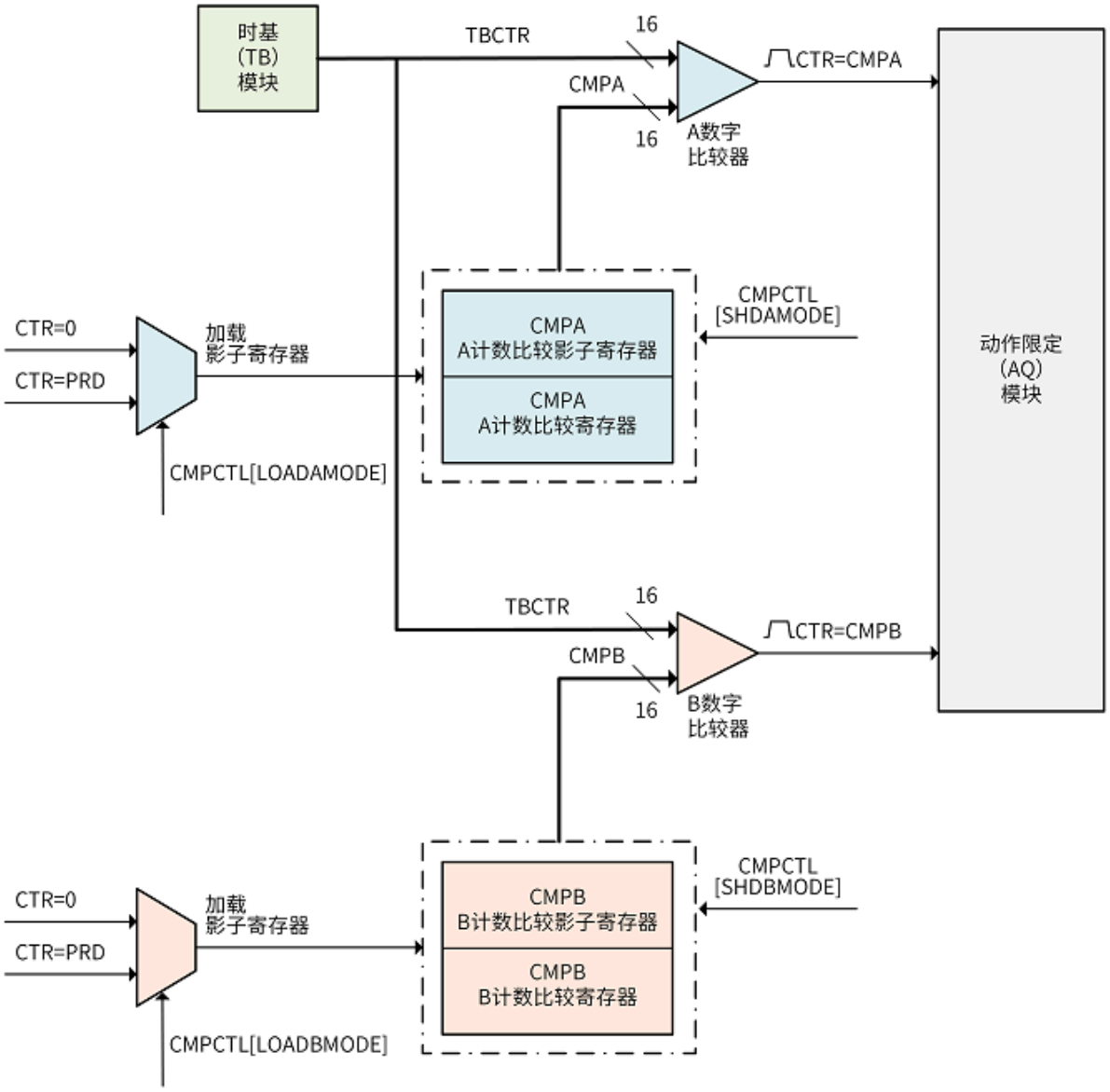


图 8–5 计数比较子模块信号和寄存器

计数比较器 A 寄存器和计数比较器 B 寄存器各自具有影子寄存器，通过 PWM_CMPCTL[SHDWAMODE] 和 PWM_CMPCTL[SHDWBMODE] 可分别配置计数比较器 A 寄存器和计数比较器 B 寄存器的操作模式为影子模式或立即模式。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.3.3.3. 动作限定子模块

动作限定子模块用于决定具体某个事件被用来转换成的具体动作类型，从而在 PWMx_A 和 PWMx_B 输出要求的波形。

图 8–6 : 动作限定子模块的输入和输出显示了动作限定子模块可以根据以下事件确定和生成动作：

- CTR=PRD：时基计数器的值等于时基计数器周期值（TBCTR=TBPRD）。
- CTR=0：时基计数器的值等于零（TBCTR=0）。
- CTR=CMPA：时基计数器的值等于计数比较器 A 寄存器的值（TBCTR=CMPA）。
- CTR=CMPB：时基计数器的值等于计数比较器 B 寄存器的值（TBCTR=CMPB）。

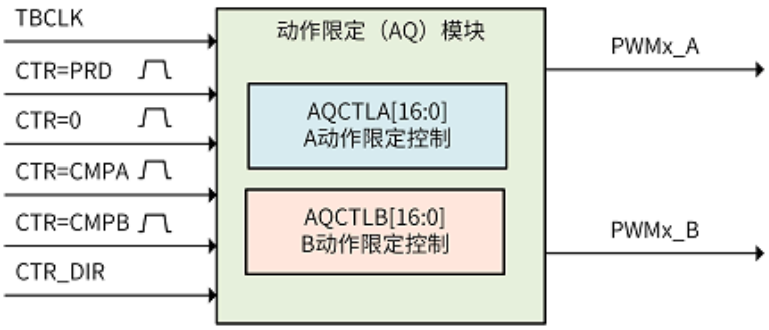


图 8–6 动作限定子模块的输入和输出

动作限定子模块根据输入的某一具体事件可以控制 PWMx_A 和 PWMx_B 生成如下动作：

- 无动作：将信号线 PWMx_A 或 PWMx_B 输出保持当前电平。
- 置低：强制信号线 PWMx_A 或 PWMx_B 输出低电平。
- 置高：强制信号线 PWMx_A 或 PWMx_B 输出高电平。
- 反转：反转 PWMx_A 或 PWMx_B 信号线电平。

图 8–7 : PWMx_A 和 PWMx_B 可能的动作限定器动作输出显示了不同输入事件和不同输出动作可能的组合，输出动作是为任一信号线（PWMx_A 或 PWMx_B）独立指定的，所以任何事件都可以分别控制 PWMx_A 和 PWMx_B 生成指定动作。例如：事件 CTR=CMPA 和 CTR=CMPB 都可以控制 PWMx_A 生成指定动作。

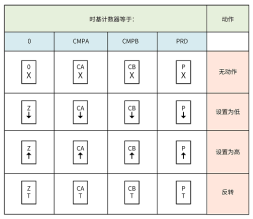


图 8–7 PWMx_A 和 PWMx_B 可能的动作限定器动作输出

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.3.3.4. 事件触发子模块

事件触发子模块管理由时基子模块和计数比较子模块产生的事件，产生一个中断到 CPU。

图 8–8 : 事件触发子模块与中断控制器的互连如下：

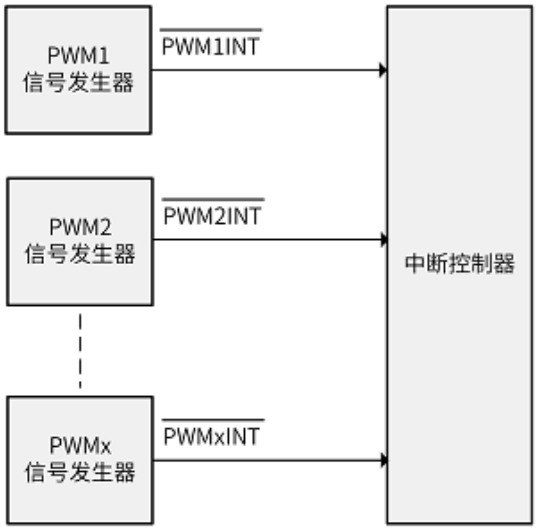


图 8–8 事件触发子模块与中断控制器的互连

8.3.4. 寄存器列表

表 8–4 寄存器列表

偏移地址	缩写	寄存器名称	章节
0x00	PWM_CTL	PWM 模块控制寄存器	0x000 PWM_CTL
0x04	PWM_MCTL	PWM 控制寄存器	0x004 PWM_MCTL
0x08	PWM_CKCTL	PWM 时钟控制寄存器	0x008 PWM_CKCTL
0x0C	PWM_INTCTL	PWM 中断控制寄存器	0x00C PWM_INTCTL
0x10	PWM_INTSTS	PWM 中断状态寄存器	0x010 PWM_INTSTS
0x300+0x100*n+0x00	PWM_TBCTL	PWM 时基控制寄存器	0X300+0X100*n+0x000 PWM_TBCTL
0x300+0x100*n+0x04	PWM_TBSTS	PWM 时基状态寄存器	0X300+0X100*n+0x004 PWM_TBSTS
0x300+0x100*n+0x10	PWM_TBCTR	PWM 时基计数器寄存器	0X300+0X100*n+0x010 PWM_TBCTR
0x300+0x100*n+0x14	PWM_TBPRD	PWM 时基周期寄存器	0X300+0X100*n+0x014 PWM_TBPRD

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–4 寄存器列表 (续)

偏移地址	缩写	寄存器名称	章节
0x300+0x100*n+0x18	PWM_CMPCTL	PWM 比较器控制寄存器	0X300+0X100*n+0x018 PWM_CMPCTL
0x300+0x100*n+0x20	PWM_CMPA	PWM 比较器 A 寄存器	0X300+0X100*n+0x020 PWM_CMPA
0x300+0x100*n+0x24	PWM_CMPB	PWM 比较器 B 寄存器	0X300+0X100*n+0x024 PWM_CMPB
0x300+0x100*n+0x28	PWM_AQCTLA	PWM 动作器控制 A 寄存器	0X300+0X100*n+0x028 PWM_AQCTLA
0x300+0x100*n+0x2C	PWM_AQCTLB	PWM 动作器控制 B 寄存器	0X300+0X100*n+0x02C PWM_AQCTLB
0x300+0x100*n+0x44	PWM_ETSEL	PWM 事件触发选择寄存器	0X300+0X100*n+0x044 PWM_ETSEL
0X300+0X100*n+0x048 PWM_CNT_DIS	PWM_CNT_DIS	PWM 调试寄存器	0X300+0X100*n+0x048 PWM_CNT_DIS
0xFFC	PWM_VERSION	PWM 模块版本寄存器	0xFFC PWM_VERSION

8.3.5. 寄存器描述

8.3.5.1. 0x000 PWM_CTL

默认值：0x00000000			PWM 模块控制寄存器 (PWM_CTL)
位域	类型	默认值	描述
31:1	/	0x000_0000	/
0	R/W	0x0	EN PWM Module Enable，PWM 模块使能控制 • 0：PWM 模块未使能 EN=0 时，即使复位 PWM 模块，寄存器也不能访问。 • 1：PWM 模块使能 仅在 EN=1 时才能访问 PWM 模块寄存器且 PWM 模块开始正常工作。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.3.5.2. 0x004 PWM_MCTL

默认值：0x00000000			PWM 控制寄存器 (PWM_MCTL)
位域	类型	默认值	描述
31:16	/	/	/
15:4	/	/	/
3	R/W	0x0	PWM3EN PWM3 Enable，PWM3 使能控制 • 0：PWM3 未使能，表示 PWM3EN 无效，复位 PWM3 信号发生器，同时复位 PWM3 相关的寄存器。 • 1：PWM3 使能，表示 PWM3EN 有效，PWM 信号发生器 PWM3 开始正常工作。 PWM 模块寄存器不受此位影响。
2	R/W	0x0	PWM2EN PWM2 Enable，PWM2 使能控制 • 0：PWM2 未使能，表示 PWM2EN 无效，复位 PWM2 信号发生器，同时复位 PWM2 相关的寄存器。 • 1：PWM2 使能，表示 PWM2EN 有效，PWM 信号发生器 PWM2 开始正常工作。 PWM 模块寄存器不受此位影响。
1	R/W	0x0	PWM1EN PWM1 Enable，PWM1 使能控制 • 0：PWM1 未使能，表示 PWM1EN 无效，复位 PWM1 信号发生器，同时复位 PWM1 相关的寄存器。 • 1：PWM1 使能，表示 PWM1EN 有效，PWM 信号发生器 PWM1 开始正常工作。 PWM 模块寄存器不受此位影响。
0	R/W	0x0	PWM0EN PWM0 Enable，PWM0 使能控制 • 0：PWM0 未使能，表示 PWM0EN 无效，复位 PWM0 信号发生器，同时复位 PWM0 相关的寄存器。 • 1：PWM0 使能 PWM 模块寄存器不受此位影响。

8.3.5.3. 0x008 PWM_CKCTL

默认值：0x00000000			PWM 时钟控制寄存器 (PWM_CKCTL)
位域	类型	默认值	描述
31:16	/	/	/

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PWM 时钟控制寄存器 (PWM_CKCTL)
位域	类型	默认值	描述
15:4	/	/	/
3	R/W	0x0	PWM3CKON PWM3 Clock On，PWM3 工作时钟控制 • 0：PWM3 时钟关闭 • 1：PWM3 时钟打开 此位必须打开时，才能访问 PWM 信号发生器 PWM3 的寄存器。
2	R/W	0x0	PWM2CKON PWM2 Clock On，PWM2 工作时钟控制 • 0：PWM2 时钟关闭 • 1：PWM2 时钟打开 此位必须打开时，才能访问 PWM 信号发生器 PWM2 的寄存器。
1	R/W	0x0	PWM1CKON PWM1 Clock On，PWM1 工作时钟控制 • 0：PWM1 时钟关闭 • 1：PWM1 时钟打开 此位必须打开时，才能访问 PWM 信号发生器 PWM1 的寄存器。
0	R/W	0x0	PWM0CKON PWM0 Clock On，PWM0 工作时钟控制 • 0：PWM0 时钟关闭 • 1：PWM0 时钟打开 此位必须打开时，才能访问 PWM 信号发生器 PWM0 的寄存器。

8.3.5.4. 0x00C PWM_INTCTL

默认值：0x00000000			PWM 中断控制寄存器 (PWM_INTCTL)
位域	类型	默认值	描述
31:16	/	/	/
15:4	/	/	/
3	R/W	0x0	PWM3INTEN PWM3 Interrupt Enable，控制 PWM 信号发生器 PWM3 中断使能 • 0：PWM3 中断关闭。 当 PWM3 有中断产生时，PWM 中断状态寄存器相应位被置成 1，没有中断信号给 CPU 系统，但 CPU 系统可以通过查询状态位来处理 PWM3 事件。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PWM 中断控制寄存器 (PWM_INTCTL)
位域	类型	默认值	描述
			• 1：PWM3 中断使能。 当 PWM3 有中断产生时，PWM 中断状态寄存器相应位被置成 1，中断信号传递给 CPU 系统，CPU 系统响应中断事件。
2	R/W	0x0	PWM2INTEN PWM2 Interrupt Enable，用于控制 PWM 信号发生器 PWM2 中断使能 • 0：PWM2 中断关闭，当 PWM2 有中断产生时，PWM 中断状态寄存器相应位被置成 1，没有中断信号给 CPU 系统，但 CPU 系统可以通过查询状态位来处理 PWM2 事件。 • 1：PWM2 中断使能，当 PWM2 有中断产生时，PWM 中断状态寄存器相应位被置成 1，中断信号传递给 CPU 系统，CPU 系统响应中断事件。
1	R/W	0x0	PWM1INTEN PWM1 Interrupt Enable，用于控制 PWM 信号发生器 PWM1 中断使能 • 0：PWM1 中断关闭，当 PWM1 有中断产生时，PWM 中断状态寄存器相应位被置成 1，没有中断信号给 CPU 系统，但 CPU 系统可以通过查询状态位来处理 PWM1 事件。 • 1：PWM1 中断使能，当 PWM1 有中断产生时，PWM 中断状态寄存器相应位被置成 1，中断信号传递给 CPU 系统，CPU 系统响应中断事件。
0	R/W	0x0	PWM0INTEN PWM0 Interrupt Enable，用于控制 PWM 信号发生器 PWM0 中断使能 • 0：PWM0 中断关闭，当 PWM0 有中断产生时，PWM 中断状态寄存器相应位被置成 1，没有中断信号给 CPU 系统，但 CPU 系统可以通过查询状态位来处理 PWM0 事件。 • 1：PWM0 中断使能，当 PWM1 有中断产生时，PWM 中断状态寄存器相应位被置成 1，中断信号传递给 CPU 系统，CPU 系统响应中断事件。

8.3.5.5. 0x010 PWM_INTSTS

默认值：0x00000000			PWM 中断状态寄存器 (PWM_INTSTS)
位域	类型	默认值	描述
31:16	/	/	/
15:4	/	/	/
3	R/W1C	0x0	PWM3INTSTS PWM3 Interrupt Status，PWM3 中断状态，用于标志 PWM 信号发生器 PWM3 是否有中断事件：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PWM 中断状态寄存器 (PWM_INTSTS)
位域	类型	默认值	描述
			• 0：PWM3 无中断事件 • 1：PWM3 有中断事件，CPU 系统处理此中断事件，处理完成后写 1 清零。
2	R/W1C	0x0	PWM2INTSTS PWM2 Interrupt Status，PWM2 中断状态，用于标志 PWM 信号发生器 PWM2 是否有中断事件： • 0：PWM2 无中断事件 • 1：PWM2 有中断事件，CPU 系统处理此中断事件，处理完成后写 1 清零。
1	R/W1C	0x0	PWM1INTSTS PWM1 Interrupt Status，PWM1 中断状态，用于标志 PWM 信号发生器 PWM1 是否有中断事件： • 0：PWM1 无中断事件 • 1：PWM1 有中断事件，CPU 系统处理此中断事件，处理完成后写 1 清零。
0	R/W1C	0x0	PWM0INTSTS PWM0 Interrupt Status，PWM0 中断状态，用于标志 PWM 信号发生器 PWM0 是否有中断事件： • 0：PWM2 无中断事件 • 1：PWM2 有中断事件，CPU 系统处理此中断事件，处理完成后写 1 清零。

8.3.5.6. 0X300+0X100*n+0x000 PWM_TBCTL

默认值：0x00000000			PWM 时基控制寄存器 (PWM_TBCTL)
位域	类型	默认值	描述
31:28	/	/	/
27:16	R/W	0x1	CLKDIV Time-Base Clock Divider，时基时钟除数 时基时钟 TBCLK = SYSCLKOUT / (CLKDIV + 1)
15:4	/	/	/
3	R/W	0x0	PRDLD Period Register Load From Shadow Register Select，时基周期寄存器 (PRD) 操作方式 • 0：影子模式 时基计数器 (TBCTR) 等于 0 时，时基周期寄存器 (TBPRD) 的数值从它的影子寄存器中装载。读写时基寄存器 (TBPRD) 实际上都是操作它的影子寄存器。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PWM 时基控制寄存器 (PWM_TBCTL)
位域	类型	默认值	描述
			• 1：立即模式 时基周期寄存器 (TBPRD) 的数值不需要通过它的影子寄存器进行装载。读写时基周期寄存器 (TBPRD)，就是立即对 TBPRD 进行操作。
2	/	/	/
1:0	R/W	0x0	CTRMODE Counter Mode，时基计数器模式 • 0：递增模式 • 1：递减模式 • 2：增减模式 • 3：/ 此位用于配置时基计数器的计数模式，一般情况下计数模式只能配置一次，当计数器开始工作时，不可改动。

8.3.5.7. 0X300+0X100*n+0x004 PWM_TBSTS

默认值：0x00000000			PWM 时基状态寄存器 (PWM_TBSTS)
位域	类型	默认值	描述
31:3	/	/	/
2	R/W1C	0x0	CTRMAX Time-Base Counter Max Latched Status，时基计数器达到最大值 0xFFFF 状态位 • 0：时基计数器没有达到最大值。 • 1：时基计数器达到最大值。 此位写 0 无任何效果，写 1 清除此状态。
1	R/W1C	0x0	/
0	R	0x0	CTRDIR Time-Base Counter Direction Status，时基计数器方向状态位 • 0：计数器正在向下计数 • 1：计数器正在向上计数 此位在时基计数器的计数模式被设置且开始计数时才有意义。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.3.5.8. 0X300+0X100*n+0x010 PWM_TBCTR

默认值：0x00000000			PWM 时基计数器寄存器 (PWM_TBCTR)
位域	类型	默认值	描述
31:16	/	/	/
15:0	R/W	0x0	TBCTR Time-Base Counter Value，时基计数器当前数值 • 读取此位时，数值表明时基计数器的当前数值。 • 写此位时，数值直接写到时基计数器寄存器，该寄存器无影子寄存器且写时没有经过 TBCLK 同步。

8.3.5.9. 0X300+0X100*n+0x014 PWM_TBPRD

默认值：0x00000000			PWM 时基周期寄存器 (PWM_TBPRD)
位域	类型	默认值	描述
31:16	/	/	/
15:0	R/W	0x0	TBPRD The Period of Time-Base Counter，时基计数器周期 此位决定时基计数器的周期，用于设定 PWM 的频率。此寄存器有影子寄存器，受 PWM_TBCTL 寄存器中的 PRDLD 位控制，缺省时使用影子寄存器。

8.3.5.10. 0X300+0X100*n+0x018 PWM_CMPCTL

默认值：0x00000000			PWM 比较器控制寄存器 (PWM_CMPCTL)
位域	类型	默认值	描述
31:7	/	/	/
6	R/W	0x0	SHDWBMODE CMPB Operating Mode，比较寄存器 CMPB 的操作模式 • 0：影子模式 • 1：立即模式
5	/	/	/
4	R/W	0x0	SHDWAMODE CMPA Operating Mode，比较寄存器 CMPA 的操作模式 • 0：影子模式 • 1：立即模式

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PWM 比较器控制寄存器 (PWM_CMPCTL)
位域	类型	默认值	描述
3:2	R/W	0x0	LOADBMODE CMPB Load From Shadow Select Mode，CMPB 寄存器从影子寄存器装载数值模式 • 0：当计数器 CTR＝0 时 • 1：当计数器 CTR＝PRD 时 • 2：当计数器 CTR＝0 时或 CTR＝PRD • 3：冻结 当 SHDWBMODE 位为 1 时，即 CMPB 寄存器不使用影子寄存器时，此位无效。
1:0	R/W	0x0	LOADAMODE CMPA Load From Shadow Select Mode，CMPA 寄存器从影子寄存器装载数值模式 • 0：当计数器 CTR＝0 时 • 1：当计数器 CTR＝PRD 时 • 2：当计数器 CTR＝0 时或 CTR＝PRD • 3：冻结 当 SHDWAMODE 位为 1 时，即 CMPA 寄存器不使用影子寄存器时，此位无效。

8.3.5.11. 0X300+0X100*n+0x020 PWM_CMPA

默认值：0x00000000			PWM 比较器 A 寄存器 (PWM_CMPA)
位域	类型	默认值	描述
31:16	/	/	/
15:0	R/W	0x0	CMPA 比较寄存器 A 的数值 计数器 TBCTR 与 CMPA 进行比，相等时比较器产生一个脉冲给后续的动作器 AQ。

8.3.5.12. 0X300+0X100*n+0x024 PWM_CMPB

默认值：0x00000000			PWM 比较器 B 寄存器 (PWM_CMPB)
位域	类型	默认值	描述
31:16	/	/	/
15:0	R/W	0x0	CMPB 比较寄存器 B 的数值 计数器 TBCTR 与 CMPB 进行比较，相等时比较器产生一个脉冲给后续的动作器 AQ。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.3.5.13. 0X300+0X100*n+0x028 PWM_AQCTLA

默认值：0x00000000			PWM 动作器控制 A 寄存器 (PWM_AQCTLA)
位域	类型	默认值	描述
31:17	/	0x0	/
16	R/W	0x0	PWMA_INIT PWMA Initial Value，PWMA 初始电平 • 0：初始化低电平 • 1：初始化高电平
15：12	/	/	/
11:10	R/W	0x0	CBD TBCTR Equal to CMPB and Counter-Down，当时基计数器 TBCTR 等于阈值 CMPB 且计数器正递减时动作方式 • 0：无动作 • 1：置低-强制信号线 PWMxA 输出低电平 • 2：置高-强制信号线 PWMxA 输出高电平 • 3：反转-反转 PWMxA 信号线 **注：** 在增减计数模式下，当计数器等于零时，定义计数方向为 1（递增方向）。
9:8	R/W	0x0	CBU TBCTR Equal to CMPB and Counter-Up，当时基计数器 TBCTR 等于阈值 CMPB 且计数器正递增时动作方式 • 0: 无动作 • 1：置低-强制信号线 PWMxA 输出低电平 • 2：置高-强制信号线 PWMxA 输出高电平 • 3：反转-反转 PWMxA 信号线 **注：** 在增减计数模式下，当计数器等于零时，定义计数方向为 1（递增方向）。
7:6	R/W	0x0	CAD TBCTR Equal to CMPA and Counter-Down，当时基计数器 TBCTR 等于阈值 CMPA 且计数器正递减时动作方式 • 0：无动作 • 1：置低-强制信号线 PWMxA 输出低电平

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PWM 动作器控制 A 寄存器 (PWM_AQCTLA)
位域	类型	默认值	描述
			• 2：置高–强制信号线 PWMxA 输出高电平 • 3：反转–反转 PWMxA 信号线 **注：** 在增减计数模式下，当计数器等于零时，定义计数方向为 1（递增方向）。
5:4	R/W	0x0	CAU TBCTR Equal to CMPA and Counter–Up，当时基计数器 TBCTR 等于阈值 CMPA 且计数器正递增时动作方式 • 0：无动作 • 1：置低–强制信号线 PWMxA 输出低电平 • 2：置高–强制信号线 PWMxA 输出高电平 • 3：反转–反转 PWMxA 信号线 **注：** 在增减计数模式下，当计数器等于零时，定义计数方向为 1（递增方向）。
3:2	R/W	0x0	PRD TBCTR Equal to PRD，当时基计数器 TBCTR 等于周期 PRD 时动作方式 • 0：无动作 • 1：置低–强制信号线 PWMxA 输出低电平 • 2：置高–强制信号线 PWMxA 输出高电平 • 3：反转–反转 PWMxA 信号线 **注：** 在增减计数模式下，当计数器等于零时，定义计数方向为 1（递增方向）。
1:0	R/W	0x0	ZRO TBCTR Equal to Zero，当时基计数器 TBCTR 等于 0 时动作方式 • 0：无动作 • 1：置低–强制信号线 PWMxA 输出低电平 • 2：置高–强制信号线 PWMxA 输出高电平 • 3：反转–反转 PWMxA 信号线 **注：** 在增减计数模式下，当计数器等于零时，定义计数方向为 1（递增方向）。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.3.5.14. 0X300+0X100*n+0x02C PWM_AQCTLB

默认值：0x00000000			PWM 动作器控制 B 寄存器 （PWM_AQCTLB)
位域	类型	默认值	描述
31:17	/	0x0	/
16	R/W	0x0	PWMB_INIT PWMBInitial Value，PWMB 初始电平 • 0：初始化低电平 • 1：初始化高电平
15：12	/	/	/
11:10	R/W	0x0	CBD TBCTR Equal to CMPB and Counter-Down，当时基计数器 TBCTR 等于阈值 CMPB 且计数器正递减时动作方式 • 0：无动作 • 1：置低-强制信号线 PWMxB 输出低电平 • 2：置高-强制信号线 PWMxB 输出高电平 • 3：反转-反转 PWMxB 信号线 **注：** 在增减计数模式下，当计数器等于零时，定义计数方向为 1（递增方向）。
9:8	R/W	0x0	CBU TBCTR Equal to CMPB and Counter-Up，当时基计数器 TBCTR 等于阈值 CMPB 且计数器正递增时动作方式 • 0：无动作 • 1：置低-强制信号线 PWMxB 输出低电平 • 2：置高-强制信号线 PWMxB 输出高电平 • 3：反转-反转 PWMxB 信号线 **注：** 在增减计数模式下，当计数器等于零时，定义计数方向为 1（递增方向）。
7:6	R/W	0x0	CAD TBCTR Equal to CMPA and Counter-Down，当时基计数器 TBCTR 等于阈值 CMPA 且计数器正递减时动作方式 • 0：无动作 • 1：置低-强制信号线 PWMxB 输出低电平

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PWM 动作器控制 B 寄存器（PWM_AQCTLB)
位域	类型	默认值	描述
			• 2：置高–强制信号线 PWMxB 输出高电平 • 3：反转–反转 PWMxB 信号线 **注：** 在增减计数模式下，当计数器等于零时，定义计数方向为 1（递增方向）。
5:4	R/W	0x0	CAU TBCTR Equal to CMPA and Counter–Up，当时基计数器 TBCTR 等于阈值 CMPA 且计数器正递增时动作方式 • 0：无动作 • 1：置低–强制信号线 PWMxB 输出低电平 • 2：置高–强制信号线 PWMxB 输出高电平 • 3：反转–反转 PWMxB 信号线 **注：** 在增减计数模式下，当计数器等于零时，定义计数方向为 1（递增方向）。
3:2	R/W	0x0	PRD TBCTR Equal to PRD，当时基计数器 TBCTR 等于周期 PRD 时动作方式 • 0：无动作 • 1：置低–强制信号线 PWMxB 输出低电平 • 2：置高–强制信号线 PWMxB 输出高电平 • 3：反转–反转 PWMxB 信号线 **注：** 在增减计数模式下，当计数器等于零时，定义计数方向为 1（递增方向）。
1:0	R/W	0x0	ZRO TBCTR Equal to Zero，当时基计数器 TBCTR 等于 0 时动作方式 • 0：无动作 • 1：置低–强制信号线 PWMxB 输出低电平 • 2：置高–强制信号线 PWMxB 输出高电平 • 3：反转–反转 PWMxB 信号线 **注：** 在增减计数模式下，当计数器等于零时，定义计数方向为 1（递增方向）。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.3.5.15. 0X300+0X100*n+0x044 PWM_ETSEL

默认值：0x00000000			PWM 事件触发选择寄存器 (PWM_ETSEL)
位域	类型	默认值	描述
31:4	/	/	/
3	R/W	0x0	INTEN PWMx Interrupt Enable，PWMx 中断使能 • 0：禁止 PWMx 中断 • 1：使能 PWMx 中断 此位用来控制 PWMx 中断产生。
2:0	R/W	0x0	INTSEL PWMx Interrupt Select，PWMx 中断事件选择 • 0：/ • 1：TBCTR = 0 时触发事件 • 2：TBCTR = PRD 时触发事件 • 3：/ • 4：TBCTR = CMPA 且计数器正在递增时触发事件 • 5：TBCTR = CMPA 且计数器正在递减时触发事件 • 6：TBCTR = CMPB 且计数器正在递增时触发事件 • 7：TBCTR = CMPB 且计数器正在递减时触发事件

8.3.5.16. 0X300+0X100*n+0x048 PWM_CNT_DIS

默认值：0x00000000			PWM 调试寄存器 (PWM_CNT_DIS)
位域	类型	默认值	描述
31:1	/	/	/
0	R	0	PWM_CNT_CK_DIS 0：没有触发事件产生配置无动作时，时基计数器 disable，无比较事件发生。CMPA 与 CMPB 可配置相同值，也可不配置。默认为 0，比较动作以配置动作为较高优先级。 1：配置无动作时，时基计数器 enable，有比较事件发生。由于优先级原因，CMPA 与 CMPB 不能配置相等，或者 CMPA、CMPB 不能配置为 0。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

8.3.5.17. 0xFFC PWM_VERSION

默认值：0x00000100			PWM 模块版本寄存器 (PWM_VERSION)
位域	类型	默认值	描述
31:0	RO	0x00000100	Version（版本号），采用 BCD 码显示，V1.0

ArtInChip

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9. 接口

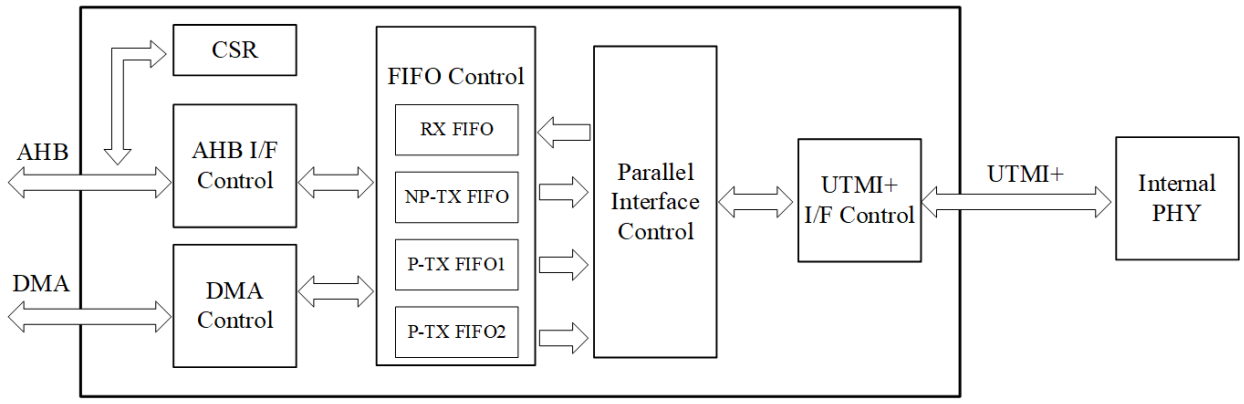
9.1. USB Device (USBDEV)

USB Device 模块为 USB Device 控制器，通过 UTMI 接口连接内部 USB PHY，实现 USB Device Only 的功能，符合 Universal Serial Bus Specification Rev 2.0 协议。

9.1.1. 特性说明

- 支持 UTMI+ 接口
- 支持 480 Mbps HS/ 12 Mbps FS 两种传输速率配置
- 1x 双向 Control EP0
- 最多四个 OUT EP 与四个 IN EP，用于 Bulk、Interrupt 或 Isochronous 传输类型
- 1x Shared FIFO，用于所有的 OUT EP
- 1x Non-periodic FIFO，用于所有的非周期性传输的 IN EP
- 2x Periodic FIFO，用于周期性传输的 IN EP
- 4K byte FIFO 深度，支持动态调整
- 支持内部 DMA

9.1.2. 原理框图



USB Device 模块结构框图

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.3. 功能描述

9.1.3.1. PHY 接口选择

USB Device 模块支持 UTMI 接口，UTMI 接口对应的采用内部 PHY0。UTMI 接口的相关配置采用默认值即可，无需配置。

9.1.3.2. FS/ HS 设备选择

USB Device 模块支持作为 FS 或 HS 设备，通过寄存器 USB_DEV_SPD_SET 进行配置，默认值为 HS 设备。

需在初始化完成后才能配置设备选项，配置后控制器会自动通过 PHY 配置相应的端接电阻。

9.1.3.3. 枚举地址设置

在 USB 的枚举过程，USB Host 会通过 Set Address 命令对 USB Device 的地址进行枚举，枚举地址需写入 USB_DEV_ADDR 。

9.1.3.4. 中断

USB Device 模块支持中断：

- 对应的中断会有中断屏蔽控制，默认屏蔽所有中断。
  - 在 Interrupt Level 0 的 InEP 和 OutEP 中断，分别为所有 IN 和 OUT 端点的总中断状态。

    此位不能写 1 清除，如需清除此位，必须先清除所有端点产生的中断态。
  - Interrupt Level 1 是 InEP 和 OutEP 的下一层次逻辑，分别是InEP0/ InEP1/ …/ InEP4 和 OutEP0/ OutEP1/ …/ OutEP4，表示各个端点的总中断态。默认屏蔽所有端点的中断态，通过屏蔽寄存器来使能某个端点的总中断态。

    此层的中断不能写 1 清 0，如需清除此层的中断，必须先清除下一层次的所有中断态。
  - Interrupt Level 2 是 IN/ OUT 端点的具体中断态，InEP 在此层次的中断屏蔽控制，共用一套屏蔽控制逻辑，由 INEP_INT_MSK 决定，默认屏蔽所有中断态。OutEP 在此层次的中断屏蔽控制，共用一套屏蔽控制逻辑，由 OUTEP_INT_MSK 决定，默认屏蔽所有中断态。
- 根据不同应用场景，选择是否使能中断信号。
- IN/ OUT 端点的中断信号存在层次结构的逻辑关系，具体可查看输入输出端点的终端结构图。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

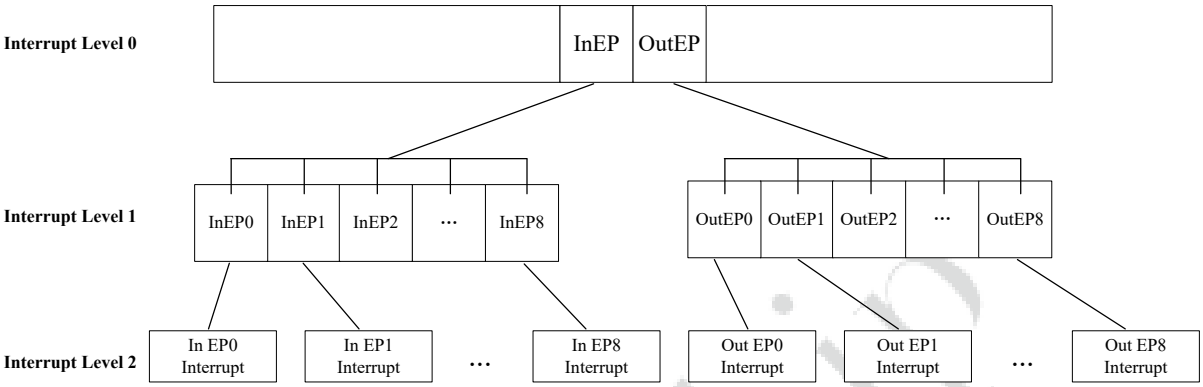


图 9–1 输入输出端点的中断结构层次

9.1.3.5. DMA 控制

USB Device 控制器可以通过 EN_DMA，配置 FIFO 的读取方式：

- EN_DMA = 0，默认值，通过 AHB 总线读写 FIFO 数据，需要软件介入控制读写过程。
- EN_DMA = 1，使能 DMA，通过 DMA 读写 FIFO 数据，无需软件介入读写过程。
  - 采用使能 DMA 的方式，需注意 FIFO 的末端地址的保留，具体参见数据 FIFO 的说明。
  - 采用 DMA 读写 FIFO 数据，只需将接收/发送数据的 Buffer 地址，写入端点相应的 DMA 地址，DMA 会根据接收/ 发送数据的长度，读取 RXFIFO 的数据或者往 TXFIFO 里写入数据。

9.1.3.6. 数据 FIFO

USB Device 的数据 FIFO 总深度为 1024 x 32 bits。图 9–2 : 数据 FIFO 组成如下：

- DMA Reserved：USB Device 采用内部 DMA 读取 FIFO 数据时需要保留，即 FIFO 末端的 10 x 32 bits 的空间为 DMA 所用，不能作为其它功能的 FIFO 所用。如未采用内部 DMA，则无需保留，可用于其它功能。
- RXFIFO：FIFO 起始位 ，为所有 OUT EP 的共用 FIFO。
- NP–TXFIFO：非周期的 TXFIFO，为所有的 Control/ Bulk 类型的 IN EP 的共用 FIFO。
- P–TXFIFO1：周期的 TXFIFO1，Interrupt/ Isochronous 类型的 EP 对应 FIFO。无使用到此类型的 EP 可以设置该 FIFO 深度为 0。
- P–TXFIFO2：周期的 TXFIFO2，Interrupt/ Isochronous 类型的 EP 对应 FIFO。无使用到此类型的 EP 可以设置该 FIFO 深度为 0。

通过 FIFO 对应的 FIFO 深度寄存器配置各个 FIFO 的大小，如果不需要，可配置为 0 深度。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

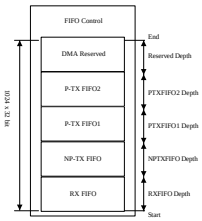


图 9-2 数据 FIFO 组成

9.1.3.7. 接收控制

注：

所有的 OUT 端点共用 RXFIFO。所有 OUT 端点的接收方式都相同，RXFIFO 的读取基地址为 BASE_USB0 + 0x1000。接收的流程如下：

注：

如果 USB Device 模块设置为 DMA 模式，忽略以下操作，DMA 自动完成读数据操作。

1. 中断 RxFLvl 产生，指示 RXFIFO 接收了至少一个数据包。此中断状态位为只读。
2. 读取 RXFIFO_STS_POP 寄存器，将接收到的数据 POP 到端点相应的 FIFO 的起始地址，即 BASE_USB0 + 0x1000。

   其它非接收数据操作时，不允许对此寄存器进行读操作，避免造成接收数据错误。
3. 通过读取 RXFIFO_STS_POP 寄存器可知接收数据的状态、接收到数据的 byte 数量、端点号、数据 PID 类型等信息。

   如果接收数据的状态是接收到 OUT 数据包或 SETUP 数据包，可以读取相应端点的 FIFO 起始地址，每次读出 4 byte 数据，根据获取的 byte 总数决定读取的次数，每次读 FIFO 的起始地址即可。

9.1.3.8. 发送控制

注：

如果 USB Device 模块设置为 DMA 模式，忽略以下操作，DMA 自动完成写数据操作。

注：

n = 1~4

控制类型端点的发送流程，即 IN EP0 的发送数据流程如下：

1. 使能 NP_TXFIFO_EMP 中断。
2. 当 NP-TXFIFO 半空或空（可通过寄存器 NP_TFTH 配置选择）时产生中断，对端点相应 FIFO 的起始地址进行写数据操作。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

写的次数取决于需要发送的数据长度。每个写操作可将 4 bytes 数据写入 FIFO，每次只需对 FIFO 的起始地址 BASE_USB0 + 0x1000 写即可。

3. 完成数据的写入后，屏蔽 NP_TXFIFO_EMP 中断，以备下一次数据发送。

Bulk 类型端点的发送流程如下：

1. 初始化时，需对此端点的 RX_INTOKEN_EMPTY_INT 中断使能，即对应的端点收到 IN Token 后则产生中断。
2. 当 ITTXFE 中断到来，对端点相应的 FIFO 的起始地址进行写数据，写的次数取决于需要发送的数据长度。每个写操作可将 4 byte 数据写入 FIFO，每次只需对 FIFO 的起始地址 BASE_USB0 + 0x1000 * (n+1) 写即可。
3. 完成数据的写入后，对 RX_INTOKEN_EMPTY_INT 中断写 1 清除中断态，完成一次写数据。

9.1.3.9. 端点控制

通过寄存器 IN_EPn_CFG 以及 OUT_EPn_CFG 可对 IN/ OUT 端点进行以下的操作：

- 使能端点 EP。
- 设置 EP 的类型：Bulk/ Interrupt/ Iso。
- 在当前配置下激活端点 EP。
- 设置最大数据包大小。
- 选择 TXFIFO 的编号，针对 EP。
- 设置 Data0/ Data1 PID。
- 设置 NACK。
- 设置 STALL。
- 设置接收或发送 Transaction 时所对应的奇/偶帧。

9.1.4. 寄存器列表

Module Name	Mapping Size	Offset
USBDEV	33 KB	0x0000

表 9–1 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	AHB_BASIC	AHB 基本配置寄存器	0x000 AHB_BASIC
0x004	USB_DEV_INIT	USB Device 初始化寄存器	0x004 USB_DEV_INIT
0x008	USB_PHY_IF	USB PHY 接口寄存器	0x008 USB_PHY_IF
0x00C	USB_ULPI_PHY	USB ULPI PHY 寄存器	0x00C USB_ULPI_PHY
0x010	USB_INT_STS	USB 中断状态寄存器	0x010 USB_INT_STS
0x014	USB_INT_MSK	USB 中断屏蔽寄存器	0x014 USB_INT_MSK
0x018	RXFIFO_SIZ	RXFIFO SIZE 寄存器	0x018 RXFIFO_SIZ

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–1 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x01C	RXFIFO_STS	RXFIFO 状态寄存器	0x01C RXFIFO_STS
0x020	NPTXFIFO_SIZ	非周期性的 TXFIFO Size 寄存器	0x020 NPTXFIFO_SIZ
0x024	NPTXFIFO_STS	非周期性的 TXFIFO 状态寄存器	0x024 NPTXFIFO_STS
0x028	PTXFIFO1_SIZ	TXFIFO1 SIZE 寄存器	0x028 PTXFIFO1_SIZ
0x02C	PTXFIFO_SIZ2	TXFIFO2 SIZE 寄存器	0x02C PTXFIFO_SIZ2
0x030	RXFIFO_STS_POP	RXFIFO 状态寄存器	0x030 RXFIFO_STS_POP
0x040	PHY_CLK_CTL	PHY 时钟控制寄存器	0x040 PHY_CLK_CTL
0x200	USB_DEV_CONF	USB Device 配置寄存器	0x200 USB_DEV_CONF
0x204	USB_DEV_FUNC	USB Device 功能寄存器	0x204 USB_DEV_FUNC
0x208	USB_LINE_STS	USB Line 状态寄存器	0x208 USB_LINE_STS
0x20C	INEP_INT_MSK	输入端点中断屏蔽寄存器	0x20C INEP_INT_MSK
0x210	OUTEP_INT_MSK	输出端点中断屏蔽寄存器	0x210 OUTEP_INT_MSK
0x214	USB_EP_INT	USB 端点中断寄存器	0x214 USB_EP_INT
0x218	USB_EP_INT_MSK	USB 端点中断屏蔽寄存器	0x218 USB_EP_INT_MSK
0x220	IN_EP0_CFG	输入 EP0 配置寄存器	0x220 IN_EP0_CFG
0x0224	IN_EP1_CFG	输入 EP1 配置寄存器	0x0224 IN_EP1_CFG
0x0228	IN_EP2_CFG	IN EP2 配置寄存器	0x0228 IN_EP2_CFG
0x022C	IN_EP3_CFG	IN EP3 配置寄存器	0x022C IN_EP3_CFG
0x0230	IN_EP4_CFG	IN EP4 配置寄存器	0x0230 IN_EP4_CFG
0x240	OUT_EP0_CFG	OUT EP0 配置寄存器	0x240 OUT_EP0_CFG
0x244	OUT_EP1_CFG	OUT EP1 配置寄存器	0x244 OUT_EP1_CFG
0x248	OUT_EP2_CFG	OUT EP2 配置寄存器	0x248 OUT_EP2_CFG
0x24C	OUT_EP3_CFG	OUT EP3 配置寄存器	0x24C OUT_EP3_CFG
0x250	OUT_EP4_CFG	OUT EP4 配置寄存器	0x250 OUT_EP4_CFG
0x260	IN_EP0_INT	IN EP0 中断状态寄存器	0x260 IN_EP0_INT
0x264	IN_EP1_INT	IN EP1 中断状态寄存器	0x264 IN_EP1_INT
0x268	IN_EP2_INT	IN EP2 中断状态寄存器	0x268 IN_EP2_INT
0x26C	IN_EP3_INT	IN EP3 中断状态寄存器	0x26C IN_EP3_INT
0x270	IN_EP4_INT	IN EP4 中断状态寄存器	0x270 IN_EP4_INT
0x280	OUT_EP0_INT	OUT EP0 中断状态寄存器	0x280 OUT_EP0_INT
0x284	OUT_EP1_INT	OUT EP1 中断状态寄存器	0x284 OUT_EP1_INT
0x288	OUT_EP2_INT	OUT EP2 中断状态寄存器	0x288 OUT_EP2_INT
0x28C	OUT_EP3_INT	OUT EP3 中断状态寄存器	0x28C OUT_EP3_INT

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–1 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x290	OUT_EP4_INT	OUT EP4 中断状态寄存器	0x290 OUT_EP4_INT
0x2A0	IN_EP0_TSF_SIZ	IN EP0 传输 Size 寄存器	0x2A0 IN_EP0_TSF_SIZ
0x2A4	IN_EP1_TSF_SIZ	IN EP1 传输 Size 寄存器	0x2A4 IN_EP1_TSF_SIZ
0x2A8	IN_EP2_TSF_SIZ	IN EP2 传输 Size 寄存器	0x2A8 IN_EP2_TSF_SIZ
0x2AC	IN_EP3_TSF_SIZ	IN EP3 传输 Size 寄存器	0x2AC IN_EP3_TSF_SIZ
0x2B0	IN_EP4_TSF_SIZ	IN EP4 传输 Size 寄存器	0x2B0 IN_EP4_TSF_SIZ
0x2C0	OUT_EP0_TSF_SIZ	OUT EP0 传输 Size 寄存器	0x2C0 OUT_EP0_TSF_SIZ
0x2C4	OUT_EP1_TSF_SIZ	OUT EP1 传输 Size 寄存器	0x2C4 OUT_EP1_TSF_SIZ
0x2C8	OUT_EP2_TSF_SIZ	OUT EP2 传输 Size 寄存器	0x2C8 OUT_EP2_TSF_SIZ
0x2CC	OUT_EP3_TSF_SIZ	OUT EP3 传输 Size 寄存器	0x2CC OUT_EP3_TSF_SIZ
0x2D0	OUT_EP4_TSF_SIZ	OUT EP4 传输 Size 寄存器	0x2D0 OUT_EP4_TSF_SIZ
0x300+n*0x4(n=0/1/2/3/4)	IN_EPn_DMA	IN EPn DMA 地址配置寄存器	0x300+n*0x4(n=0~) IN_EPn_DMA
0x320+n*0x4(n=0/1/2/3/4)	OUT_EPn_DMA	OUT EPn DMA 地址配置寄存器	0x320+n*0x4(n=0~) OUT_EPn_DMA
0x340+n*0x4(n=0/1/2/3/4)	IN_EPn_TXFIFO_STA	IN EPn TXFIFO 状态寄存器	0x340+n*0x4(n=0~) IN_EPn_TXFIFO_STA
0x360+(n–1)*0x4(n=1/2/3/4)	TKN_QUEUEn	TKN_QUEUEn 寄存器	0x360+(n–1)*0x4(n=1~) TKN_QUEUEn
0xFFC	USB_DEV_VERSION	USB Device 版本寄存器	0xFFC USB_DEV_VERSION

9.1.5. 寄存器描述

9.1.5.1. 0x000 AHB_BASIC

默认值：0x00000004			AHB 基本配置寄存器 (AHB Basic Configure)
位域	类型	默认值	描述
31:9	–	–	–
8	R/W	0x0	保持默认值，不要改动
7	R/W	0x0	保持默认值，不要改动
6	R/W	0x0	保持默认值，不要改动
5	R/W	0x0	ASSB AHB Support Single Burst，AHB 支持 Single Burst。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000004			AHB 基本配置寄存器 (AHB Basic Configure)
位域	类型	默认值	描述
			• 0x0：不支持，数据传输采用 INCR Burst 传输。 • 0x1：支持，数据传输采用 Single Burst 传输。
4	–	–	–
3	R/W	0x0	保持默认值，不要改动
2	R	0x1	AHB Master Idle 指示 AHB Master State Machine 处于 idle 状态。
1	R	0x0	DMA Request Signal 用于 debug。
0	–	–	–

9.1.5.2. 0x004 USB_DEV_INIT

默认值：0x00000000			USB Device 初始化寄存器 (USB Device Initial)
位域	类型	默认值	描述
31:16	–	–	–
15:12	R/W	0x0	DMA_BL DMA Burst Length，用于设置 DMA 的 Burst 长度。 • 0x0：Single • 0x1：INCR • 0x3：INCR4 • 0x5：INCR8 • 0x7：INCR16 • Others: Reserved
11	R/W	0x0	EN_DMA Enable DMA，DMA 使能 • 0x0：工作在 Slave Mode，通过 AHB 总线传输数据。 • 0x1：工作在 DMA Mode。
10	R/W	0x0	NP_TFTH Non-Periodic TxFIFO Threshold，非周期的 TXFIFO 的阈值指示控制。 • 0x0：非周期 TXFIFO 半空，则 NPTXFIFO 空中断位生效。 • 0x1：非周期 TXFIFO 全空，则 NPTXFIFO 空中断位生效。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			USB Device 初始化寄存器 (USB Device Initial)
位域	类型	默认值	描述
9	R/W	0x0	GIE Global Interrupt Enable，全局中断使能位，使能 USB IP 的中断。 • 0x0：未使能 • 0x1：使能全局中断
8	R/WAC	0x0	C_IN_TKN_Q Clear IN Token Queue，清除 IN Token 的队列，写 1 清除队列，完成自动清 0。
7:3	R/W	0x0	C_TX_NUM Clear TXFIFO Number，可以对 FIFO 进行清除。在 TxFFlsh bit 没有清 0 之前，此域不能及进行更改。 • 0x0：Non-periodic TXFIFO flush • 0x1：Periodic TXFIFO 1 flush • 0x2：Periodic TXFIFO 2 flush • 0x10：Flush all TXFIFO • Others：无效
2	R/WAC	0x0	C_TXFIFO Clear TXFIFO，此位写 1 进行 TXFIFO 清除（进行此操作前需确保 USB 没有进行数据传输），完成 TXFIFO 清除后自清 0。
1	R/WAC	0x0	C_RXFIFO Clear RxFIFO，此位写 1 进行 RxFIFO 清除（进行此操作前需确保 USB 没有进行数据传输），完成 RxFIFO 清除后自清 0。
0	R/WAC	0x0	Soft_RSTSoft Reset USB Device 软复位，此位写 1 进行软复位，复位完成自清 0。

9.1.5.3. 0x008 USB_PHY_IF

默认值：0x00001400			USB PHY 接口寄存器 (USB PHY Interface)
位域	类型	默认值	描述
31:20	–	–	–
19	R/W	0x0	ULPI_CLK_SUS ULPI Clock Suspend，决定 Suspend 状态下内部时钟的供电。采用内部 PHY，无需配置，保持默认值即可。 • 0x0：在 Suspend 状态 PHY 停止向内部时钟模块供电 • 0x1：PHY 不会停止向内部时钟模块供电

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00001400			USB PHY 接口寄存器 (USB PHY Interface)
位域	类型	默认值	描述
18	R/W	0x0	ULPI_AUTO_RES ULPI Auto Resume，配置 ULPI PHY 的寄存器的 AutoResume 功能。采用内部 PHY，无需配置，保持默认值即可。 • 0x0：PHY 不采用 AutoResume 功能 • 0x1：PHY 采用 AutoResume 功能
17:16	–	–	–
15	R/W	0x0	PHY_LP_CLK_SET PHY Low-Power Clock Set，选择 480 MHz 或 48 MHz 的 PHY 模式，在 FS 和 LS 模式下，PHY 可以工作在 48 MHz，达到节省功耗的效果。采用内部 PHY，这里无需配置，保持默认值即可。 • 0x0：480 MHz 的内部 PLL 时钟 • 0x1：48 MHz 的外部时钟
14	–	–	–
13:10	R/W	0x5	TA_TIME USB Turnaround Time，配置 USB Turnaround Time。 以 PHY 时钟数为单位。
9:8	–	–	–
7	R/W	0x0	SEL_ULPI _DDR Select ULPI Interface Double Data Rate，选择 ULPI IF 的数据为双沿触发。采用内部 PHY，无需配置，保持默认值即可。 • 0x0：单沿触发，8-bit 数据总线 • 0x1：双沿触发，4-bit 数据总线
4	R/W	0x0	SEL_PHY_IF Select PHY Interface，选择 PHY 的接口类型。采用内部 PHY，无需配置，保持默认值即可。 • 0x0：UTMI+ Interface • 0x1：ULPI Interface
3	R/W	0x0	PHY_IF_WIDTH，PHY Interface Width，UTMI + PHY 选择 8-bit 或 16-bit 接口，ULPI 必须选择 8-bit 接口，采用内部 PHY，无需配置，保持默认值即可。 • 0x0：8 bits • 0x1：16 bits
2:0	R/W	0x0	TIMEOUT_CAL

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00001400			USB PHY 接口寄存器 (USB PHY Interface)
位域	类型	默认值	描述
			Timeout Calibration，USB Timeout 校准

9.1.5.4. 0x00C USB_ULPI_PHY

默认值：0x00000000			USB ULPI PHY 寄存器 (USB ULPI PHY)
位域	类型	默认值	描述
31:0	R/W	0x0	采用内部 PHY，无需配置，保持默认值即可。

9.1.5.5. 0x010 USB_INT_STS

默认值：0x10000020			USB 中断状态寄存器 (USB Interrupt Status)
位域	类型	默认值	描述
31	R/W1C	0x0	WAKEUP_INT Wake up Interrupt，唤醒产生中断，在 Suspend 状态下，收到 Host 发出的 Resume 信号后进行唤醒。 • 0x0：无唤醒中断 • 0x1：发生唤醒中断
30:23	–	–	–
22	R/W1C	0x0	DATA_FET_STOP_INT Data Fetch Stop Interrupt，此中断表示在 DMA 模式下，IN EP 取数据出现停止，原因是 TXFIFO 或请求队列的空间不够。
21	R/W1C	0x0	INCOMP_ISO_OUT_INT Incomplete Isochronous OUT Transfer Interrupt，此位中断用于指示至少一个 Isochronous OUT EP 当前帧里的 Transfer 不完整。
20	R/W1C	0x0	INCOMP_ISO_IN_INT Incomplete Isochronous IN Transfer Interrupt，此位中断用于指示至少一个 Isochronous IN EP 当前帧里的 Transfer 不完整。
19	R	0x0	OUT_EP_INT OUT Endpoints Interrupt，指示存在 OUT EP 中断。此中断为 OUT EP 的总中断，需将各个 OUT EP 的中断清除才可以清除该中断。
18	R	0x0	IN_EP_INT IN Endpoints Interrupt，指示存在 IN EP 中断。此中断为 IN EP 的总中断，需将各个 IN EP 的中断清除才可以清除该中断。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x10000020			USB 中断状态寄存器 (USB Interrupt Status)
位域	类型	默认值	描述
17	R/W1C	0x0	EP_MIS_INT Endpoint Mismatch Interrupt，指示 Non-periodic TxFIFO 的数据与 IN Endpoint 不一致 • 0x0：无中断产生 • 0x1：中断产生
16	–	–	–
15	R/W1C	0x0	EOP_FR_INT End of Periodic Frame Interrupt，此中断指示当前 Frame 达到 SET_PER_FR_INT 所设置的时间点 • 0x0：无中断产生 • 0x1：中断产生
14	R/W1C	0x0	ISO_OUT_DROP_INT Isochronous OUT Packet Dropped Interrupt，此中断表示由于 RXFIFO 无足够空间存放 isochronous OUT EP 的一个 Maximum size 的数据包，拒绝接收 isochronous OUT packet • 0x0：无中断产生 • 0x1：中断产生
13	R/W1C	0x0	Enum_DONE Enumeration Done，此中断用于指示完成 USB 的速率枚举 • 0x0：未完成速率枚举 • 0x1：完成速率枚举
12	R/W1C	0x0	USB_REST USB Reset，此中断用于指示 USB BUS 出现了 RESET 信号 • 0x0：未出现 RESET • 0x1：出现 RESET
11	R/W1C	0x0	USB_SUS USB Suspend，此中断用于指示 USB 进入 Suspend 状态 • 0x0：未出现 Suspend • 0x1：出现 Suspend
10	R/W1C	0x0	EARLY_SUS Early Suspend，此中断用于指示 USB 进入 idle 状态超过 3 ms • 0x0：未出现 Early Suspend • 0x1：出现 Early Suspend

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x10000020			USB 中断状态寄存器 (USB Interrupt Status)
位域	类型	默认值	描述
9:8	–	–	–
7	R	0x0	OUT_NACK_EFF OUT Endpoint NACK Effective，此中断用于指示寄存器 SET_OUT_NACK 配置生效。此位清 0 可以通过设置 CLR_OUT_NACK。
6	R	0x0	IN_NACK_EFF IN Endpoint NACK Effective，此状态位用于指示寄存器 SET_NP_IN_NACK 配置生效。此位清 0 可以通过设置 CLR_NP_IN_NACK。
5	R	0x1	NP_TXFIFO_EMP Non-periodic TXFIFO Empty，此位用于指示 Non-periodic TxFIFO 半空或者全空（由 NP_TFTH 决定） • 0x0：NP TXFIFO 仍有数据需要传输 • 0x1：NP TXFIFO 全空或半空
4	R	0x0	RXFIFO_NO_EMP RXFIFO Non-Empty，此位指示 RxFIFO 里至少有一个 packet 需要读取 • 0x0：RXFIFO 空 • 0x1：RXFIFO 非空
3	R/W1C	0x0	RX_SOF Receive Start of (micro) Frame Token，此位指示 USB 接收到 SOFToken • 0x0：未接收到 SOF Token • 0x1：接收到 SOF Token
2:0	–	–	–

9.1.5.6. 0x014 USB_INT_MSK

默认值：0x00000000			USB 中断屏蔽寄存器 (USB Interrupt Mask)
位域	类型	默认值	描述
31	R/W	0x0	WAKEUP_INT_MSK Wake up Interrupt，唤醒产生中断，在 Suspend 状态下，收到 Host 发出的 Resume 信号后进行唤醒。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
30:23	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			USB 中断屏蔽寄存器 (USB Interrupt Mask)
位域	类型	默认值	描述
22	R/W	0x0	DATA_FET_STOP_INT_MSK Data Fetch Stop Interrupt，此中断表示在 DMA 模式下，IN EP 取数据出现停止，原因是 TXFIFO 或请求队列的空间不够。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
21	R/W	0x0	INCOMP_ISO_OUT_INT_MSK Incomplete Isochronous OUT Transfer Interrupt，此位中断用于指示至少一个 Isochronous OUT EP 当前帧里的 Transfer 不完整。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
20	R/W	0x0	INCOMP_ISO_IN_INT_MSK Incomplete Isochronous IN Transfer Interrupt，此位中断用于指示至少一个 Isochronous IN EP 当前帧里的 Transfer 不完整。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
19	R/W	0x0	OUT_EP_INT_MSK OUT Endpoints Interrupt，指示存在 OUT EP 中断。此中断为 OUT EP 的总中断。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
18	R/W	0x0	IN_EP_INT_MSK IN Endpoints Interrupt，指示存在 IN EP 中断。此中断为 IN EP 的总中断。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
17	R/W	0x0	EP_MIS_INT_MSK Endpoint Mismatch Interrupt，指示 Non-periodic TxFIFO 的数据与 IN Endpoint 不一致。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
16	–	–	–
15	R/W	0x0	EOP_FR_INT_MSK End of Periodic Frame Interrupt，此中断指示当前 Frame 达到 SET_PER_FR_INT 所设置的时间点：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			USB 中断屏蔽寄存器 (USB Interrupt Mask)
位域	类型	默认值	描述
			• 0x0：屏蔽中断 • 0x1：不屏蔽中断
14	R/W	0x0	ISO_OUT_DROP_INT_MSK Isochronous OUT Packet Dropped Interrupt，此中断表示由于 RXFIFO 无足够空间存放 isochronous OUT EP 的一个 Maximum size 的数据包，拒绝接收 isochronous OUT packet。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
13	R/W	0x0	Enum_DONE_MSK Enumeration Done，此中断用于指示完成 USB 的速率枚举。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
12	R/W	0x0	USB_REST_MSK USB Reset，此中断用于指示 USB BUS 出现了 RESET 信号。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
11	R/W	0x0	USB_SUS_MSK USB Suspend，此中断用于指示 USB 进入 Suspend 状态。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
10	R/W	0x0	EARLY_SUS_MSK Early Suspend，此中断用于指示 USB 进入 idle 状态超过 3 ms。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
9:8	–	–	–
7	R/W	0x0	OUT_NACK_EFF_MSK OUT Endpoint NACK Effective，此中断用于指示寄存器SET_OUT_NACK 配置生效。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
6	R/W	0x0	IN_NACK_EFF_MSK IN Endpoint NACK Effective，状态位，用于指示寄存器 SET_NP_IN_NACK 配置生效

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			USB 中断屏蔽寄存器 (USB Interrupt Mask)
位域	类型	默认值	描述
			• 0x0：屏蔽中断 • 0x1：不屏蔽中断
5	R/W	0x0	NP_TXFIFO_EMP_MSK Non-periodic TXFIFO Empty，用于指示 Non-periodic TxFIFO 半空或者全空 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
4	R/W	0x0	RXFIFO_NO_EMP_MSK RXFIFO Non-Empty，指示 RxFIFO 里至少有一个 packet 需要读取 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
3	R/W	0x0	RX_SOF_MSK Receive Start of (micro) Frame Token，指示 USB 接收到 SOFToken • 0x0：屏蔽中断 • 0x1：不屏蔽中断
2:0	–	–	–

9.1.5.7. 0x018 RXFIFO_SIZ

默认值：0x00000400			RXFIFO SIZE 寄存器 (RXFIFO SIZE)
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x400	RXFIFO_SIZ RXFIFO Size，RxFIFO 空间大小，最小值 16，最大值 1024。

9.1.5.8. 0x01C RXFIFO_STS

默认值：0x00000000			RXFIFO 状态寄存器 (RXFIFO Status)
位域	类型	默认值	描述
31:25	–	–	–
24:21	R	0x0	FR_NUM Frame Number，为 Frame Number 的低 4 位，只用于 Isochronous 类型的 OUT EPs。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RXFIFO 状态寄存器 (RXFIFO Status)
位域	类型	默认值	描述
20:17	R	0x0	RX_PKT_STS Received Packet Status，用于指示接收的 packet 的状态。 • 0x1：OUT Token 回复 NACK（触发中断） • 0x2：OUT Token 接收到数据包，软件可读取 RXFIFO 数据 • 0x3：OUT Token 传输完成（触发 OUT_TX_COMP_INT 中断） • 0x4：SETUP Token 传输完成（触发 SETUP_TX_COMP _INT 中断） • 0x6：SETUP Token 接收到数据包，软件可读取 RXFIFO 数据 • Others：Reserved
16:15	R	0x0	OUT_DAT_PID Data PID，指示接收到的 OUT data packet 的 DATA PID 类型： • 0x0：DATA0 • 0x1：DATA2 • 0x2：DATA1 • 0x3：MDATA
14:4	R	0x0	RXBYTE_CNT Byte Count，用于指示接收到的 data packet 的 Byte 计数。
3:0	R	0x0	OUTEP_NUM Endpoint Number，此域指示当前接收的 packet 的 Endpoint Number。

9.1.5.9. 0x020 NPTXFIFO_SIZ

默认值：0x04000400			非周期性的 TXFIFO Size 寄存器 (NPTXFIFO SIZE)
位域	类型	默认值	描述
31:16	R/W	0x400	NPTXFIFO_SIZ Non-periodic TXFIFO Size，最小值 16，最大值 1024
15:0	R/W	0x400	NPTXFIFO_START Non-periodic TXFIFO Start Address，非周期的 TxFIFO 的起始地址。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.10. 0x024 NPTXFIFO_STS

默认值：0x00080400			非周期性的 TXFIFO 状态寄存器 (NPTXFIFO Status)
位域	类型	默认值	描述
31:24	R	0x0	NPTxQTop NPTXFIFO_QUE Non-periodic TXFIFO Request Queue，指示非周期发送请求队列的顶端位置，也就是正在处理的队列位置。 • Bits [30:27]：端点号 • Bits [26:25]： ◦ 0x0: IN token ◦ 0x1: Zero-length transmit packet ◦ 0x2/0x3: Reserved • Bit [24]: Terminate (last Entry for selected Endpoint)
23:20	–	–	–
19:16	R	0x8	NP_QUE_LOC_AVAN Non-periodic Transmit Request Queue Location Available，指示目前非周期发送请求队列的可用位置 • 0x0：没有空闲位置 • 0x1：1 个位置空闲 • … • 0x8：8 个位置空闲 • Others：reserved
15:0	R	0x400	NP_TXFIFO_AVA Non-periodic TxFIFO Space Available，指示 Non-periodic TxFIFO 空间可用情况： • 0x0：Non-periodic TxFIFO 满 • 0x1：1 word 空闲 • … • 0x400：1024 words 空闲 • Others：reserved

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.11. 0x028 PTXFIFO1_SIZ

默认值：0x03000800			TXFIFO1 SIZE 寄存器 (TXFIFO1 Size)
位域	类型	默认值	描述
31:16	R/W	0x300	PTXFIFO1_SIZ Periodic TxFIFO1 Size，周期性的 TXFIFO1 大小，最小值 4。
15:0	R/W	0x800	PTXFIFO1_START Periodic TxFIFO1 Start Address，周期性的 TXFIFO1 的起始地址。

9.1.5.12. 0x02C PTXFIFO_SIZ2

默认值：0x03000B00			TXFIFO2 SIZE 寄存器 (TXFIFO2 Size)
位域	类型	默认值	描述
31:16	R/W	0x300	PTXFIFO2_SIZ Periodic TxFIFO2 Size，周期性的 TXFIFO2 深度，最小值 4。
15:0	R/W	0xB00	PTXFIFO2_START Periodic TxFIFO2 RAM Start Address，周期性的 TXFIFO2 的起始地址。

9.1.5.13. 0x030 RXFIFO_STS_POP

默认值：0x00000000			RXFIFO 状态寄存器 (RXFIFO Status Pop)
位域	类型	默认值	描述
31:25	–	–	–
24:21	R	0x0	FR_NUM Frame Number，为 Frame Number 的低 4 位，只用于 Isochronous 类型的 OUT EPs。
20:17	R	0x0	RX_PKT_STS Received Packet Status ，用于指示接收的 packet 的状态。 • 0x1：OUT Token 回复 NACK（触发中断） • 0x2：OUT Token 接收到数据包，软件可读取 RXFIFO 数据 • 0x3：OUT Token 传输完成（触发 OUT_TX_COMP_INT 中断） • 0x4：SETUP Token 传输完成（触发 SETUP_TX_COMP _INT 中断） • 0x6：SETUP Token 接收到数据包，软件可读取 RXFIFO 数据 • Others：Reserved
16:15	R	0x0	OUT_DAT_PID Data PID，指示接收到的 OUT data packet 的 DATA PID 类型

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RXFIFO 状态寄存器 (RXFIFO Status Pop)
位域	类型	默认值	描述
			• 0x0：DATA0 • 0x1：DATA2 • 0x2：DATA1 • 0x3：MDATA
14:4	R	0x0	RXBYTE_CNT Byte Count，用于指示接收到的 data packet 的 byte 计数。
3:0	R	0x0	OUTEP_NUM Endpoint Number，指示当前接收的 packet 的 Endpoint Number。

9.1.5.14. 0x040 PHY_CLK_CTL

默认值：0x00000000			PHY 时钟控制寄存器 (PHY Clock Control)
位域	类型	默认值	描述
31:30	–	–	–
0	R/W	0x0	STP_PHY_CLK STOP PHY CLOCK，停止 PHY Clock，在 USB Suspend 状态下可以配置此位，停止 PHY 的时钟，能够降低 USB PHY 的功耗。 • 0x0：无操作 • 0x1：停止 PHY 的时钟

9.1.5.15. 0x200 USB_DEV_CONF

默认值：0x08200000			USB Device 配置寄存器 (USB Device Configure)
位域	类型	默认值	描述
31:23	–	–	–
22:18	R/W	0x8	IN_EP_MIS_THIN Endpoint Mismatch Threshold，触发 IN Endpoint Mismatch 中断的阈值。
17:16	–	–	–
15	R/W	0x0	MSK_Early_SUS_ERR_INT MSK Early Suspend Generate Erratic Error Interrupt，使能 Early Suspend 产生 Erratic Error 中断

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x08200000			USB Device 配置寄存器 (USB Device Configure)
位域	类型	默认值	描述
			• 0x0：Early suspend 中断可以触发 erratic error • 0x1：Early suspend 中断不触发 erratic error
14	R/W	0x0	EN_DLY_XCVR 设备 chirp 期间 xcvr_sel 和 txvalid 之间的延迟使能。 • 0x0：xcvr_sel 和 txvalid 之间没有延迟 • 0x1：使能 xcvr_sel 和 txvalid 之间的延迟
13	–	–	–
12:11	R/W	0x0	SET_PER_FR_INT SET Periodic Frame Interval，设置 Periodic Frame 结束的时间点 • 0x0：80% • 0x1：85% • 0x2：90% • 0x3：95%
10:4	R/W	0x0	USB_DEV_ADDR USB Device Address，软件在 Set Address command 时设置的 Device 地址。
3	–	–	–
2	R/W	0x0	OUT_RX_NZL_DATA_HDL OUT Transaction Receive None-zero-length DATA Handle，设置在 OUT transaction 的 Status 阶段，接收到 non zero length 数据包时的处理方式 • 0x0：发送接收到的 OUT packet 到应用层，同时根据 NACK 和 Bit 的配置发送握手信号 • 0x1：发送 STALL 握手信号，并且不会发送接收到的 OUT packet 给应用层
1:0	R/W	0x0	USB_DEV_SPD_SET USB Device Speed Set，设置 USB Device 进行枚举的 USB 速度 • 0x0：High speed，高速设备 • 0x1：Full speed，全速设备 • Others：Reserved

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.16. 0x204 USB_DEV_FUNC

默认值：0x00000002			USB Device 功能寄存器 (USB Device Function)
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x0	EN_NACK_BBL_ERR Enable NACK Babble Error，使能 NACK 自动回复 Babble Error • 0x0：未使能 • 0x1：使能
15	R/W	0x0	IG_FR_NUM_ISO_EP Ignore Frame Number for Isochronous Endpoints，针对同步 EP 使用。
14:12	–	–	–
11	R/W	0x0	PWR_ON_DONE POWER–ON Programming Done，指示 Wakeup 后 Contrl、StatusRegister 已经 Ready • 0x0：无状态指示 • 0x1：指示 CSR Ready
10	W	0x0	CLR_OUT_NACK Clear OUT Endpoint NACK，此位写 1 清除 OUT Endpoints NACK。
9	W	0x0	SET_OUT_NACK Set OUT Endpoint NACK，此位写 1 设置 OUT NACK。软件层通过此位设置，让所用的 OUT Endpoints 发送 NACK 握手信号。此位只有在 OUT_NACK_EFF 清 0 后才可以置 1。
8	W	0x0	CLR_NP_IN_NACK Clear Non–periodic IN Endpoint NACK，此位写 1 清除 Non–Periodic–IN NACK。
7	W	0x0	SET_NP_IN_NACK Set Non–periodic IN Endpoint NACK，此位写 1 设置 Non–periodicIN NACK。软件通过此位设置，让所用的 Non periodic IN Endpoints 发送 NACK 握手信号。此位只有在 OUT_NACK_EFF 清 0 后才可以置 1。
6:4	R/W	0x0	TEST_MOD TEST MODE Select，测试模式选择 • 0x0：Test mode disabled • 0x1：Test_J mode • 0x2：Test_K mode • 0x3：Test_SE0_NACK mode • 0x4：Test_Packet mode

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000002			USB Device 功能寄存器 (USB Device Function)
位域	类型	默认值	描述
			• 0x5：Test_Force_Enable • Others：reserved
3	R	0x0	GLB_OUT_NACK_STS Global OUT NACK Status • 0x0：根据 FIFO 状态和 NAK 和 STALL 位设置发送握手信号。 • 0x1：无论空间是否可用，都不会将数据写入 RxFIFO，对所有数据包（除了 SETUP 事务）发送 NAK 握手信号，并丢弃所有同步 OUT 数据包。
2	R	0x0	GLB_IN_NACK_STS Global IN Non-periodic NACK Status • 0x0：根据 TXFIFO 的数据使用情况，发送握手信号 • 0x1：不管 TXFIFO 的数据使用情况，Non-periodic IN Eps 发送 NACK 握手信号
1	R/W	0x1	SET_DEV_DISCON Set USB Device Disconnect，设置 Device 进行 disconnect 操作 • 0x0：正常工作 • 0x1：进行 disconnect 操作
0	R/W	0x0	EN_REM_WAKUP Enable Remot Wakeup，使能 USB Devcie 唤醒 USB Host • 0x0：未使能 • 0x1：使能

9.1.5.17. 0x208 USB_LINE_STS

默认值：0x00000002			USB Line 状态寄存器 (USB Line Status)
位域	类型	默认值	描述
31:24	–	–	–
23:22	R	0x0	DAT_LINE_STS Data Line Status，指示目前 USB 数据线的逻辑电平 • 1 指示高电平 • 0 指示低电平 • bit23：D+ 线上的逻辑电平 • bit22：D– 线上的逻辑电平
21:8	R	0x0	RX_FR_NUM

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000002			USB Line 状态寄存器 (USB Line Status)
位域	类型	默认值	描述
			Number of the Received SOF • 在 high speed 时，此域表示 micro Frame number。 • 在 full or low speed 时，此域表示 Frame number。
7:4	–	–	–
3	R	0x0	ERRTIC_ERR Erratic Error，此位用于报告 UMTI+ 任意的错误。如果由于 erratic error 产生的 early suspend，软件只能通过实现 soft disconnect 恢复。
2:1	R	0x1	USB_EN UM_SPEEDUSB Enumerated Speed，指示经过速度的侦测最后 Device 得出的速率 • 0x0：枚举为高速设备 • 0x1：枚举为全速设备 • Others：Reserved
0	R	0x0	DET_SUS_STS Detect Suspend Status USB 侦测到 Suspend Condition 时，此位置 1。

9.1.5.18. 0x20C INEP_INT_MSK

默认值：0x00000000			输入端点中断屏蔽寄存器 (IN EP Interrupt Mask)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	NACK_INT_MSK NACK interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽
12:7	–	–	–
6	R/W	0x0	IN_NACK_EFF_INT_MSK IN Endpoint NACK Effective Mask • 0x0：屏蔽 • 0x1：不屏蔽
5	R/W	0x0	INTOKEN_MIS_INT_MSK IN Token received with EP Mismatch Mask

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			输入端点中断屏蔽寄存器 (IN EP Interrupt Mask)
位域	类型	默认值	描述
			• 0x0：屏蔽 • 0x1：不屏蔽
4	R/W	0x0	RX_INTOKEN_EMPTY_INT_MSK IN Token Received When TxFIFO Empty Mask • 0x0：屏蔽 • 0x1：不屏蔽
3	R/W	0x0	TIME_OUT_INT_MSK Timeout Interrupt Mask (Non-isochronous endpoints) • 0x0：屏蔽 • 0x1：不屏蔽
2	R/W	0x0	AHB_RW_ERR_INT_MSK AHB Read/Write Error Interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽
1	R/W	0x0	DIS_EP_INT_MSK Endpoint Disabled Interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽
0	R/W	0x0	TX_COMP_INT_MSK TX Transfer Completed Interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽

9.1.5.19. 0x210 OUTEP_INT_MSK

默认值：0x00000000			输出端点中断屏蔽寄存器 (OUT EP Interrupt Mask)
位域	类型	默认值	描述
31:15	–	–	–
14	R/W	0x0	NYET_INT_MSK NYET interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			输出端点中断屏蔽寄存器 (OUT EP Interrupt Mask)
位域	类型	默认值	描述
13	R/W	0x0	NACK_INT_MSK NACK interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽
12	R/W	0x0	BABBLE_ERR_INT_MSK Babble Error Interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽
11:7	–	–	–
6	R/W	0x0	B2B_SETUP_INT_MSK Back-to-Back SETUP Packets Received Mask • 0x0：屏蔽 • 0x1：不屏蔽
5	R/W	0x0	STS_PHASE_RX_INT_MSK Status Phase Received Mask • 0x0：屏蔽 • 0x1：不屏蔽
4	R/W	0x0	OUT_TOKEN_EP_DIS_INT_MSK OUT Token Received when Endpoint Disabled Mask • 0x0：屏蔽 • 0x1：不屏蔽
3	R/W	0x0	SETUP_DONE_INT_MSK SETUP Phase Done Mask. Applies to control endpoints only. • 0x0：屏蔽 • 0x1：不屏蔽
2	R/W	0x0	AHB_RW_ERR_INT_MSK AHB Error Mask • 0x0：屏蔽 • 0x1：不屏蔽
1	R/W	0x0	DIS_EP_INT_MSK Endpoint Disabled Interrupt Mask

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			输出端点中断屏蔽寄存器 (OUT EP Interrupt Mask)
位域	类型	默认值	描述
			• 0x0：屏蔽 • 0x1：不屏蔽
0	R/W	0x0	RX_COMP_INT_MSK Transfer Completed Interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽

9.1.5.20. 0x214 USB_EP_INT

默认值：0x00000000			USB 端点中断寄存器 (USB EP Interrupt)
位域	类型	默认值	描述
31:16	R	0x0	OUT_EP_INT OUT Endpoint Interrupt BIT，每位对应一个 OUT EP 的中断状态此中断为该 OUT EP 的总中断，需将该 OUT EP 的所有中断清除才可以清除该中断。 • Bit 16 for OUT Endpoint 0 • Bit 17 for OUT Endpoint 1 • Bit 18 for OUT Endpoint 2 • Bit 19 for OUT Endpoint 3 • Bit 20 for OUT Endpoint 4 其它 bit 无效
15:0	R	0x0	IN_EP_INT IN Endpoint Interrupt BIT，每位对应一个 IN EP 的中断状态此中断为该 IN EP 的总中断，需将该 IN EP 的所有中断清除才可以清除该中断。 • Bit 0 for IN Endpoint 0 • Bit 1 for IN Endpoint 1 • Bit 2 for IN Endpoint 2 • Bit 3 for IN Endpoint 3 • Bit 4 for IN Endpoint 4 其它 bit 无效

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.21. 0x218 USB_EP_INT_MSK

默认值：0x00000000			USB 端点中断屏蔽寄存器 (USB EP Interrupt Mask)
位域	类型	默认值	描述
31:16	R/W	0x0	OUT_EP_INT_MSK OUT Endpoint Interrupt Mask，每位对应一个 OUT EP 的中断屏蔽位，1b'0 表示屏蔽，1b'1 表示不屏蔽。 • Bit 16 for OUT Endpoint 0 • Bit 17 for OUT Endpoint 1 • Bit 18 for OUT Endpoint 2 • Bit 19 for OUT Endpoint 3 • Bit 20 for OUT Endpoint 4 其它 bit 无效
15:0	R/W	0x0	IN_EP_INT_MSK IN Endpoint Interrupt Mask，每位对应一个 IN EP 的中断屏蔽位，1b'0 表示屏蔽，1b'1 表示不屏蔽。 • Bit 0 for IN Endpoint 0Bit 1 for IN Endpoint 1 • Bit 2 for IN Endpoint 2 • Bit 3 for IN Endpoint 3 • Bit 4 for IN Endpoint 4 其它 bit 无效

9.1.5.22. 0x220 IN_EP0_CFG

默认值：0x00008000			输入 EP0 配置寄存器 (IN EP0 Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EP Enable Endpoint，使能 IN EP0，将此位置 1，使能 EP0 发送数据。在 EP0 的 DIS_EP_INT 中断或 TX_COMP_INT 中断出现之前，此位会自清 0。
30	R/WAC	0x0	DIS_EP Disable Endpoint，关闭 IN EP0，需要在 EN_EP = 1 的情况下，才可以对此位置 1。将此位置 1，EP0 停止发送数据，尽管 EP0 的 transfer 没有完成。 需要接收到 EP0 的 DIS_EP_INT 中断，才可以认为 EP0 Disable。在 EP0 disabled 中断出现之前，此位会自清 0。
29:28	–	–	–
27	W	0x0	S_NACK

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00008000			输入 EP0 配置寄存器 (IN EP0 Configure)
位域	类型	默认值	描述
			Set NACK，配置 NACK，此位置 1 设置 EP0 的 NACK • 0x0：无操作 • 0x1：Control EP0 发送 NACK 握手信号
26	W	0x0	C_NACK Clear NACK，清除 NACK，此位置 1，清除 EP0 的 NACK 位 • 0x0：无操作 • 0x1：清除 Control EP0 的 NACK 位
25:22	R/W	0x0	TXFIFO_NUM TXFIFO Number，IN EP0 对应 Non-periodic TxFIFO，因此此域一直为 0，无需配置。
21	R/WAC	0x0	EN_STALL Enable STALL Handshake，此位置 1 发送 Stall 握手信号。Device core 会在收到 SETUP Token 后会将此位清 0。另外如果 NACK 与 Stall 同时置位，发送 Stall 握手信号的优先级更高。 • 0x0：无操作 • 0x1：发送 Stall 握手信号
20	–	–	–
19:18	R	0x0	EP0_TYPE Endpoint0， TypeEP0 的类型，这里为只读位，EP0 总是为 Control 类型的端点。
17	R	0x0	IN_EP0_NACK_STS IN Endpoint0 NACK Status，IN EP0 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EP0 发送非 NACK 握手信号 • 0x1：EP0 回复 NACK 握手信号 **注：** 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	–	–	–
15	R	0x1	ACT_EP Active Endpoint，对于 EP0 此位一直为 1，表示 control IN EP0 一直处于活跃的状态。
14:11	R/W	0x0	NXT_TX_EP Next Transmit Endpoint，配置下一个发送的 IN EP Number • 0x0：IN EP0 • 0x1：IN EP1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00008000			输入 EP0 配置寄存器 (IN EP0 Configure)
位域	类型	默认值	描述
			• 0x2：IN EP2 • 0x3：IN EP3 • 0x4：IN EP4 • Others：Reserved **注：** 此位仅适用于在 DMA 模式下且采用 Non-periodic FIFO 的 IN Ep。
10:2	–	–	–
1:0	R/W	0x0	MPS Maximum Packet Size，IN EP0 的最大 Packet Size • 0x0：64 bytes • 0x1：32 bytes • 0x2：16 bytes • 0x3：8 bytes

9.1.5.23. 0x0224 IN_EP1_CFG

默认值：0x00000000			IN EP1 配置寄存器 (IN EP1 Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EP Enable Endpoint，使能 IN EP1，将此位置 1，使能 EP2 发送数据。在 EP1 的 DIS_EP_INT 中断或 TX_COMP_INT 中断出现之前，此位会自清 0。
30	R/WAC	0x0	DIS_EP Disable Endpoint，关闭 IN EP1，需要在 EN_EP = 1 的情况下，才可以对此位置 1。将此位置 1，EP1 停止发送数据，尽管 EP1 的 transfer 没有完成。 需要接收到 EP1 的 DIS_EP_INT 中断，才可以认为 EP1 Disable。在 EP1 disabled 中断出现之前，此位会自清 0。
29	W	0x0	S_DATA1 Set DATA1 PID，只适用 interrupt/bulk 类型的 IN EPs，此位置 1，PID 域选择 DATA1 • 0x0：无操作 • 0x1：PID 域选择 DATA1 S_ISO_ODD_FR Set Isochronous Odd (micro) frame，只适用 isochronous INEPs，此位置 1，EO_FrNum 域选择奇数帧

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EP1 配置寄存器 (IN EP1 Configure)
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：EO_FrNum 域选择奇数帧
28	W	0x0	S_DATA0 Set DATA0 PID，只适用 interrupt/ bulk 类型的 IN EPs，此位置 1，PID 域选择 DATA0 • 0x0：无操作 • 0x1：PID 域选择 DATA0 SS_ISO_EVEN_FR Set Isochronous Even (micro) frame，只适用 isochronous INEPs，此位置 1，EO_FrNum 域选择偶数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择偶数帧
27	W	0x0	S_NACK Set NACK，配置 NACK，此位置 1 设置 EP1 的 NACK • 0x0：无操作 • 0x1：EP1 发送 NACK 握手信号
26	W	0x0	C_NACK Clear NACK，此位置 1，清除 EP1 的 NACK 握手信号 • 0x0：无操作 • 0x1：清除 IN EP1 的 NACK 握手信号
25:22	R/W	0x0	TXFIFO_NUM TXFIFO Number，IN EP 所对应采用的 TXFIFO • 0x0：Non-periodic TxFIFO • 0x1：Specified Periodic TxFIFO number 1 • 0x3：Specified Periodic TxFIFO number 2 • Others：Reserved
21	R/W	0x0	EN_STALL Enable STALL Handshake，此位置 1 发送 Stall 握手信号，不适用 Isochronous 类型 Endpoint。Device core 会在收到 SETUP Token 后会将此位清 0。另外如果 NACK 与 Stall 同时置位，发送 Stall 握手信号的优先级更高 • 0x0：无操作 • 0x1：发送 Stall 握手信号
20	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EP1 配置寄存器 (IN EP1 Configure)
位域	类型	默认值	描述
19:18	R/W	0x0	EP_TYPE_SEL Endpoint Type Select，EP 类型选择 • 0x0：Control • 0x1：Isochronous • 0x2：Bulk • 0x3：Interrupt
17	R	0x0	IN_EP_NACK_STS IN Endpoint NACK Status，IN EP 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EP 发送非 NACK 握手信号 • 0x1：EP 回复 NACK 握手信号 **注：** 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	R	0x0	DATA_PID_STS Endpoint Data PID Status，适用 interrupt/ bulk IN EPs • 0x0：DATA0 • 0x1：DATA1 EO_FRNUM_STS Even/Odd Frame Number Status，适用 isochronous IN EPs • 0x0：偶数帧 • 0x1：奇数帧
15	R/WAC	0x0	ACT_EP ，Active Endpoint，EP 是否处于活跃工作状态，在 USB Data Line 出现 USB RESET 命令后，此位会自动清 0 • 0x0：未活跃 • 0x1：活跃
14:11	R/W	0x0	NXT_TX_EP Next Transmit Endpoint，配置下一个发送的 IN EP Number • 0x0：IN EP0 • 0x1：IN EP1 • 0x2：IN EP2 • 0x3：IN EP3

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EP1 配置寄存器 (IN EP1 Configure)
位域	类型	默认值	描述
			• 0x4：IN EP4 • Others：Reserved **注：** 此位仅适用于在 DMA 模式下且采用 Non-periodic FIFO 的 IN Ep。
10:0	R/W	0x0	MPS Maximum Packet Size，IN EP2 的最大 Packet Size，单位是 Byte。

9.1.5.24. 0x0228 IN_EP2_CFG

默认值：0x00000000			IN EP2 配置寄存器 (IN EP2 Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EP Enable Endpoint，使能 IN EP2，将此位置 1，使能 EP2 发送数据。在 EP2 的 DIS_EP_INT 中断或 TX_COMP_INT 中断出现之前，此位会自清 0。
30	R/WAC	0x0	DIS_EP Disable Endpoint，关闭 IN EP2，需要在 EN_EP = 1 的情况下，才可以对此位置 1。将此位置 1，EP2 停止发送数据，尽管 EP2 的 transfer 没有完成。 需要接收到 EP2 的 DIS_EP_INT 中断，才可以认为 EP2 Disable。在 EP2 disabled 中断出现之前，此位会自清 0。
29	W	0x0	S_DATA1 Set DATA1 PID，只适用 interrupt/bulk 类型的 IN EPs，此位置 1，PID 域选择 DATA1 • 0x0：无操作 • 0x1：PID 域选择 DATA1 S_ISO_ODD_FR Set Isochronous Odd (micro) frame，只适用 isochronous INEPs，此位置 1，EO_FrNum 域选择奇数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择奇数帧
28	W	0x0	S_DATA0 Set DATA0 PID，只适用 interrupt/ bulk 类型的 IN EPs，此位置 1，PID 域选择 DATA0 • 0x0：无操作 • 0x1：PID 域选择 DATA0 SS_ISO_EVEN_FR

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EP2 配置寄存器 (IN EP2 Configure)
位域	类型	默认值	描述
			Set Isochronous Even (micro) frame，只适用 isochronous INEPs，此位置 1，EO_FrNum 域选择偶数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择偶数帧
27	W	0x0	S_NACK Set NACK，配置 NACK，此位置 1 设置 EP2 的 NACK • 0x0：无操作 • 0x1：EP2 发送 NACK 握手信号
26	W	0x0	C_NACK Clear NACK，此位置 1，清除 EP2 的 NACK 握手信号 • 0x0：无操作 • 0x1：清除 IN EP2 的 NACK 握手信号
25:22	R/W	0x0	TXFIFO_NUM TXFIFO Number，IN EP 所对应采用的 TXFIFO • 0x0：Non-periodic TxFIFO • 0x1：Specified Periodic TxFIFO number 1 • 0x3：Specified Periodic TxFIFO number 2 • Others：Reserved
21	R/W	0x0	EN_STALL Enable STALL Handshake，此位置 1 发送 Stall 握手信号，不适用 Isochronous 类型 Endpoint。Device core 会在收到 SETUP Token 后会将此位清 0。另外如果 NACK 与 Stall 同时置位，发送 Stall 握手信号的优先级更高 • 0x0：无操作 • 0x1：发送 Stall 握手信号
20	–	–	–
19:18	R/W	0x0	EP_TYPE_SEL Endpoint Type Select，EP 类型选择 • 0x0：Control • 0x1：Isochronous • 0x2：Bulk • 0x3：Interrupt
17	R	0x0	IN_EP_NACK_STS

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EP2 配置寄存器 (IN EP2 Configure)
位域	类型	默认值	描述
			IN Endpoint NACK Status，IN EP 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EP 发送非 NACK 握手信号 • 0x1：EP 回复 NACK 握手信号 **注：** 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	R	0x0	DATA_PID_STS Endpoint Data PID Status，适用 interrupt/ bulk IN EPs • 0x0：DATA0 • 0x1：DATA1 EO_FRNUM_STS Even/Odd Frame Number Status，适用 isochronous IN EPs • 0x0：偶数帧 • 0x1：奇数帧
15	R/WAC	0x0	ACT_EP ，Active Endpoint，EP 是否处于活跃工作状态，在 USB Data Line 出现 USB RESET 命令后，此位会自动清 0 • 0x0：未活跃 • 0x1：活跃
14:11	R/W	0x0	NXT_TX_EP Next Transmit Endpoint，配置下一个发送的 IN EP Number • 0x0：IN EP0 • 0x1：IN EP1 • 0x2：IN EP2 • 0x3：IN EP3 • 0x4：IN EP4 • Others：Reserved **注：** 此位仅适用于在 DMA 模式下且采用 Non-periodic FIFO 的 IN Ep。
10:0	R/W	0x0	MPS Maximum Packet Size，IN EP2 的最大 Packet Size，单位是 Byte。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.25. 0x022C IN_EP3_CFG

默认值：0x00000000			IN EP3 配置寄存器 (IN EP3 Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EP Enable Endpoint，使能 IN EP3，将此位置 1，使能 EP3 发送数据。在 EP3 的 DIS_EP_INT 中断或 TX_COMP_INT 中断出现之前，此位会自清 0。
30	R/WAC	0x0	DIS_EP Disable Endpoint，关闭 IN EP3，需要在 EN_EP = 1 的情况下，才可以对此位置 1。 将此位置 1，EP3 停止发送数据，尽管 EP3 的 transfer 没有完成。需要接收到 EP3 的 DIS_EP_INT 中断，才可以认为 EP3 Disable。在 EP3 disabled 中断出现之前，此位会自清 0。
29	W	0x0	S_DATA1 Set DATA1 PID，只适用 interrupt/ bulk 类型的 IN EPs，此位置 1，PID 域选择 DATA1 • 0x0：无操作 • 0x1：PID 域选择 DATA1 S_ISO_ODD_FR Set Isochronous Odd (micro) frame，只适用 isochronous INEPs，此位置 1，EO_FrNum 域选择奇数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择奇数帧
28	W	0x0	S_DATA0 Set DATA0 PID，只适用 interrupt/ bulk 类型的 IN EPs，此位置 1，PID 域选择 DATA0 • 0x0：无操作 • 0x1：PID 域选择 DATA0 SS_ISO_EVEN_FR Set Isochronous Even (micro) frame，只适用 isochronous INEPs，此位置 1，EO_FrNum 域选择偶数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择偶数帧
27	W	0x0	S_NACK Set NACK，配置 NACK，此位置 1 设置 EP3 的 NACK • 0x0：无操作 • 0x1：EP3 发送 NACK 握手信号
26	W	0x0	C_NACK Clear NACK，此位置 1，清除 EP3 的 NACK 握手信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EP3 配置寄存器 (IN EP3 Configure)
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：清除 IN EP3 的 NACK 握手信号
25:22	R/W	0x0	TXFIFO_NUM TXFIFO Number，IN EP 所对应采用的 TXFIFO • 0x0：Non-periodic TxFIFO • 0x1：Specified Periodic TxFIFO number 1 • 0x3：Specified Periodic TxFIFO number 2 • Others：Reserved
21	R/W	0x0	EN_STALL Enable STALL Handshake，此位置 1 发送 Stall 握手信号，不适用 Isochronous 类型 Endpoint。Device core 会在收到 SETUP Token 后会将此位清 0。另外如果 NACK 与 Stall 同时置位，发送 Stall 握手信号的优先级更高 • 0x0：无操作 • 0x1：发送 Stall 握手信号
20	–	–	–
19:18	R/W	0x0	EP_TYPE_SEL Endpoint Type Select，EP 类型选择 • 0x0：Control • 0x1：Isochronous • 0x2：Bulk • 0x3：Interrupt
17	R	0x0	IN_EP_NACK_STS IN Endpoint NACK Status，IN EP 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EP 发送非 NACK 握手信号 • 0x1：EP 回复 NACK 握手信号 **注：** 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	R	0x0	DATA_PID_STS Endpoint Data PID Status，适用 interrupt/ bulk IN EPs • 0x0：DATA0 • 0x1：DATA1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EP3 配置寄存器 (IN EP3 Configure)
位域	类型	默认值	描述
			EO_FRNUM_STS Even/Odd Frame Number Status，适用 isochronous IN EPs • 0x0：偶数帧 • 0x1：奇数帧
15	R/WAC	0x0	ACT_EP Active Endpoint，EP 是否处于活跃工作状态，在 USB Data Line 出现 USB RESET 命令后，此位会自动清 0 • 0x0：未活跃 • 0x1：活跃
14:11	R/W	0x0	NXT_TX_EP Next Transmit Endpoint，配置下一个发送的 IN EP Number • 0x0：IN EP0 • 0x1：IN EP1 • 0x2：IN EP2 • 0x3：IN EP3 • 0x4：IN EP4 • Others：Reserved **注：** 此位仅适用于在 DMA 模式下且采用 Non-periodic FIFO 的 IN Ep。
10:0	R/W	0x0	MPS Maximum Packet Size，IN EP3 的最大 Packet Size，单位是 Byte。

9.1.5.26. 0x0230 IN_EP4_CFG

默认值：0x00000000			IN EP4 配置寄存器 (IN EP4 Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EP Enable Endpoint，使能 IN EP4，将此位置 1，使能 EP4 发送数据。在 EP4 的 DIS_EP_INT 中断或 TX_COMP_INT 中断出现之前，此位会自清 0。
30	R/WAC	0x0	DIS_EP Disable Endpoint，关闭 IN EP4，需要在 EN_EP = 1 的情况下，才可以对此位置 1。将此位置 1， EP4 停止发送数据，尽管 EP4 的 transfer 没有完成。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EP4 配置寄存器 (IN EP4 Configure)
位域	类型	默认值	描述
			需要接收到 EP4 的 DIS_EP_INT 中断，才可以认为 EP4 Disable。在 EP4 disabled 中断出现之前，此位会自清 0。
29	W	0x0	S_DATA1 Set DATA1 PID，只适用 interrupt/ bulk 类型的 EPs，此位置 1，PID 域选择 DATA1 • 0x0：无操作 • 0x1：PID 域选择 DATA1 S_ISO_ODD_FR Set Isochronous Odd (micro) frame，只适用 isochronous INEPs，此位置 1，EO_FrNum 域选择奇数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择奇数帧
28	W	0x0	S_DATA0 Set DATA0 PID，只适用 interrupt/ bulk 类型的 IN EPs，此位置 1，PID 域选择 DATA0 • 0x0：无操作 • 0x1：PID 域选择 DATA0 SS_ISO_EVEN_FR Set Isochronous Even (micro) frame，只适用 isochronous INEPs，此位置 1，EO_FrNum 域选择偶数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择偶数帧
27	W	0x0	S_NACK Set NACK，配置 NACK，此位置 1 设置 EP4 的 NACK • 0x0：无操作 • 0x1：EP1 发送 NACK 握手信号
26	W	0x0	C_NACK Clear NACK，此位置 1，清除 EP4 的 NACK 握手信号 • 0x0：无操作 • 0x1：清除 IN EP1 的 NACK 握手信号
25:22	R/W	0x0	TXFIFO_NUM TXFIFO Number，IN EP 所对应采用的 TXFIFO • 0x0：Non-periodic TxFIFO • 0x1：Specified Periodic TxFIFO number 1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EP4 配置寄存器 (IN EP4 Configure)
位域	**类型**	**默认值**	**描述**
			• 0x3：Specified Periodic TxFIFO number 2 • Others：Reserved
21	R/W	0x0	EN_STALL Enable STALL Handshake，此位置 1 发送 Stall 握手信号，不适用 Isochronous 类型 Endpoint。Device core 会在收到 SETUP Token 后会将此位清 0。另外如果 NACK 与 Stall 同时置位，发送 Stall 握手信号的优先级更高 • 0x0：无操作 • 0x1：发送 Stall 握手信号
20	–	–	–
19:18	R/W	0x0	EP_TYPE_SEL Endpoint Type Select，EP 类型选择 • 0x0：Control • 0x1：Isochronous • 0x2：Bulk • 0x3：Interrupt
17	R	0x0	IN_EP_NACK_STS IN Endpoint NACK Status，IN EP 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EP 发送非 NACK 握手信号 • 0x1：EP 回复 NACK 握手信号 **注：** 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	R	0x0	DATA_PID_STS Endpoint Data PID Status，适用 interrupt/ bulk IN EPs • 0x0：DATA0 • 0x1：DATA1 EO_FRNUM_STS Even/Odd Frame Number Status，适用 isochronous IN EPs • 0x0：偶数帧 • 0x1：奇数帧
15	R/WAC	0x0	ACT_EP Active Endpoint，EP 是否处于活跃工作状态，在 USB Data Line 出现 USB RESET 命令后，此位会自动清 0

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EP4 配置寄存器 (IN EP4 Configure)
位域	类型	默认值	描述
			• 0x0：未活跃 • 0x1：活跃
14:11	R/W	0x0	NXT_TX_EP Next Transmit Endpoint，配置下一个发送的 IN EP Number • 0x0：IN EP0 • 0x1：IN EP1 • 0x2：IN EP2 • 0x3：IN EP3 • 0x4：IN EP4 • Others：Reserved **注：** 此位仅适用于在 DMA 模式下且采用 Non-periodic FIFO 的 IN Ep。
10:0	R/W	0x0	MPS Maximum Packet Size，IN EP4 的最大 Packet Size，单位是 Byte。

9.1.5.27. 0x240 OUT_EP0_CFG

默认值：0x00008000			OUT EP1 配置寄存器 (OUT EP1 Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EPEnable Endpoint，使能 OUT EP1 ，将此位置 1，使能 EP1 接收数据。在 OUT EP1 的 SETUP_DONE_INT 中断、DIS_EP_INT 中断或 RX_COMP_INT 中断出现之前，此位会自清 0。
30	R	0x0	DIS_EPDisable Endpoint，关闭 OUT EP1，软件无法对此位进行写操作，无法关闭 OUT EP1。
29:28	–	–	–
27	W	0x0	S_NACKSet NACK，此位置 1，设置 OUT EP1 发送 NACK • 0x0：无操作 • 0x1：Control EP1 发送 NACK 握手信号
26	W	0x0	C_NACKClear NACK，此位置 1，清除 EP1 NACK 握手信号 • 0x0：无操作 • 0x1：清除 Control EP1 的 NACK 握手信号
25:22	–	–	–
21	R/WAC	0x0	EN_STALLEnable STALL Handshake，此位置 1 发送 Stall 握手信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00008000			OUT EP1 配置寄存器 (OUT EP1 Configure)
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：发送 Stall 握手信号 Device core 会在收到 SETUP Token 后会将此位清 0。如果 NACK 与 Stall 信号同时设置，发送 Stall 握手信号的优先级更高。另外，不管此位的设置情况，Device core 只要收到 SETUP 数据包，就会回复 ACK 握手信号。
20	R/W	0x0	EN_SNOOPEnable Snoop Mode，配置此位可以使得 EP1 进入 Snoop mode。在 Snoop 模式下，USB Device 不会检查接收的 OUT packet 是否正确 • 0x0：未进入 Snoop mode • 0x1：进入 Snoop mode
19:18	R	0x0	EP1_TYPEEndpoint0 Type，EP1 一直为 Control 类型，此 bit 不需配置。
17	R	0x0	OUT_EP1_NACK_STSOUT Endpoint0 NACK Status，OUT EP1 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EP1 发送非 NACK 握手信号 • 0x1：EP1 回复 NACK 握手信号 **注：** 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	–	–	–
15	R	0x1	ACT_EPActive Endpoint，对于 EP1 此位一直为 1，表示 control OUT EP1 一直处于活跃的状态。
14:2	–	–	–
1:0	R/W	0x0	MPSMaximum Packet SizeOUT EP1 的最大 Packet Size • 0x0：64 bytes • 0x1：32 bytes • 0x2：16 bytes • 0x3：8 bytes

9.1.5.28. 0x244 OUT_EP1_CFG

默认值：0x00000000			OUT EP1 配置寄存器 (OUT EP1 Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EP Enable Endpoint，使能 OUT EP1，将此位置 1，使能 EP1 接收数据。在 OUT EP1 的 SETUP_DONE_INT 中断、DIS_EP_INT 中断或 RX_COMP_INT 中断出现之前，此位会自清 0。
30	R/WAC	0x0	DIS_EP

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP1 配置寄存器 (OUT EP1 Configure)
位域	类型	默认值	描述
			Disable Endpoint，关闭 OUT EP1。
29	W	0x0	S_DATA1 Set DATA1 PID，只适用 interrupt/ bulk 类型的 OUT EPs，此位置 1，PID 域选择 DATA1 • 0x0：无操作 • 0x1：PID 域选择 DATA1 S_ISO_ODD_FR Set Isochronous Odd (micro) frame，只适用 isochronous OUTEPs，此位置 1，EO_FrNum 域选择奇数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择奇数帧
28	W	0x0	S_DATA0 Set DATA0 PID，只适用 interrupt/ bulk 类型的 OUT EPs，此位置 1，PID 域选择 DATA0 • 0x0：无操作 • 0x1：PID 域选择 DATA0 S_ISO_EVEN_FR Set Isochronous Even (micro) frame，只适用 isochronous OUTEPs，此位置 1，EO_FrNum 域选择偶数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择偶数帧
27	W	0x0	S_NACK Set NACK，配置 NACK，此位置 1 设置 EP1 的 NACK • 0x0：无操作 • 0x1：EP1 发送 NACK 握手信号
26	W	0x0	C_NACK Clear NACK，此位置 1，清除 EP1 的 NACK 握手信号 • 0x0：无操作 • 0x1：清除 IN EP1 的 NACK 握手信号
25:22	–	–	–
21	R/W	0x0	EN_STALL Enable STALL Handshake，此位置 1 发送 Stall 握手信号，不适用 Isochronous 类型 Endpoint。Device core 会在收到 SETUP Token 后会将此位清 0。另外如果 NACK 与 Stall 同时置位，发送 Stall 握手信号的优先级更高

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP1 配置寄存器 (OUT EP1 Configure)
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：发送 Stall 握手信号
20	R/W	0x0	EN_SNOOP Enable Snoop Mode，配置此位可以使得 EP1 进入 Snoop mode。在 Snoop 模式下，USB Device 不会检查接收的 OUT packet 是否正确 • 0x0：未进入 Snoop mode • 0x1：进入 Snoop mode
19:18	R/W	0x0	EP_TYPE_SEL Endpoint Type Select，EP 类型选择 • 0x0：Control • 0x1：Isochronous • 0x2：Bulk • 0x3：Interrupt
17	R	0x0	OUT_EP_NACK_STS OUT Endpoint NACK Status，OUT EP 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EP 发送非 NACK 握手信号 • 0x1：EP 回复 NACK 握手信号 **注：** 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	R	0x0	DATA_PID_STS Endpoint Data PID Status，适用 interrupt/ bulk OUT EPs • 0x0：DATA0 • 0x1：DATA1 EO_FRNUM_STS Even/Odd Frame Number Status，适用 isochronous OUT EPs • 0x0：偶数帧 • 0x1：奇数帧
15	R/WAC	0x0	ACT_EP Active Endpoint，EP 是否处于活跃工作状态，在 USB Data Line 出现 RESET 命令后，此位会自动清 0

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP1 配置寄存器 (OUT EP1 Configure)
位域	类型	默认值	描述
			• 0x0：未活跃 • 0x1：活跃
14:11	–	–	–
10:0	R/W	0x0	MPS Maximum Packet Size，OUT EP1 的最大 Packet Size，单位是 Byte。

9.1.5.29. 0x248 OUT_EP2_CFG

默认值：0x00000000			OUT EP2 配置寄存器 (OUT EP2 Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EP Enable Endpoint，使能 OUT EP2，将此位置 1，使能 EP2 接收数据。在 OUT EP2 的 SETUP_DONE_INT 中断、DIS_EP_INT 中断或 RX_COMP_INT 中断出现之前，此位会自清 0。
30	R/WAC	0x0	DIS_EP Disable Endpoint，关闭 OUT EP2。
29	W	0x0	S_DATA1 Set DATA1 PID，只适用 interrupt/ bulk 类型的 OUT EPs，此位置 1，PID 域选择 DATA1 • 0x0：无操作 • 0x1：PID 域选择 DATA1 S_ISO_ODD_FR Set Isochronous Odd (micro) frame，只适用 isochronous OUTEPs，此位置 1，EO_FrNum 域选择奇数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择奇数帧
28	W	0x0	S_DATA0 Set DATA0 PID，只适用 interrupt/ bulk 类型的 OUT EPs，此位置 1，PID 域选择 DATA0 • 0x0：无操作 • 0x1：PID 域选择 DATA0 S_ISO_EVEN_FR Set Isochronous Even (micro) frame，只适用 isochronous OUTEPs，此位置 1，EO_FrNum 域选择偶数帧

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP2 配置寄存器 (OUT EP2 Configure)
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：EO_FrNum 域选择偶数帧
27	W	0x0	S_NACK Set NACK，配置 NACK，此位置 1 设置 EP2 的 NACK • 0x0：无操作 • 0x1：EP2 发送 NACK 握手信号
26	W	0x0	C_NACK Clear NACK，此位置 1，清除 EP2 的 NACK 握手信号 • 0x0：无操作 • 0x1：清除 IN EP2 的 NACK 握手信号
25:22	–	–	–
21	R/W	0x0	EN_STALL Enable STALL Handshake，此位置 1 发送 Stall 握手信号，不适用 Isochronous 类型 Endpoint。Device core 会在收到 SETUP Token 后会将此位清 0。另外如果 NACK 与 Stall 同时置位，发送 Stall 握手信号的优先级更高 • 0x0：无操作 • 0x1：发送 Stall 握手信号
20	R/W	0x0	EN_SNOOP Enable Snoop Mode，配置此位可以使得 EP2 进入 Snoop mode。在 Snoop 模式下，USB Device 不会检查接收的 OUT packet 是否正确 • 0x0：未进入 Snoop mode • 0x1：进入 Snoop mode
19:18	R/W	0x0	EP_TYPE_SEL Endpoint Type Select，EP 类型选择 • 0x0：Control • 0x1：Isochronous • 0x2：Bulk • 0x3：Interrupt
17	R	0x0	OUT_EP_NACK_STS OUT Endpoint NACK Status，OUT EP 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EP 发送非 NACK 握手信号 • 0x1：EP 回复 NACK 握手信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP2 配置寄存器 (OUT EP2 Configure)
位域	类型	默认值	描述
			注： 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	R	0x0	DATA_PID_STS Endpoint Data PID Status，适用 interrupt/ bulk OUT EPs • 0x0：DATA0 • 0x1：DATA1 EO_FRNUM_STS Even/ Odd Frame Number Status，适用 isochronous OUT EPs • 0x0：偶数帧 • 0x1：奇数帧
15	R/WAC	0x0	ACT_EP Active Endpoint，EP 是否处于活跃工作状态，在 USB Data Line 出现 RESET 命令后，此位会自动清 0 • 0x0：未活跃 • 0x1：活跃
14:11	–	–	–
10:0	R/W	0x0	MPS Maximum Packet Size，OUT EP2 的最大 Packet Size，单位是 byte。

9.1.5.30. 0x24C OUT_EP3_CFG

默认值：0x00000000			OUT EP3 配置寄存器 (OUT EP3 Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EP Enable Endpoint，使能 OUT EP3，将此位置 1，使能 EP3 接收数据。在 OUT EP3 的 SETUP_DONE_INT 中断、DIS_EP_INT 中断或 RX_COMP_INT 中断出现之前，此位会自清 0。
30	R/WAC	0x0	DIS_EP Disable Endpoint，关闭 OUT EP3。
29	W	0x0	S_DATA1 Set DATA1 PID，只适用 interrupt/ bulk 类型的 OUT EPs，此位置 1，PID 域选择 DATA1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP3 配置寄存器 (OUT EP3 Configure)
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：PID 域选择 DATA1 S_ISO_ODD_FR Set Isochronous Odd (micro) frame，只适用 isochronous OUTEPs，此位置 1，EO_FrNum 域选择奇数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择奇数帧
28	W	0x0	S_DATA0 Set DATA0 PID，只适用 interrupt/ bulk 类型的 OUT EPs，此位置 1，PID 域选择 DATA0 • 0x0：无操作 • 0x1：PID 域选择 DATA0 S_ISO_EVEN_FR Set Isochronous Even (micro) frame，只适用 isochronous OUTEPs，此位置 1，EO_FrNum 域选择偶数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择偶数帧
27	W	0x0	S_NACK Set NACK，配置 NACK，此位置 1 设置 EP3 的 NACK • 0x0：无操作 • 0x1：EP3 发送 NACK 握手信号
26	W	0x0	C_NACK Clear NACK，此位置 1，清除 EP3 的 NACK 握手信号 • 0x0：无操作 • 0x1：清除 IN EP3 的 NACK 握手信号
25:22	–	–	–
21	R/W	0x0	EN_STALL Enable STALL Handshake，此位置 1 发送 Stall 握手信号，不适用 Isochronous 类型 Endpoint。Device core 会在收到 SETUP Token 后会将此位清 0。另外如果 NACK 与 Stall 同时置位，发送 Stall 握手信号的优先级更高 • 0x0：无操作 • 0x1：发送 Stall 握手信号
20	R/W	0x0	EN_SNOOP

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP3 配置寄存器 (OUT EP3 Configure)
位域	类型	默认值	描述
			Enable Snoop Mode，配置此位可以使得 EP3 进入 Snoop mode。在 Snoop 模式下，USB Device 不会检查接收的 OUT packet 是否正确 • 0x0：未进入 Snoop mode • 0x1：进入 Snoop mode
19:18	R/W	0x0	EP_TYPE_SEL Endpoint Type Select，EP 类型选择 • 0x0：Control • 0x1：Isochronous • 0x2：Bulk • 0x3：Interrupt
17	R	0x0	OUT_EP_NACK_STS OUT Endpoint NACK Status，OUT EP 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EP 发送非 NACK 握手信号 • 0x1：EP 回复 NACK 握手信号 **注：** 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	R	0x0	DATA_PID_STS Endpoint Data PID Status，适用 interrupt/ bulk OUT EPs • 0x0：DATA0 • 0x1：DATA1 EO_FRNUM_STS Even/Odd Frame Number Status，适用 isochronous OUT EPs • 0x0：偶数帧 • 0x1：奇数帧
15	R/WAC	0x0	ACT_EP Active Endpoint，EP 是否处于活跃工作状态，在 USB Data Line 出现 RESET 命令后，此位会自动清 0 • 0x0：未活跃 • 0x1：活跃
14:11	–	–	–
10:0	R/W	0x0	MPS

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP3 配置寄存器 (OUT EP3 Configure)
位域	类型	默认值	描述
			Maximum Packet Size，OUT EP3 的最大 Packet Size，单位是 Byte。

9.1.5.31. 0x250 OUT_EP4_CFG

默认值：0x00000000			OUT EP4 配置寄存器 (OUT EP4 Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EP Enable Endpoint，使能 OUT EP4，将此位置 1，使能 EP4 接收数据。在 OUT EP4 的 SETUP_DONE_INT 中断、DIS_EP_INT 中断或 RX_COMP_INT 中断出现之前，此位会自清 0。
30	R/WAC	0x0	DIS_EP Disable Endpoint，关闭 OUT EP4。
29	W	0x0	S_DATA1 Set DATA1 PID，只适用 interrupt/ bulk 类型的 OUT EPs，此位置 1，PID 域选择 DATA1 • 0x0：无操作 • 0x1：PID 域选择 DATA1 S_ISO_ODD_FR Set Isochronous Odd (micro) frame，只适用 isochronous OUTEPs，此位置 1，EO_FrNum 域选择奇数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择奇数帧
28	W	0x0	S_DATA0 Set DATA0 PID，只适用 interrupt/ bulk 类型的 OUT EPs，此位置 1，PID 域选择 DATA0 • 0x0：无操作 • 0x1：PID 域选择 DATA0 S_ISO_EVEN_FR Set Isochronous Even (micro) frame，只适用 isochronous OUTEPs，此位置 1，EO_FrNum 域选择偶数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择偶数帧
27	W	0x0	S_NACK Set NACK，配置 NACK，此位置 1 设置 EP4 的 NACK

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP4 配置寄存器 (OUT EP4 Configure)
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：EP4 发送 NACK 握手信号
26	W	0x0	C_NACK Clear NACK，此位置 1，清除 EP4 的 NACK 握手信号 • 0x0：无操作 • 0x1：清除 IN EP4 的 NACK 握手信号
25:22	–	–	–
21	R/W	0x0	EN_STALL Enable STALL Handshake，此位置 1 发送 Stall 握手信号，不适用 Isochronous 类型 Endpoint。Device core 会在收到 SETUP Token 后会将此位清 0。另外如果 NACK 与 Stall 同时置位，发送 Stall 握手信号的优先级更高 • 0x0：无操作 • 0x1：发送 Stall 握手信号
20	R/W	0x0	EN_SNOOP Enable Snoop Mode，配置此位可以使得 EP4 进入 Snoop mode。在 Snoop 模式下，USB Device 不会检查接收的 OUT packet 是否正确 • 0x0：未进入 Snoop mode • 0x1：进入 Snoop mode
19:18	R/W	0x0	EP_TYPE_SEL Endpoint Type Select，EP 类型选择 • 0x0：Control • 0x1：Isochronous • 0x2：Bulk • 0x3：Interrupt
17	R	0x0	OUT_EP_NACK_STS OUT Endpoint NACK Status，OUT EP 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EP 发送非 NACK 握手信号 • 0x1：EP 回复 NACK 握手信号 **注：** 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	R	0x0	DATA_PID_STS Endpoint Data PID Status，适用 interrupt/ bulk OUT EPs

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP4 配置寄存器 (OUT EP4 Configure)
位域	类型	默认值	描述
			• 0x0：DATA0 • 0x1：DATA1 EO_FRNUM_STS Even/Odd Frame Number Status，适用 isochronous OUT EPs • 0x0：偶数帧 • 0x1：奇数帧
15	R/WAC	0x0	ACT_EP Active Endpoint，EP 是否处于活跃工作状态，在 USB Data Line 出现 RESET 命令后，此位会自动清 0 • 0x0：未活跃 • 0x1：活跃
14:11	–	–	–
10:0	R/W	0x0	MPS Maximum Packet Size，OUT EP4 的最大 Packet Size，单位是 Byte。

9.1.5.32. 0x260 IN_EP0_INT

默认值：0x00000080			IN EP1 中断状态寄存器 (IN EP1 Interrupt Status)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W1C	0x0	NACK_INTNACK Interrupt，NACK 中断，当 NACK 信号发送出去，此位置 1。另外，如果 Isochronous IN EP 由于 TxFIFO 数据空间不足发送了 0 长度包，同样会产生此中断。
12	R/W1C	0x0	BABBLE_ERR_INTBabble Error Interrupt，Babble 错误中断，当 EP1 接收到 BabbleError，此位置 1。
11:8	–	–	–
7	R/W1C	0x0	TXFIFO_EMP_INTTXFIFO Empty Interrupt，EP1 对应的 TXFIFO 空中断。此中断位在 TxFIFO 出现半空或全空时置 1。TXFIFO 空中断的阈值由 NP_TFTH 决定。
6	R/W1C	0x0	IN_NACK_EFF_INTIN Endpoint NACK Effective Interrupt，此位只适用 IN EP。在对 C_NACK 置位前，此位需要先进行写 1 清 0。此中断位表示 IN EP 的 S_NACK 设置生效。此中断位不能保证 NACK 握手信号已发送到 USB 上。STALL 位的优先级会比 NACK 的优先级高。
5	R/W1C	0x0	INTOKEN_MIS_INTIN Token Received with EP Mismatch，只适用于采用 Non-periodicFIFO 的 IN Eps。指示 Non-periodic TxFIFO 的数据与 EP 端点不匹配。
4	R/W1C	0x0	RX_INTOKEN_EMPTY_INTIN Token Received when TxFIFO is Empty，此中断位表示 EP 在收到 IN Token 的时候，对应的 TxFIFO 为空。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			IN EP1 中断状态寄存器 (IN EP1 Interrupt Status)
位域	类型	默认值	描述
3	R/W1C	0x0	TIME_OUT_INTTimeout Interrupt，只适用于控制 IN EP。此位用于指示 EP 收到上次 IN Token 后，USB 检测到超时的状态出现。
2	R/W1C	0x0	AHB_RW_ERR_INTAHB Read/ Write Error Interrupt，AHB 总线上的读写错误引起的中断，此中断只有在 DMA 的模式下有效。
1	R/W1C	0x0	DIS_EP_INTEndpoint Disabled Interrupt，EP 被禁止后产生的中断。
0	R/W1C	0x0	TX_COMP_INTTX Transfer Completed Interrupt，该中断用于指示 TX Transfer 完成。

9.1.5.33. 0x264 IN_EP1_INT

默认值：0x00000080			IN EP1 中断状态寄存器 (IN EP1 Interrupt Status)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W1C	0x0	NACK_INT NACK Interrupt，NACK 中断，当 NACK 信号发送出去，此位置 1。另外，如果 Isochronous IN EP 由于 TxFIFO 数据空间不足发送了 0 长度包，同样会产生此中断。
12	R/W1C	0x0	BABBLE_ERR_INT Babble Error Interrupt，Babble 错误中断，当 EP1 接收到 BabbleError，此位置 1。
11:8	–	–	–
7	R/W1C	0x0	TXFIFO_EMP_INT TXFIFO Empty Interrupt，EP1 对应的 TXFIFO 空中断。此中断位在 TxFIFO 出现半空或全空时置 1。TXFIFO 空中断的阈值由 NP_TFTH 决定。
6	R/W1C	0x0	IN_NACK_EFF_INT IN Endpoint NACK Effective Interrupt，此位只适用 IN EP。在对 NACK 置位前，此位需要先进行写 1 清 0。 此中断位表示 IN EP 的 S_NACK 设置生效。 此中断位不能保证 NACK 握手信号已发送到 USB 上。STALL 位的优先级会比 NACK 的优先级高。
5	R/W1C	0x0	INTOKEN_MIS_INT IN Token Received with EP Mismatch，只适用于采用 Non–periodicFIFO 的 IN Eps。指示 Non–periodic TxFIFO 的数据与 EP 端点不匹配。
4	R/W1C	0x0	RX_INTOKEN_EMPTY_INT IN Token Received when TxFIFO is Empty，此中断位表示 EP 在收到 IN Token 的时候，对应的 TxFIFO 为空。
3	R/W1C	0x0	TIME_OUT_INT

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			IN EP1 中断状态寄存器 (IN EP1 Interrupt Status)
位域	类型	默认值	描述
			Timeout Interrupt，只适用于 non-isochronous IN EP。此位用于指示 EP 收到上次 IN Token 后，USB 检测到超时的状态出现。
2	R/W1C	0x0	AHB_RW_ERR_INT AHB Read/ Write Error Interrupt，AHB 总线上的读写错误引起的中断，此中断只有在 DMA 的模式下有效。
1	R/W1C	0x0	DIS_EP_INT Endpoint Disabled Interrupt，EP 被禁止后产生的中断。
0	R/W1C	0x0	TX_COMP_INT TX Transfer Completed Interrupt，该中断用于指示 TX Transfer 完成。

9.1.5.34. 0x268 IN_EP2_INT

默认值：0x00000080			IN EP2 中断状态寄存器 (IN EP2 Interrupt Status)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W1C	0x0	NACK_INT NACK Interrupt，NACK 中断，当 NACK 信号发送出去，此位置 1。另外，如果 Isochronous IN EP 由于 TxFIFO 数据空间不足发送了 0 长度包，同样会产生此中断。
12	R/W1C	0x0	BABBLE_ERR_INT Babble Error Interrupt，Babble 错误中断，当 EP2 接收到 BabbleError，此位置 1。
11:8	–	–	–
7	R/W1C	0x0	TXFIFO_EMP_INT TXFIFO Empty Interrupt，EP2 对应的 TXFIFO 空中断。此中断位在 TxFIFO 出现半空或全空时置 1。TXFIFO 空中断的阈值由 NP_TFTH 决定。
6	R/W1C	0x0	IN_NACK_EFF_INT IN Endpoint NACK Effective Interrupt，此位只适用 IN EP。在对 NACK 置位前，此位需要先进行写 1 清 0。 此中断位表示 IN EP 的 S_NACK 设置生效。 此中断位不能保证 NACK 握手信号已发送到 USB 上。STALL 位的优先级会比 NACK 的优先级高。
5	R/W1C	0x0	INTOKEN_MIS_INT IN Token Received with EP Mismatch，只适用于采用 Non-periodicFIFO 的 IN Eps。指示 Non-periodic TxFIFO 的数据与 EP 端点不匹配。
4	R/W1C	0x0	RX_INTOKEN_EMPTY_INT

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			IN EP2 中断状态寄存器 (IN EP2 Interrupt Status)
位域	类型	默认值	描述
			IN Token Received when TxFIFO is Empty，此中断位表示 EP 在收到 IN Token 的时候，对应的 TxFIFO 为空。
3	R/W1C	0x0	TIME_OUT_INT Timeout Interrupt，只适用于 non-isochronous IN EP。此位用于指示 EP 收到上次 IN Token 后，USB 检测到超时的状态出现。
2	R/W1C	0x0	AHB_RW_ERR_INT AHB Read/ Write Error Interrupt，AHB 总线上的读写错误引起的中断，此中断只有在 DMA 的模式下有效。
1	R/W1C	0x0	DIS_EP_INT Endpoint Disabled Interrupt，EP 被禁止后产生的中断。
0	R/W1C	0x0	TX_COMP_INT TX Transfer Completed Interrupt，该中断用于指示 TX Transfer 完成。

9.1.5.35. 0x26C IN_EP3_INT

默认值：0x00000080			IN EP3 中断状态寄存器 (IN EP3 Interrupt Status)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W1C	0x0	NACK_INT NACK Interrupt，NACK 中断，当 NACK 信号发送出去，此位置 1。另外，如果 Isochronous IN EP 由于 TxFIFO 数据空间不足发送了 0 长度包，同样会产生此中断。
12	R/W1C	0x0	BABBLE_ERR_INT Babble Error Interrupt，Babble 错误中断，当 EP3 接收到 BabbleError，此位置 1。
11:8	–	–	–
7	R/W1C	0x0	TXFIFO_EMP_INT TXFIFO Empty Interrupt，EP3 对应的 TXFIFO 空中断。此中断位在 TxFIFO 出现半空或全空时置 1。TXFIFO 空中断的阈值由 NP_TFTH 决定。
6	R/W1C	0x0	IN_NACK_EFF_INT IN Endpoint NACK Effective Interrupt，此位只适用 IN EP。在对 NACK 置位前，此位需要先进行写 1 清 0。 此中断位表示 IN EP 的 S_NACK 设置生效。 此中断位不能保证 NACK 握手信号已发送到 USB 上。STALL 位的优先级会比 NACK 的优先级高。
5	R/W1C	0x0	INTOKEN_MIS_INT

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			IN EP3 中断状态寄存器 (IN EP3 Interrupt Status)
位域	类型	默认值	描述
			IN Token Received with EP Mismatch，只适用于采用 Non-periodicFIFO 的 IN Eps。指示 Non-periodic TxFIFO 的数据与 EP 端点不匹配。
4	R/W1C	0x0	RX_INTOKEN_EMPTY_INT IN Token Received when TxFIFO is Empty，此中断位表示 EP 在收到 IN Token 的时候，对应的 TxFIFO 为空。
3	R/W1C	0x0	TIME_OUT_INT Timeout Interrupt，只适用于 non-isochronous IN EP。此位用于指示 EP 收到上次 IN Token 后，USB 检测到超时的状态出现。
2	R/W1C	0x0	AHB_RW_ERR_INT AHB Read/ Write Error Interrupt，AHB 总线上的读写错误引起的中断，此中断只有在 DMA 的模式下有效。
1	R/W1C	0x0	DIS_EP_INT Endpoint Disabled Interrupt，EP 被禁止后产生的中断。
0	R/W1C	0x0	TX_COMP_INT TX Transfer Completed Interrupt，该中断用于指示 TX Transfer 完成。

9.1.5.36. 0x270 IN_EP4_INT

默认值：0x00000080			IN EP4 中断状态寄存器 (IN EP4 Interrupt Status)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W1C	0x0	NACK_INT NACK Interrupt，NACK 中断，当 NACK 信号发送出去，此位置 1。另外，如果 Isochronous IN EP 由于 TxFIFO 数据空间不足发送了 0 长度包，同样会产生此中断。
12	R/W1C	0x0	BABBLE_ERR_INT Babble Error Interrupt，Babble 错误中断，当 EP4 接收到 BabbleError，此位置 1。
11:8	–	–	–
7	R/W1C	0x0	TXFIFO_EMP_INT TXFIFO Empty Interrupt，EP4 对应的 TXFIFO 空中断。此中断位在 TxFIFO 出现半空或全空时置 1。TXFIFO 空中断的阈值由 NP_TFTH 决定。
6	R/W1C	0x0	IN_NACK_EFF_INT IN Endpoint NACK Effective Interrupt，此位只适用 IN EP。在对 NACK 置位前，此位需要先进行写 1 清 0。 此中断位表示 IN EP 的 S_NACK 设置生效。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			IN EP4 中断状态寄存器 (IN EP4 Interrupt Status)
位域	类型	默认值	描述
			此中断位不能保证 NACK 握手信号已发送到 USB 上。STALL 位的优先级会比 NACK 的优先级高。
5	R/W1C	0x0	INTOKEN_MIS_INT IN Token Received with EP Mismatch，只适用于采用 Non-periodicFIFO 的 IN Eps。指示 Non-periodic TxFIFO 的数据与 EP 端点不匹配。
4	R/W1C	0x0	RX_INTOKEN_EMPTY_INT IN Token Received when TxFIFO is Empty，此中断位表示 EP 在收到 IN Token 的时候，对应的 TxFIFO 为空。
3	R/W1C	0x0	TIME_OUT_INT Timeout Interrupt，只适用于 non-isochronous IN EP。此位用于指示 EP 收到上次 IN Token 后，USB 检测到超时的状态出现。
2	R/W1C	0x0	AHB_RW_ERR_INT AHB Read/ Write Error Interrupt，AHB 总线上的读写错误引起的中断，此中断只有在 DMA 的模式下有效。
1	R/W1C	0x0	DIS_EP_INT Endpoint Disabled Interrupt，EP 被禁止后产生的中断。
0	R/W1C	0x0	TX_COMP_INT TX Transfer Completed Interrupt，该中断用于指示 TX Transfer 完成。

9.1.5.37. 0x280 OUT_EP0_INT

默认值：0x00000000			OUT EP1 中断状态寄存器 (OUT EP1 Interrupt Status)
位域	类型	默认值	描述
31:16	–	–	–
15	R/W1C	0x0	SETUP_PKT_RX_INTSetup Packet Received Interrupt，只适用于 Control OUT EP。用于指示 buffer 收到了 8 Byte 的 setup 数据。OUT EP1 存在此 bit，其它的 EP 无此 bit。
14	R/W1C	0x0	NYET_INTNYET interrupt，在非 isochronous OUT EP 发出 NYET 相应信号时，此位将置 1，产生中断信号。
13	R/W1C	0x0	NACK_INTNACK Interrupt，NACK 中断，当 NACK 信号发送出去，此位置 1。
12	R/W1C	0x0	BABBLE_ERR_INTBabble Error interrupt，当 EP 收到 babble 信号，此位将置 1，产生中断信号。
11	R/W1C	0x0	PKT_DROP_STS_INTPacket Dropped Status Interrupt，此位置 1 用于指示存在 Isochronous OUT packet 丢失。此位无相应的 mask 位并且不会产生中断。
10:7	–	–	–
6	R/W1C	0x0	B2B_SETUP_INTBack-to-Back SETUP Packets Received，此位只适用 Control OUTEP。此位用于指示 device core 的 Control EP 收到了超过 3 个连续的 SETUP packets。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP1 中断状态寄存器 (OUT EP1 Interrupt Status)
位域	类型	默认值	描述
5	R/W1C	0x0	STS_PHASE_RX_INTStatus Phase Received For Control Write，此中断位只适用于 Control OUT EP。此位用于指示进入 Control EP 的 Status Phase。
4	R/W1C	0x0	OUT_TOKEN_EP_DIS_INTOUT Token Received when Endpoint Disabled，此中断位表示 EP 在收到 OUT Token 的时候，相应的 EP 没有使能。
3	R/W1C	0x0	SETUP_DONE_INTSetUP Phase Done，只适用于 Control OUT EP。此位用于指示 Control EP 的 SETUP 阶段完成，可以对 SETUP 数据包进行解析。
2	R/W1C	0x0	AHB_RW_ERR_INTAHB Read/ Write Error Interrupt，AHB 总线上的读写错误引起的中断，此中断只有在 DMA 的模式下有效。
1	R/W1C	0x0	DIS_EP_INTEndpoint Disabled Interrupt，EP 被禁止后产生的中断。
0	R/W1C	0x0	RX_COMP_INTRX Transfer Completed Interrupt，该位用于表示 RX Transfer 完成。

9.1.5.38. 0x284 OUT_EP1_INT

默认值：0x00000000			OUT EP1 中断状态寄存器 (OUT EP1 Interrupt Status)
位域	类型	默认值	描述
31:15	–	–	–
14	R/W1C	0x0	NYET_INT NYET interrupt，在非 isochronous OUT EP 发出 NYET 相应信号时，此位将置 1，产生中断信号。
13	R/W1C	0x0	NACK_INT NACK Interrupt，NACK 中断，当 NACK 信号发送出去，此位置 1。
12	R/W1C	0x0	BABBLE_ERR_INT Babble Error interrupt，当 EP 收到 babble 信号，此位将置 1，产生中断信号。
11	R/W1C	0x0	PKT_DROP_STS_INT Packet Dropped Status Interrupt，此位置 1 用于指示存在 Isochronous OUT packet 丢失。此位无相应的 mask 位并且不会产生中断。
10:5	–	–	–
4	R/W1C	0x0	OUT_TOKEN_EP_DIS_INT OUT Token Received when Endpoint Disabled，此中断位表示 EP 在收到 OUT Token 的时候，相应的 EP 没有使能。
3	–	–	–
2	R/W1C	0x0	AHB_RW_ERR_INT AHB Read/ Write Error Interrupt，AHB 总线上的读写错误引起的中断，此中断只有在 DMA 的模式下有效。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP1 中断状态寄存器 (OUT EP1 Interrupt Status)
位域	类型	默认值	描述
1	R/W1C	0x0	DIS_EP_INT Endpoint Disabled Interrupt，EP 被禁止后产生的中断。
0	R/W1C	0x0	RX_COMP_INT RX Transfer Completed Interrupt，该位用于表示 RX Transfer 完成。

9.1.5.39. 0x288 OUT_EP2_INT

默认值：0x00000000			OUT EP2 中断状态寄存器 (OUT EP2 Interrupt Status)
位域	类型	默认值	描述
31:15	–	–	–
14	R/W1C	0x0	NYET_INT NYET interrupt，在非 isochronous OUT EP 发出 NYET 相应信号时，此位将置 1，产生中断信号。
13	R/W1C	0x0	NACK_INT NACK Interrupt，NACK 中断，当 NACK 信号发送出去，此位置 1。
12	R/W1C	0x0	BABBLE_ERR_INT Babble Error interrupt，当 EP 收到 babble 信号，此位将置 1，产生中断信号。
11	R/W1C	0x0	PKT_DROP_STS_INT Packet Dropped Status Interrupt，此位置 1 用于指示存在 Isochronous OUT packet 丢失。此位无相应的 mask 位并且不会产生中断。
10:5	–	–	–
4	R/W1C	0x0	OUT_TOKEN_EP_DIS_INT OUT Token Received when Endpoint Disabled，此中断位表示 EP 在收到 OUT Token 的时候，相应的 EP 没有使能。
3	–	–	–
2	R/W1C	0x0	AHB_RW_ERR_INT AHB Read/ Write Error Interrupt，AHB 总线上的读写错误引起的中断，此中断只有在 DMA 的模式下有效。
1	R/W1C	0x0	DIS_EP_INT Endpoint Disabled Interrupt，EP 被禁止后产生的中断。
0	R/W1C	0x0	RX_COMP_INT RX Transfer Completed Interrupt，该位用于表示 RX Transfer 完成。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.40. 0x28C OUT_EP3_INT

默认值：0x00000000			OUT EP3 中断状态寄存器 (OUT EP3 Interrupt Status)
位域	类型	默认值	描述
31:15	–	–	–
14	R/W1C	0x0	NYET_INT NYET interrupt，在非 isochronous OUT EP 发出 NYET 相应信号时，此位将置 1，产生中断信号。
13	R/W1C	0x0	NACK_INT NACK Interrupt，NACK 中断，当 NACK 信号发送出去，此位置 1。
12	R/W1C	0x0	BABBLE_ERR_INT Babble Error interrupt，当 EP 收到 babble 信号，此位将置 1，产生中断信号。
11	R/W1C	0x0	PKT_DROP_STS_INT Packet Dropped Status Interrupt，此位置 1 用于指示存在 Isochronous OUT packet 丢失。此位无相应的 mask 位并且不会产生中断。
10:5	–	–	–
4	R/W1C	0x0	OUT_TOKEN_EP_DIS_INT OUT Token Received when Endpoint Disabled，此中断位表示 EP 在收到 OUT Token 的时候，相应的 EP 没有使能。
3	–	–	–
2	R/W1C	0x0	AHB_RW_ERR_INT AHB Read/ Write Error Interrupt，AHB 总线上的读写错误引起的中断，此中断只有在 DMA 的模式下有效。
1	R/W1C	0x0	DIS_EP_INT Endpoint Disabled Interrupt，EP 被禁止后产生的中断。
0	R/W1C	0x0	RX_COMP_INT RX Transfer Completed Interrupt，该位用于表示 RX Transfer 完成。

9.1.5.41. 0x290 OUT_EP4_INT

默认值：0x00000000			OUT EP4 中断状态寄存器 (OUT EP4 Interrupt Status)
位域	类型	默认值	描述
31:15	–	–	–
14	R/W1C	0x0	NYET_INT

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP4 中断状态寄存器 (OUT EP4 Interrupt Status)
位域	类型	默认值	描述
			NYET interrupt，在非 isochronous OUT EP 发出 NYET 相应信号时，此位将置 1，产生中断信号。
13	R/W1C	0x0	NACK_INT NACK Interrupt，NACK 中断，当 NACK 信号发送出去，此位置 1。
12	R/W1C	0x0	BABBLE_ERR_INT Babble Error interrupt，当 EP 收到 babble 信号，此位将置 1，产生中断信号。
11	R/W1C	0x0	PKT_DROP_STS_INT Packet Dropped Status Interrupt，此位置 1 用于指示存在 Isochronous OUT packet 丢失。此位无相应的 mask 位并且不会产生中断。
10:5	–	–	–
4	R/W1C	0x0	OUT_TOKEN_EP_DIS_INT OUT Token Received when Endpoint Disabled，此中断位表示 EP 在收到 OUT Token 的时候，相应的 EP 没有使能。
3	–	–	–
2	R/W1C	0x0	AHB_RW_ERR_INT AHB Read/ Write Error Interrupt，AHB 总线上的读写错误引起的中断，此中断只有在 DMA 的模式下有效。
1	R/W1C	0x0	DIS_EP_INT Endpoint Disabled Interrupt，EP 被禁止后产生的中断。
0	R/W1C	0x0	RX_COMP_INT RX Transfer Completed Interrupt，该位用于表示 RX Transfer 完成。

9.1.5.42. 0x2A0 IN_EP0_TSF_SIZ

默认值：0x00000000			IN EP0 传输 Size 寄存器 (IN EP0 Transfer Size)
位域	类型	默认值	描述
31:21	–	–	–
20:19	R/W	0x0	TX_PKT_CNTTransmit Packet Count，表示 EP 的 Tansfer 包含的数据包的数量，此域会在每次读取 TxFIFO 的情况下，逐次递减。
18:7	–	–	–
6:0	R/W	0x0	XFR_SIZTransfer Size，表示 EP 的 Transfer 的大小（以 Byte 为单位）。此域会在每次 packet 从外部存储写入 TxFIFO 的情况下，逐次递减。发送数据时，配置 XferSize，相当于配置需要发送的数据长度。若需要发送 N+1 个 Packet，配置如下：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EP0 传输 Size 寄存器 (IN EP0 Transfer Size)
位域	类型	默认值	描述
			• XferSize 配置：N * MPS(Max packet size) + Short packet size • PKT_CNT 配置：N + 1（N 个长包 + 1 个短包）

9.1.5.43. 0x2A4 IN_EP1_TSF_SIZ

默认值：0x00000000			IN EP0 传输 Size 寄存器 (IN EP0 Transfer Size)
位域	类型	默认值	描述
31:21	–	–	–
20:19	R/W	0x0	TX_PKT_CNTTransmit Packet Count，表示 EP 的 Tansfer 包含的数据包的数量，此域会在每次读取 TxFIFO 的情况下，逐次递减。
18:7	–	–	–
6:0	R/W	0x0	XFR_SIZTransfer Size，表示 EP 的 Transfer 的大小（以 Byte 为单位）。此域会在每次 packet 从外部存储写入 TxFIFO 的情况下，逐次递减。发送数据时，配置 XferSize，相当于配置需要发送的数据长度。若需要发送 N+1 个 Packet，配置如下： • XferSize 配置：N * MPS(Max packet size) + Short packet size • PKT_CNT 配置：N + 1（N 个长包 + 1 个短包）

9.1.5.44. 0x2A8 IN_EP2_TSF_SIZ

默认值：0x00000000			IN EP2 传输 Size 寄存器 (IN EP2 Transfer Size)
位域	类型	默认值	描述
31	–	–	–
30:29	R/W	0x0	TX_MUTI_PKT Transmit Multiply Packet for IN EP，针对 Period-IN-EP，配置每微帧（micro frame）必须发送的 packet 数目。 • 0x1：1 packet • 0x2：2 packet • 0x3：3 packet
	R	0x0	TX_PKT_BF_SWITH Transmit Packet number Before Swich EP，在切换 EP 之前，DMA 需要发送的 Packet 数目。此域只有在 DMA 使能的情况下有效。
28:19	R/W	0x0	PKT_CNT Packet Count，此域指示 EP 组成 Transfer 的 data packet 的数量，PktCnt = XferSize/MPS。此字段每次从 TxFIFO 读取一个数据包（最大大小或短数据包）时递减。
18:0	R/W	0x0	XFR_SIZ

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EP2 传输 Size 寄存器 (IN EP2 Transfer Size)
位域	类型	默认值	描述
			Transfer Size，表示 EP 的 Transfer 的大小。发送数据时，配置 XferSize，相当于配置需要发送的数据长度。若需要发送 N+1 个 Packet，配置如下： • XferSize 配置：N * MPS (Max packet size) + Short packet size • PKT_CNT 配置：N + 1（N 个长包 + 1 个短包） 在 XferSize 递减到 0 后，表示数据已写入 TxFIFO，硬件自动完成发送，此时产生 XferComplete 中断。

9.1.5.45. 0x2AC IN_EP3_TSF_SIZ

默认值：0x00000000			IN EP2 传输 Size 寄存器 (IN EP2 Transfer Size)
位域	类型	默认值	描述
31	–	–	–
30:29	R/W	0x0	TX_MUTI_PKTTransmit Multiply Packet for IN EP，针对 Period-IN-EP，配置每微帧（micro frame）必须发送的 packet 数目。 • 0x1：1 packet • 0x2：2 packet • 0x3：3 packet
	R	0x0	TX_PKT_BF_SWITHTransmit Packet number Before Swich EP，在切换 EP 之前，DMA 需要发送的 Packet 数目。此域只有在 DMA 使能的情况下有效。
28:19	R/W	0x0	PKT_CNTPacket Count，此域指示 EP 组成 Transfer 的 data packet 的数量，PktCnt = XferSize/MPS。此字段每次从 TxFIFO 读取一个数据包（最大大小或短数据包）时递减。
18:0	R/W	0x0	XFR_SIZTransfer Size，表示 EP 的 Transfer 的大小。发送数据时，配置 XferSize，相当于配置需要发送的数据长度。若需要发送 N+1 个 Packet，配置如下： • XferSize 配置：N * MPS (Max packet size) + Short packet size • PKT_CNT 配置：N + 1（N 个长包 + 1 个短包） 在 XferSize 递减到 0 后，表示数据已写入 TxFIFO，硬件自动完成发送，此时产生 XferComplete 中断。

9.1.5.46. 0x2B0 IN_EP4_TSF_SIZ

默认值：0x00000000			IN EP2 传输 Size 寄存器 (IN EP2 Transfer Size)
位域	类型	默认值	描述
31	–	–	–
30:29	R/W	0x0	TX_MUTI_PKTTransmit Multiply Packet for IN EP，针对 Period-IN-EP，配置每微帧（micro frame）必须发送的 packet 数目。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EP2 传输 Size 寄存器 (IN EP2 Transfer Size)
位域	类型	默认值	描述
			• 0x1：1 packet • 0x2：2 packet • 0x3：3 packet
	R	0x0	TX_PKT_BF_SWITHTransmit Packet number Before Swich EP，在切换 EP 之前，DMA 需要发送的 Packet 数目。此域只有在 DMA 使能的情况下有效。
28:19	R/W	0x0	PKT_CNTPacket Count，此域指示 EP 组成 Transfer 的 data packet 的数量，PktCnt = XferSize/MPS。此字段每次从 TxFIFO 读取一个数据包（最大大小或短数据包）时递减。
18:0	R/W	0x0	XFR_SIZTransfer Size，表示 EP 的 Transfer 的大小。发送数据时，配置 XferSize，相当于配置需要发送的数据长度。若需要发送 N+1 个 Packet，配置如下： • XferSize 配置：N * MPS (Max packet size) + Short packet size • PKT_CNT 配置：N + 1（N 个长包 + 1 个短包） 在 XferSize 递减到 0 后，表示数据已写入 TxFIFO，硬件自动完成发送，此时产生 XferComplete 中断。

9.1.5.47. 0x2C0 OUT_EP0_TSF_SIZ

默认值：0x00000000			OUT EP0 传输 Size 寄存器 (OUT EP0 Transfer Size)
位域	类型	默认值	描述
31	–	–	–
30:29	R/W	0x0	SUP_PKT_CNTSetup Packet Count，表示能够接收连续的 SETUP 数据包数量 • 0x1：1 个数据包 • 0x2：2 个数据包 • 0x3：3 个数据包
28:20	–	–	–
19	R/W	0x0	PKT_CNTPacket Count，表示 EP0 的数据包的数量，此域会在每次写入 RxFIFO 的情况下，逐次递减。
18:7	–	–	–
6:0	R/W	0x0	XFR_SIZTransfer Size，表示 EP 的 Transfer 的大小，一般配置为 MPS (Max Packet Size) 即可。通过此域可以了解接收到数据包的大小。假设配置 PktCnt = 1，XferSize = MPS = 64 bytes，若接收到一个 8–byte 数据包，XferSize = 64 – 8 = 56 bytes，PktCnt = 1 – 1 = 0，此时产生 Xfer Complete 中断。

9.1.5.48. 0x2C4 OUT_EP1_TSF_SIZ

默认值：0x00000000			OUT EP1 传输 Size 寄存器 (OUT EP1 Transfer Size)
位域	类型	默认值	描述
31	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP1 传输 Size 寄存器 (OUT EP1 Transfer Size)
位域	类型	默认值	描述
30:29	R	0x0	RX_DTA_PIDReceived Data PID，只适用于 isochronous OUT EP，表示当前 EP 接收的 PID data 类型： • 0x0：DATA0 • 0x1：DATA2 • 0x2：DATA1 • 0x3：MDATA
	R/W	0x0	SUP_PKT_CNTSETUP Packet Count，只适用于 control OUT EP，表示可以连续接收 SETUP Packe t 的数目： • 0x1： 1 packet • 0x2： 2 packets • 0x3：3 packets
28:19	R/W	0x0	PKT_CNTPacket Count，指示 EP 的组成 Transfer 的 data packet 的大小，PktCnt = XferSize / MPS。
18:0	R/W	0x0	XFR_SIZTransfer Size，表示 EP 的 Transfer 的大小，一般配置为 MPS (Max Packet Size) 即可。通过此域可以了解接收到数据包的大小。假设配置 PktCnt = 1，XferSize = MPS = 64 bytes，若接收到一个 8–byte 数据包，XferSize = 64 – 8 = 56 bytes，PktCnt = 1 – 1 =0，此时产生 Xfer Complete 中断。

9.1.5.49. 0x2C8 OUT_EP2_TSF_SIZ

默认值：0x00000000			OUT EP1 传输 Size 寄存器 (OUT EP1 Transfer Size)
位域	类型	默认值	描述
31	–	–	–
30:29	R	0x0	RX_DTA_PIDReceived Data PID，只适用于 isochronous OUT EP，表示当前 EP 接收的 PID data 类型： • 0x0：DATA0 • 0x1：DATA2 • 0x2：DATA1 • 0x3：MDATA
	R/W	0x0	SUP_PKT_CNTSETUP Packet Count，只适用于 control OUT EP，表示可以连续接收 SETUP Packe t 的数目： • 0x1： 1 packet • 0x2： 2 packets • 0x3：3 packets
28:19	R/W	0x0	PKT_CNTPacket Count，指示 EP 的组成 Transfer 的 data packet 的大小，PktCnt = XferSize / MPS。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP1 传输 Size 寄存器 (OUT EP1 Transfer Size)
位域	类型	默认值	描述
18:0	R/W	0x0	XFR_SIZTransfer Size，表示 EP 的 Transfer 的大小，一般配置为 MPS (Max Packet Size) 即可。通过此域可以了解接收到数据包的大小。假设配置 PktCnt = 1，XferSize = MPS = 64 bytes，若接收到一个 8–byte 数据包，XferSize = 64 – 8 = 56 bytes，PktCnt = 1 – 1 =0，此时产生 Xfer Complete 中断。

9.1.5.50. 0x2CC OUT_EP3_TSF_SIZ

默认值：0x00000000			OUT EP1 传输 Size 寄存器 (OUT EP1 Transfer Size)
位域	类型	默认值	描述
31	–	–	–
30:29	R	0x0	RX_DTA_PIDReceived Data PID，只适用于 isochronous OUT EP，表示当前 EP 接收的 PID data 类型： • 0x0：DATA0 • 0x1：DATA2 • 0x2：DATA1 • 0x3：MDATA
	R/W	0x0	SUP_PKT_CNTSETUP Packet Count，只适用于 control OUT EP，表示可以连续接收 SETUP Packe t 的数目： • 0x1： 1 packet • 0x2： 2 packets • 0x3：3 packets
28:19	R/W	0x0	PKT_CNTPacket Count，指示 EP 的组成 Transfer 的 data packet 的大小，PktCnt = XferSize / MPS。
18:0	R/W	0x0	XFR_SIZTransfer Size，表示 EP 的 Transfer 的大小，一般配置为 MPS (Max Packet Size) 即可。通过此域可以了解接收到数据包的大小。假设配置 PktCnt = 1，XferSize = MPS = 64 bytes，若接收到一个 8–byte 数据包，XferSize = 64 – 8 = 56 bytes，PktCnt = 1 – 1 =0，此时产生 Xfer Complete 中断。

9.1.5.51. 0x2D0 OUT_EP4_TSF_SIZ

默认值：0x00000000			OUT EP1 传输 Size 寄存器 (OUT EP1 Transfer Size)
位域	类型	默认值	描述
31	–	–	–
30:29	R	0x0	RX_DTA_PIDReceived Data PID，只适用于 isochronous OUT EP，表示当前 EP 接收的 PID data 类型： • 0x0：DATA0 • 0x1：DATA2

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP1 传输 Size 寄存器 (OUT EP1 Transfer Size)
位域	类型	默认值	描述
			• 0x2：DATA1 • 0x3：MDATA
	R/W	0x0	SUP_PKT_CNTSETUP Packet Count，只适用于 control OUT EP，表示可以连续接收 SETUP Packe t 的数目： • 0x1： 1 packet • 0x2： 2 packets • 0x3：3 packets
28:19	R/W	0x0	PKT_CNTPacket Count，指示 EP 的组成 Transfer 的 data packet 的大小，PktCnt = XferSize / MPS。
18:0	R/W	0x0	XFR_SIZTransfer Size，表示 EP 的 Transfer 的大小，一般配置为 MPS (Max Packet Size) 即可。通过此域可以了解接收到数据包的大小。假设配置 PktCnt = 1，XferSize = MPS = 64 bytes，若接收到一个 8-byte 数据包，XferSize = 64 – 8 = 56 bytes，PktCnt = 1 – 1 =0，此时产生 Xfer Complete 中断。

9.1.5.52. 0x300+n*0x4(n=0~) IN_EPn_DMA

默认值：xxxxxxxx (不定态)			IN EPn DMA 地址配置寄存器 (In Endpoint DMA Address Setup)
位域	类型	默认值	描述
31:0	R/W	xxxxxxxx	IN_DMA_ADDR 此寄存器用于保存 IN EPn 的外部存储 Buffer 的起始地址。

9.1.5.53. 0x320+n*0x4(n=0~) OUT_EPn_DMA

默认值：xxxxxxxx (不定态)			OUT EPn DMA 地址配置寄存器 (OUT Endpoint DMA Address Setup)
位域	类型	默认值	描述
31:0	R/W	xxxxxxxx	OUT_DMA_ADDR 此寄存器用于保存 OUT EPn 的外部存储 Buffer 的起始地址。

9.1.5.54. 0x340+n*0x4(n=0~) IN_EPn_TXFIFO_STA

默认值：0x00000000			IN EPn TXFIFO 状态寄存器 (In EPn Txfifo Status)
位域	类型	默认值	描述
31:16	–	–	–
15:0	RO	0	IN_EP_TXFIFO_STS

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.55. 0x360+(n–1)*0x4(n=1~) TKN_QUEUEn

默认值：0x00000000			TKN_QUEUEn 寄存器
位域	类型	默认值	描述
31:0	RO	0	用于 debug。

9.1.5.56. 0xFFC USB_DEV_VERSION

默认值：0x00000100			USB Device 版本寄存器（USB Version）
位域	类型	默认值	描述
31:0	RO	0x00000100	VERSION 版本，V1.0

9.2. Media Access Control (MAC)

EMAC 模块可通过 RMII 接口连接外部 PHY，实现兼容 IEEE802.3–2002 协议的以太网通讯。

9.2.1. 特性说明

1. MAC 支持特性：
   - 支持全双工/ 半双工
   - 支持 100/ 10 Mbps
   - 支持 RMII 接口
   - 支持内部 DMA
   - TXFIFO/ RXFIFO 的大小均为 2048 Byte，均支持阈值模式和存储–转发模式
   - 支持 MDIO 接口
   - 支持 Pause Frame/ 背压流控
   - 支持发送/ 接收 Jumbo Frame
   - 支持 VLAN 哈希过滤
   - 支持 64–bit 哈希地址过滤、完美地址过滤，支持八个地址寄存器
   - 支持源地址的插入/ 替换，VLAN 的插入/ 替换/ 删除，CRC 的插入/ 替换/ 删除
   - 支持接收校验和错误检测
   - 支持发送校验和计算
2. IEEE1588 特性支持：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 支持 IEEE1588–2002 时钟戳报文
- 支持 IEEE1588–2008 时钟戳报文
- 支持粗调和细调的校正方法
- 支持 1x PPS 脉冲输出，脉冲支持间隔、脉宽可变
- 支持 1x 时钟戳捕捉输入

9.2.2. 原理框图

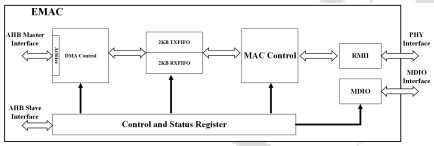


图 9–3 MAC 原理框图

9.2.3. 功能描述

9.2.3.1. RMII 接口时钟选择

RMII 支持内部参考时钟和外部参考时钟：

- 支持内部参考时钟，即 MAC 提供 50 MHz 时钟源至外部 PHY：
  - MAC 内部选通 PLL_EMAC_50M 作为 RMII 50 MHz 参考时钟源，通过 SYSCFG 的寄存器配置。
  - RMII_TX_CK 输出时钟，提供给外部 PHY 使用。
- 支持外部参考时钟，即 MAC 接收 PHY 提供的 RMII 50 MHz 参考时钟源：
  - REF_CLK 时钟使能，并且选通作为 RMII 50 MHz 参考时钟源，通过 SYSCFG 的寄存器配置。
  - RMII_TX_CK 不使能，无需提供时钟信号。

9.2.3.2. MDIO

通过 Management Data In/Out (MDIO) 接口，EMAC 可以对 PHY 的寄存器进行读写操作，进而控制 PHY 的工作模式以及获取 PHY 的工作状态。操作寄存器 MDIO_CTL 和 MDIO_DAT 可实现操作 MDIO 接口。

MDIO 接口由 MDC 以及 MDIO 实现：

- MDC：时钟输出信号，提供给 PHY。根据 AHB 总线的时钟来配置时钟分频系数获得，具体配置见寄存器 0x090 MDIO_CTL 描述。
- MDIO：数据输入输出信号。

  MDIO 的帧的格式：Idle + Preamble + Start + Opcode + Phy Addr + Reg Addr + TA + Data。

MDIO 帧域	描述
IDLE	IDLE 域

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

MDIO 帧域	描述
PREAMBLE	32 个连续的 bit 1
START	标志帧的起始位置，2'b10
OPCODE	操作标识域，2'b10 表示读，2'b01 表示写
PHY ADDR	5–bit 的 PHY 地址域
REG ADDR	PHY 寄存器地址
TA	Turnaround 域，读操作为 2'bZ0，写操作为 2'b10
DATA	16 bit 数据，读操作 MAC 为接收数据，写操作 MAC 为发送数据。

9.2.3.3. MAC 发送功能

1. SA 源地址自动插入或替换功能
   - 配置0x01C MAC_TX_FUNC 寄存器[14:12]，MAC TX 支持自动插入或替换发送帧的源地址，源地址可通过寄存器 MAC_ADDR0 或 MAC_ADDR1 配置。
2. TX Jabber Timer：MAC TX 支持 Jabber Timer，用于检测发送的帧长度。
   - 若关闭 Jabber Timer，发送帧的长度可以达到 16383 bytes。
   - 若未关闭 Jabber Timer 功能，最多只能发送 2048 bytes。使能 Frame 后，最大发送的长度为 10240 bytes ），并且会在 TDES0 的 BIT14 置 1，指示发送的数据过长，发生 Jabber Timeout。
3. CRC 插入/替换
   - 配置 TX DMA 描述符 TDES0 [27]，可以对发送帧进行 CRC 的插入。
   - 配置 TX DMA 描述符 TDES0 [24]，可以对发送帧进行 CRC 的替换。此时需要设置 TDES0[27] = 1，关闭 CRC 的插入功能。
4. 自动补 0
   - 配置 TX DMA 描述符 TDES0 [27]，可以对长度低于 64 bytes 的发送帧进行自动补 0，并且此时会强制产生 4 bytes 的 CRC，即 short frame + 0 pad + CRC = 64 bytes。
   - 若不需要进行自动补 0，可以设置 TDES0[27] = 1。
5. TX IP 校验和插入：MAC 支持对发送帧的 IP 校验和进行计算和插入。
   a. 配置 MAC_CFG[7] = 1，打开 IP Offload 功能。
   b. 通过 TDES0[23:22] 选择 IP 检验和的计算类型。MAC 支持 IP header 校验和、IP Payload 校验和以及伪 header 校验的硬件加速计算。
   c. 打开 IP Offload 功能后，TDES0[16] 可以指示发送帧的 IP 校验和是否正确，置 1 表示发送帧存在 IP 校验和错误。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.3.4. MAC 接收功能

1. 地址过滤。对于接收帧，MAC 可以进行地址过滤，包括：
   - 单播地址过滤
     - 源地址过滤
     - 反向源地址过滤
     - 目的地址过滤
     - 反向目的地址过滤
   - 广播地址过滤
   - 多播帧过滤
   - 控制帧过滤

   RDES0[30]、[13] 分别指示接收帧的目的地址、源地址过滤是否成功。
2. RX Watchdog：MAC RX 支持 RX Watchdog，用于检测接收的帧长度
   - 若关闭 RX Watchdog，发送帧的长度可以达到 16383 bytes
   - 若未关闭 RX Watchdog，最多只能接收 2048 bytes。使能 Jumbo Frame 后，最大接收的长度为 10240 bytes，并且会在 RDES0 [4] 置 1，指示接收的数据过长，发生 Watchdog Timeout。
3. CRC/ PAD 剥离：MAC 支持对接收帧进行 CRC/ PAD 剥离。
   - 配置 EN_STRIP_FCS = 1，可以对长度 ⩾ 1536 bytes 的接收帧进行 CRC 剥离。
   - 配置 EN_STRIP_NML = 1，可以对长度 < 1536 bytes 的接收帧进行 CRC 以及 PAD 剥离。
4. RX IP 校验和计算：MAC 支持对接收帧的 IP 校验和进行计算。
   - 配置 MAC_CFG[7] = 1，打开 IP Offload 功能。此时需要设置 ALT_DES_SIZ = 0x1，激活 RDES4 的状态，软件通过 RDES4 可以获取接收帧 IP 检验和的校验结果，从而得知接收的 IP 帧的校验和结果。

9.2.3.5. 流控

流控功能可通过寄存器 0x034 FLOW_CTL 控制，包括：

1. TX 流控
   - 在全双工模式下，支持 Pause 帧的发送。
   - 在半双工模式下，支持背压操作。
2. RX 流控
   - 支持 Pause 帧的解析，以及停止发送约定的 Pause 时间。
3. 单播 Pause 帧
   - MAC 模块支持单播的 Pause 帧。

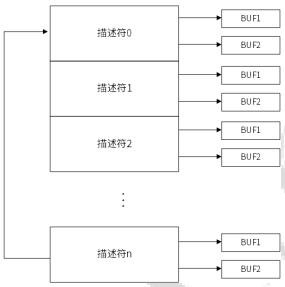
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.3.6. DMA 结构

EMAC 内部具有 DMA，用于将发送 BUFFER（DRAM 地址）的数据传送到 TXFIFO， RXFIFO 接收到的数据传送到接收 BUFFER（DRAM 地址）。DMA 可以支持两种结构，分别是环型结构和链型结构。

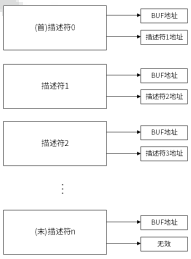
- 环型结构 (Ring) 的描述符，可以通过 DES_SKIP_LEN 来配置设定两两描述符之间的跳跃长度。

  通过描述符的 START_DES 和 END_DES 来决定环形结构的第一个描述符和最后一个描述符，从而形成环路。



- 链型结构 (Chain) 的描述符，则通过描述符的 Next Descriptor Address 来进行指向连接。

  在最后一个描述符的 Next Descriptor Address 域上设置为第一个描述符地址，可以形成环路。



9.2.3.7. DMA 发送描述符

发送描述符 TDES4~7 的应用，需要设置寄存器 0x004 DMA0_CONF 的 ALT_DES_SIZ = 1。其中，TDES4~5 Reserved，TDES6~7 时钟戳信息。

表 9–2 发送描述符 TDES0

Bit	域描述
31	TX_PRC，Transmit in Process，发送进行中。 • 0x0：DMA 空闲，DMA 完成当前的描述符的数据发送。 • 0x1：DMA 发送进行中。
30	EN_TX_COMP_INT，Enable Transmit Complete Interrupt，使能发送完成中断，此位只有在 BIT29 有效时才有效。 • 0x0：未使能。 • 0x1：使能，此位只有在 BIT29 有效
29	END_DES，End Descriptor，最后一个描述符。 • 0x0：无效。 • 0x1：有效，表示此描述符为最后一个描述符

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–2 发送描述符 TDES0 (续)

Bit	域描述
28	START_DES，Start Descriptor，第一个描述符。 • 0x0：无效。 • 0x1：有效，表示此描述符为第一个描述符
27	DIS_CRC，Disable CRC，禁止 CRC 功能时生效，只需在第一个描述符设置此位即可。 • 0x0：无效。 • 0x1：有效，禁止 CRC
26	DIS_PAD，Disable Padding，禁止补 0 功能时生效，只需在第一个描述符设置此位即可。 • 0x0：无效。 • 0x1：有效，禁止对帧长低于 64 bytes 进行补 0
25	EN_TX_TMSTMP，Enable Transmit Timestamp，使能发送添加时间戳功能，只需在第一个描述符设置此位即可。 • 0x0：未使能 • 0x1：使能
24	EN_CRC_REP，Enable CRC Replacement，使能 CRC 替代功能。 必须保证软件发送帧的内容包含了 CRC，使能 CRC 替代功能后，会进行 CRC 重新计算并替代。另外为了避免 CRC 重复，需要 DIS_CRC =1 禁止 CRC 插入。在第一个描述符设置此位即可。 • 0x0：未使能 • 0x1：使能
23:22	EN_CIC，Enable Checksum Insertion Control，使能校验和插入功能，只需在第一个描述符设置此位即可。 • 0x0：禁止校验和插入。 • 0x1：开启 Header 校验和计算以及插入功能。 • 0x2：开启 Header、Payload 校验和的计算及插入功能，未开启伪 Header 的校验和计算。 • 0x3：开启 Header、Payload 校验和的计算及插入功能，并且开启伪 Header 的校验和计算。
21	TX_END_RNG，Transmit End of Ring，DMA 发送环的末端，表示此描述符为 DMA 发送环的最后一个描述符，结束后跳回起始描述符。 • 0x0：无效 • 0x1：生效
20	EN_DMA_CHN_MOD，Enable DMA Chain Mode，使能 Chain 模式。 • 0x0：未使能，采用 DMA Ring 模式 • 0x1：使能，采用 DMA Chain 模式
19:18	VLAN_TAG_CTL，VLAN Tag Control，VLAN 标签控制，只需在第一个描述符设置此位即可。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–2 发送描述符 TDES0 (续)

Bit	域描述
	• 0x0：无效操作。 • 0x1：删除发送帧中的 VLAN 标签内容。 • 0x2：插入 VLAN 标签，标签内容。 • 0x3：替代 VLAN 标签。
17	TX_TMSTMP_STS，Transmit Timestamp Status，发送时间戳状态，此域只有在最后一个描述符有效。 • 0x0：无操作 • 0x1：完成发送时间戳的捕捉，时间戳写入在 TDES6 和 TDES7。
16	IP_HD_ERR，IP Header Error 此位置 1 表示 MAC 检测发送的 IP 报文的 Header 存在错误，此域只有在最后一个描述符有效。
15	TXERR_STS，Transmit Error Status，发送错误状态指示位。 • 0x0：无错误。 • 0x1：出现错误，错误源可能由于 BIT16/14/13/12/11/10/9/8/2/1 相应的错误状态引起
14	JAB_TO_ERR，Jabber Timout Error，发送 Jabber 超时错误，此位只有在 Jabber 检测功能未禁止的情况下有效。 • 0x0：无异常 • 0x1：出现发送超时错误
13	TXFIFO_FLSH_ERR，TXFIFO Flush Error，清除错误，出现软件清除 TXFIFO 的帧数据的操作导致的错误。 • 0x0：无异常 • 0x1：出现错误状态
12	IP_PL_ERR，IP Payload Error，此位置 1 指示 MAC 检测到发送的 TCP、UDP、ICMP IP 数据包 payload 存在错误。
11	LOS_CR，Loss Carrier，此位置 1 指示在帧发送发生了载波丢失，此位只有在半双工模式下有效。
10	NO_CR，No Carrier，此位置 1 指示在发送的过程中，PHY 的载波侦听 CS 信号并没有生效，即没有检测到载波。
9	LT_COL，Late Collision，此位置 1 指示由于碰撞导致发送终止，此碰撞发生在碰撞窗口之后。此位在 TXFIFO_UF_ERR = 1 时无效。
8	EXS_COL，Excessive Collision，此位置 1 指示当前帧尝试发送的过程中，由于连续的 16 次碰撞的产生终止发送帧。如果取消重传（DIS_RETRY = 1），只要出现 1 次的碰撞，此位则立即置 1。
7	VLAN_STS，VLAN Status，VLAN 帧状态。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–2 发送描述符 TDES0 (续)

Bit	域描述
	• 0x0：发送帧为非 VLAN 帧 • 0x1：发送帧为 VLAN 帧
6:3	COL_CNT，Collision Count，此域指示在发送前发生多少次碰撞。此域在 TDES0. Bit8 =1 的时候无效。
2	EX_DEF_ERR，Excessive Deferral Error，发送终止由于回退时间过长，此位只有在 EN_DEF_CHECK = 1 的情况下有效。 • 0x0：未发生错误。 • 0x1：出现回退过量错误
1	TXFIFO_UF_ERR，TXFIFO Underflow Error，TXFIFO 下溢出错误，DMA 从 Buffer 地址读取帧数据错误。 • 0x0：未出现错误 • 0x1：发生下溢出错误
0	DEF_STS，Defer Status，回退状态，在发送前检测到载波而引起的回退，此位只对于半双工模式有效。 • 0x0：未出现回退 • 0x1：发送时出现回退

表 9–3 发送描述符 TDES1

Bit	域描述
31:29	TX_SA_CTL，Transmit Source Address Control，发送源地址控制。BIT31 = 1，表示采用 Address1 进行插入或替代。BIT31 = 0，表示采用 Address0 进行插入或替代。 Bit30:29 • 0x0：无操作 • 0x1：插入源地址 • 0x2：替代源地址 • 0x3：保留
28:16	TX_BUF2_SIZ，Transmit Buffer2 Size，发送缓存 2 的空间大小。
15:13	Reserved

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–3 发送描述符 TDES1 (续)

Bit	域描述
12:0	TX_BUF1_SIZ，Transmit Buffer1 Size，接收缓存 1 的空间大小。

表 9–4 发送描述符 TDES2

Bit	域描述
31:0	BUF1_ADDR，Buffer1 Address，Buffer1 地址指针，Buffer1 的物理地址。

表 9–5 发送描述符 TDES3

Bit	域描述
31:0	BUF2_ADDR/NXT_DES_ADDR • DMA 采用 Ring 模式时，此域为 BUF2_ADDR BUF2_ADDR，Buffer2 Address，Buffer2 地址指针，Buffer2 的物理地址。 • 采用 Chain 模式时，此域为 NXT_DES_ADDR。 NXT_DES_ADDR，Next Descriptor Address，下一个描述符的地址，指向下一个描述符的物理地址，从而将描述符连接起来。

表 9–6 发送描述符 TDES6

Bit	域描述
31:0	TX_STMP_LO，Transmit Timestamp Low 32bit，发送时间戳的低 32 位，此域由 DMA 自动填写，与 TDES7 的高 32bit 组成完整的时间戳。

表 9–7 发送描述符 TDES7

Bit	域描述
31:0	TX_STMP_HI，Transmit Timestamp High 32bit，发送时间戳的高 32 位，此域由 DMA 自动填写，与 TDES6 的低 32bit 组成完整的时间戳。

注：

发送描述符 RDES4~7（RDES4 状态信息，RDES5 Reserved，RDES6~7 时钟戳信息）的应用，需要设置寄存器 DMA0/1_CONF 的 ALT_DES_SIZ = 1。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.3.8. DMA 接收描述符

接收描述符 RDES4~7（RDES4 状态信息，RDES5 Reserved，RDES6~7 时钟戳信息）的应用，需要设置寄存器 DMA0/1_CONF 的 ALT_DES_SIZ = 1。

表 9–8 接收描述符 RDES0

Bit	域描述
31	RX_PRC，Receive in Process，接收进行中。 • 0x0：DMA 空闲，DMA 完成当前的描述符的数据接收 • 0x1：DMA 接收进行中
30	DA_FLT，Destination Address Filter Fail，目的地址过滤失败。 • 0x0：无效 • 0x1：指示接收帧的目的地址过滤失败
29:16	RX_FRM_LEN，Receive Frame Length，接收到的帧的长度，此域在最后一个描述符有效，并且无异常发生。
15	RXERR_STS，Receive Error Status，接收错误状态指示位。 • 0x0：无错误 • 0x1：出现错误，错误源可能由于 RDES0 的 BIT14/11/7/6/4/3/1 或 RDES4 的[4:3] 相应的错误状态引起
14	RX_DES_ERR，Receive Descriptor Error，接收描述符错误，此域在最后一个描述符有效。 • 0x0：无效 • 0x1：由于描述符异常导致的接收中断
13	SA_FLT，Source Address Filter Fail，源地址过滤失败。 • 0x0：无效 • 0x1：指示接收帧的源地址过滤失败
12	RX_LEN_ERR，Receive Length Error，接收长度错误。 • 0x0：无效 • 0x1：指示接收长度错误，接收帧的实际长度与帧的长度域值不一致
11	RXFIFO_OF_ERR，RXFIFO Overflow Error，接收溢出错误。 • 0x0：无效 • 0x1：指示接收溢出错误，由于 RXFIFO 溢出，导致接收帧的损坏
10	VLAN_TAG，VLAN Tag，此位置 1 表示接收的帧位 VLAN 帧。
9	START_DES，Start Descriptor，第一个描述符。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9-8 接收描述符 RDES0 (续)

Bit	域描述
	• 0x0：无效 • 0x1：有效，表示此描述符为第一个描述符
8	END_DES，End Descriptor，最后一个描述符。 • 0x0：无效 • 0x1：有效，表示此描述符为最后一个描述符
7	TMSTMP_AVL/ IP_CHSM_ERR/ GNT_FRM 此位可指示三种状态： • TMSTMP_AVL，Timestamp Available，置 1 表示接收的帧已打时间戳，从 RDES6~7 可获得。 • IP_CHSM_ERR，IP Checksum Error，置 1 表示 IP 校验和错误或表示接收帧位非 IPv4 帧。 • GNT_FRM，Giant Frame，置 1 表示接收的帧位 Frame。
6	LT_COL_ERR，Late Collision Error，Late Collision 错误。 • 0x0：无效 • 0x1：接收发生 Collision 错误
5	RX_FRM_TYP，Receive Frame Type，接收帧的类型。 • 0x0：接收帧为 IEEE 802.3 类型的帧 • 0x1：接收帧为以太网类型的帧
4	RX_WD_TO_ERR，Receive Watchdog Timeout Error，接收看门狗的超时错误。 • 0x0：无效 • 0x1：发生接收看门狗的超时错误
3	RX_ERR，Receive Error，接收过程出现 ERR 信号。 • 0x0：无效 • 0x1：接收过程出现 ERR 信号
2	Reserved
1	RX_CRC_ER，RReceive CRC Error，接收 CRC 错误，此域只有在最后一个描述符有效。 • 0x0：无效 • 0x1：接收帧出现 CRC 错误
0	EXT_STS_AVA/ RX_MAC_ADDR

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–8 接收描述符 RDES0 (续)

Bit	域描述
	• EXT_STS_AVA，Extend Status Available，当时钟戳或 IP 校验和 Offload 功能使能，此位置 1 表示 RDES4 生效。 • RX_MAC_ADDR，Rx MAC Address，当时钟戳、IP 校验和 Offload 功能均未使能，此位置 1 表示接收帧的目的地址匹配 MAC Address1~7 之一。此位清 0 表示接收帧的目的地址匹配 Address0。

表 9–9 接收描述符 RDES1

Bit	域描述
31	DIS_COMP_INT，Disable Complete Interrupt，禁止接收完成中断的产生。 • 0x0：未禁止 • 0x1：禁止
30:29	Reserved
28:16	RX_BUF2_SIZ，Receive Buffer2 Size，接收缓存 2 的空间大小。
15	RX_END_RNG，Receive End of Ring，指示在 DMA 的 Ring 模式下，此描述为最后的描述符，完成后跳转回起始描述符。
14	RX_DMA_MOD，Receive DMA Mode，接收 DMA 的模式。 • 0x0：Ring 模式 • 0x1：Chain 模式
13	Reserved
12:0	RX_BUF1_SIZ，Receive Buffer1 Size，接收缓存 1 的空间大小。

表 9–10 接收描述符 RDES2

Bit	域描述
31:0	BUF1_ADDR，Buffer1 Address，Buffer1 地址指针，Buffer1 的物理地址。

表 9–11 接收描述符 RDES3

Bit	域描述
31:0	BUF2_ADDR/NXT_DES_ADDR • DMA 采用 Ring 模式时，此域为 BUF2_ADDR BUF2_ADDR，Buffer2 Address，Buffer2 地址指针，Buffer2 的物理地址。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–11 接收描述符 RDES3 (续)

Bit	域描述
	• DMA 采用 Chain 模式时，此域为 NXT_DES_ADDR。NXT_DES_ADDR， Next Descriptor Address，下一个描述符的地址，指向下一个描述符的物理地址，从而将描述符连接起来。

表 9–12 接收描述符 RDES4

Bit	域描述
31:21	Reserved
20:18	VLAN_TAG_PRI_V，VLAN Tag Priority Value，此域内容填入接收到的包的 TAG 用户值域。
17	AV_TAG_PKT_RCD，AV Tagged Packet Received，此位置 1 表示接收到带 AV 标签的数据包。
16	AV_PKT_RCD，AV Packet Received，此位置 1 表示接收到 AV 包。
15	Reserved
14	TMSTMP_DRP，Timestamp Dropped，时钟戳丢失，由于 RXFIFO 溢出，导致时钟戳丢失。 • 0x0：无效 • 0x1：时钟戳丢失
13	PTP_VER，PTP Version，PTP 版本。 • 0x0：IEEE1588 • 0x1：IEEE1588V2
12	RX_PTP_FRM，Received PTP Frame Type，接收到 PTP 帧的类型。 • 0x0：接收到 PTP 报文通过 UDP–IPV4 或 IPV6 的形式传送 • 0x1：接收到 PTP 报文直接通过以太网帧形式传送
11:8	PTP_RX_MSG_TYP，Received PTP Message Type，接收到的 PTP 消息报文类型。 • 0x0：无 PTP 报文 • 0x1：SYNC 报文 • 0x2：Follow Up 报文 • 0x3：Delay_Req 报文 • 0x4：Delay_Resp 报文 • 0x5：Pdelay_Req 报文 • 0x6：Pdelay_Resp 报文 • 0x7：Pdelay_Resp_Follow_Up 报文 • 0x8：Announce 报文 • 0x9：Management 报文

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–12 接收描述符 RDES4 (续)

Bit	域描述
	• 0xA：Signaling 报文 • 0xB~0xE：Reserved • 0xF：PTP Packet with Reserved message type
7	RX_IPV6_PKT，Received IPV6 Packet，接收到 IPV6 包。 • 0x0：无效 • 0x1：接收到的 IP 包为 IPV6 包
6	RX_IPV4_PKT，Received IPV4 Packet，接收到 IPV4 包。 • 0x0：无效 • 0x1：接收到的 IP 包为 IPV4 包
5	DIS_IP_CHSUM，Disable IP Checksum Function，关闭 IP 校验和功能。 • 0x0：未关闭 • 0x1：关闭 IP 校验和功能
4	IP_PL_ERR，IP Payload Error，IP 包校验错误，接收到的 IP 包的 TCP/UDP/ICMP 的校验和错误，或长度错误。 • 0x0：无错误 • 0x1：出现 IP 包校验和错误
3	IP_HD_ERR，IP Header Error，接收到的 IP 包的首部校验和与计算的校验和不一致，或者 IP 版本与 Ethernet Type 域值不一致。 • 0x0：无错误 • 0x1：出现首部校验和错误
2:0	IP_PKT_TYP，IP Packet Type，IP 包类型，此域只有在 BIT6/7 生效时才有效。 • 0x0：未知类型 • 0x1：UDP 包 • 0x2：TCP 包

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–12 接收描述符 RDES4 (续)

Bit	域描述
	• 0x3：ICMP 包 • others：Reserved

表 9–13 接收描述符 RDES6

Bit	域描述
31:0	RX_STMP_LO，Receive Timestamp Low 32bit，接收时间戳的低 32 位，此域由 DMA 自动填写，与 TDES7 的高 32bit 组成完整的时间戳。

表 9–14 接收描述符 RDES7

Bit	域描述
31:0	RX_STMP_HI，Receive Timestamp High 32bit，发送时间戳的高 32 位，此域由 DMA 自动填写，与 TDES7 的低 32bit 组成完整的时间戳。

9.2.3.9. IEEE1588

9.2.3.9.1. 时钟戳收发

IEEE1588 时钟戳的收发，是指在 MAC 发送或接收到报文后，则触发时钟戳的捕捉，此时对应的发送或接收描述符会将相应的 Timestamp 信息记录在 TDES6、TDES7 和 RDES6、RDES7 中。

为了让 DMA 能够记录 Timestamp，需要配置以下信息：

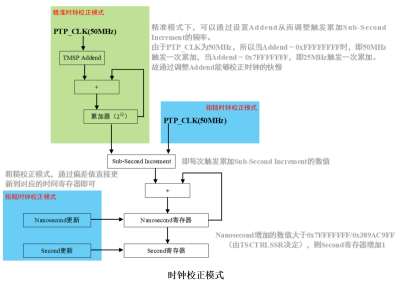
- 寄存器 ALT_DES_SIZ = 1
- 描述符的大小为 8 words
- 使能 TDES0 的 TTSE（Transmit Timestamp Enable）。

为了接收时间戳信息，需在 Timestamp 控制寄存器上使能对应的接收帧类型。

9.2.3.9.2. 时钟校准

IEEE1588 功能支持对内部系统时钟的校准：

- 粗糙校准：通过 PTP 协议报文的交互计算出时钟偏差，通过 Update 寄存器更新系统时间。
- 精准校准：通过 PTP 协议报文的交互计数时钟偏差的频率比，更新 Timestamp Addend 寄存器，实现同步时钟。



时钟校正模式

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.4. 寄存器列表

表 9–15 MAC 寄存器地址映射表

Module Name	Mapping Size	Offset
MAC	4 KB	0x000

表 9–16 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	MAC_CONF	MAC 配置寄存器	0x000 MAC_CONF
0x004	DMA0_CONF	DMA0 配置寄存器	0x004 DMA0_CONF
0x00C	DMA0_INT_STS	DMA0 中断状态寄存器	0x00C DMA0_INT_STS
0x010	DMA0_INT_EN	DMA0 中断使能寄存器	0x010 DMA0_INT_EN
0x01C	MAC_TX_FUNC	MAC 发送功能寄存器	0x01C MAC_TX_FUNC
0x020	MAC_RX_FUNC	MAC 接收功能寄存器	0x020 MAC_RX_FUNC
0x024	TX_DMA0_CTL	发送 DMA0 控制寄存器	0x024 TX_DMA0_CTL
0x028	RX_DMA0_CTL	接收 DMA0 控制寄存器	0x028 RX_DMA0_CTL
0x034	FLOW_CTL	流控寄存器	0x034 FLOW_CTL
0x038	VLAN_TAG	VLAN 标签寄存器	0x038 VLAN_TAG
0x03C	VLAN_FLT	VLAN 过滤寄存器	0x03C VLAN_FLT
0x040	MAC_FRM_FLT	MAC 帧过滤寄存器	0x040 MAC_FRM_FLT
0x044	HASH_TBL_HIGH	高位哈希列表寄存器	0x044 HASH_TBL_HIGH
0x048	HASH_TBL_LOW	低位哈希列表寄存器	0x048 HASH_TBL_LOW
0x04C	VLAN_HASH_TBL	VLAN 哈希列表寄存器	0x04C VLAN_HASH_TBL
0x050	MAC_ADDR0_HIGH	高位 MAC 地址 0 寄存器	0x050 MAC_ADDR0_HIGH
0x054	MAC_ADDR0_LOW	低位 MAC 地址 0 寄存器	0x054 MAC_ADDR0_LOW
0x058	MAC_ADDR1_HIGH	高位 MAC 地址 1 寄存器	0x058 MAC_ADDR1_HIGH
0x05C	MAC_ADDR1_LOW	低位 MAC 地址 1 寄存器	0x05C MAC_ADDR1_LOW
0x060	MAC_ADDR2_HIGH	高位 MAC 地址 2 寄存器	0x060 MAC_ADDR2_HIGH
0x064	MAC_ADDR2_LOW	低位 MAC 地址 2 寄存器	0x064 MAC_ADDR2_LOW
0x068	MAC_ADDR3_HIGH	高位 MAC 地址 3 寄存器	0x068 MAC_ADDR3_HIGH
0x06C	MAC_ADDR3_LOW	低位 MAC 地址 3 寄存器	0x06C MAC_ADDR3_LOW
0x074	MAC_ADDR4_LOW	低位 MAC 地址 4 寄存器	0x074 MAC_ADDR4_LOW
0x078	MAC_ADDR5_HIGH	高位 MAC 地址 5 寄存器	0x078 MAC_ADDR5_HIGH
0x07C	MAC_ADDR5_LOW	低位 MAC 地址 5 寄存器	0x07C MAC_ADDR5_LOW
0x080	MAC_ADDR6_HIGH	高位 MAC 地址 6 寄存器	0x080 MAC_ADDR6_HIGH
0x084	MAC_ADDR6_LOW	低位 MAC 地址 6 寄存器	0x084 MAC_ADDR6_LOW
0x088	MAC_ADDR7_HIGH	高位 MAC 地址 7 寄存器	0x088 MAC_ADDR7_HIGH

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–16 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x08C	MAC_ADDR7_LOW	高位 MAC 地址 7 寄存器	0x08C MAC_ADDR7_LOW
0x08C	MAC_ADDR7_LOW	低位 MAC 地址 7 寄存器	0x08C MAC_ADDR7_LOW
0x090	MDIO_CTL	MDIO 控制寄存器	0x090 MDIO_CTL
0x094	MDIO_DATA	MDIO 数据寄存器	0x094 MDIO_DATA
0x0A0	DEBUG_REG	Debug 寄存器	0x0A0 DEBUG_REG
0x0B0	TXDMA0_DESC_START	TXDMA0 起始描述符地址寄存器	0x0B0 TXDMA0_DESC_START
0x0B4	RXDMA0_DESC_START	RXDMA0 起始描述符地址寄存器	0x0B4 RXDMA0_DESC_START
0x0B8	CUR_TXDMA0_DESC	TXDMA0 当前描述符地址寄存器	0x0B8 CUR_TXDMA0_DESC
0x0BC	CUR_RXDMA0_DESC	RXDMA0 当前描述符地址寄存器	0x0BC CUR_RXDMA0_DESC
0x0C0	CUR_TXDMA0_BUFADDR	TXDMA0 缓存地址寄存器	0x0C0 CUR_TXDMA0_BUFADDR
0x0C4	CUR_RXDMA0_BUFADDR	RXDMA0 缓存地址寄存器	0x0C4 CUR_RXDMA0_BUFADDR
0x0E8	DMA0_MISFRM_BUFOVF	DMA0 丢帧溢出寄存器	0x0E8 DMA0_MISFRM_BUFOVF
0x100	TMSTMP_CTL	时钟戳控制寄存器	0x100 TMSTMP_CTL
0x0104	SUB_SEC_INCR	亚秒递增寄存器	0x0104 SUB_SEC_INCR
0x0108	TMSMP_ADDEND	时钟戳加数寄存器	0x0108 TMSMP_ADDEND
0x010C	SYS_TIME_SEC	时间戳秒寄存器	0x010C SYS_TIME_SEC
0x0110	SYS_TIME_NANO_SEC	时间戳亚秒寄存器	0x0110 SYS_TIME_NANO_SEC
0x0114	UPDT_TIME_SEC	时间戳秒更新寄存器	0x0114 UPDT_TIME_SEC
0x0118	UPDT_TIME_NANO_SEC	时间戳亚秒更新寄存器	0x0118 UPDT_TIME_NANO_SEC
0x011C	TRGT_TIME_SEC	目标时间戳秒寄存器	0x011C TRGT_TIME_SEC
0x0120	TRGT_TIME_NANO_SEC	目标时间戳亚秒寄存器	0x0120 TRGT_TIME_NANO_SEC
0x0124	AUX_TMSMP_SEC	捕捉时钟秒寄存器	0x0124 AUX_TMSMP_SEC
0x0128	AUX_TMSMP_NANO_SEC	捕捉时钟亚秒寄存器	0x0128 AUX_TMSMP_NANO_SEC
0x012C	SYS_TIME_HI_WORD_SEC	高位时钟戳寄存器	0x012C SYS_TIME_HI_WORD_SEC
0x0130	TMSMP_STS	时钟戳状态寄存器	0x0130 TMSMP_STS
0x0134	PPS_CTL	脉冲控制寄存器	0x0134 PPS_CTL
0x0138	PPS0_INTERVAL	脉冲间隔寄存器	0x0138 PPS0_INTERVAL
0x013C	PPS0_WIDTH	脉冲宽度寄存器	0x013C PPS0_WIDTH
0x0FFC	VERSION	EMAC 版本号	0x0FFC VERSION

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5. 寄存器描述

9.2.5.1. 0x000 MAC_CONF

默认值：0x00000000			MAC 配置寄存器 (MAC Configure)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	IP_CHKSUM_OL IP Layer Checksum Offload，IP 层的校验和 Offload • 0x0：未使能 • 0x1：使能
6:5	R/W	0x0	PRE_LEN_SET Preamble Length Set，发送帧的前导符长度设置 • 0x0：前导符为 7 字节 • 0x1：前导符为 5 字节 • 0x2：前导符为 3 字节 • 0x3：Reserved
4	R/W	0x0	DUP_MODE_SEL Duplex Mode Select，全/半双工模式选择 • 0x0：半双工模式 • 0x1：全双工模式
3	R/W	0x0	LP_MODE_EN Loop Mode Enable，选择回环模式，自发自收 • 0x0：未使能 • 0x1：使能回环模式
2:1	R/W	0x0	SPD SPEED，以太网速度配置 • 0x0：Reserved • 0x1：Reserved • 0x2：10M • 0x3：100M
0	R/WAC	0x1	SF_RST Software Reset，软件复位，此位置 1，MAC 进行软件复位，复位所有的内部逻辑以及寄存器，完成复位后自动清 0。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.2. 0x004 DMA0_CONF

默认值：0x00080400			DMA0 配置寄存器 (DMA0 Configure)
位域	类型	默认值	描述
31	R/W	0x0	RB_INCR_BURST Rebuild INCRx Burst，重新建立 INCR 突发模式 • 0x0：未使能 • 0x1：使能
30:27	–	–	–
26	R/W	0x0	ADDR_ALN Address-Aligned Beats，地址对齐控制 • 0x0：未使能 • 0x1：使能
25	R/W	0x0	SEP_PBL Separate PBL，TX、RX 使用独立的 PBL 控制 • 0x0：未使能，TX、RX 均应用 LEN 配置控制 DMA 的 PBL • 0x1：使能，TX、RX 使用独立的 PBL 控制，TX 应用 LEN 配置控制 TX DMA 的 PBL，RX 应用 LEN 配置控制 RX DMA 的 PBL
24:19	R/W	0x1	RX_BURST_LEN Rx DMA Burst Length，此域表示在一次 DMA 传输中最大传输的 beats 的数量。此域设置为 1/2/4/8/16/32，其它值将会导致无法预知的行为。
18	R/W	0x0	MIX_BURST Mixed Burst，混合突发模式 • 0x0：未使能 • 0x1：使能
17	R/W	0x0	FIX_BURST Fixed Burst，固定突发模式 • 0x0：非 Burst 模式，突发模式使用 SINGLE 和 INCR burst 进行传输 • 0x1：Fixed Burst 模式，突发模式使用 SINGLE、INCR4、INCR8、或 INCR16
16	R/W	0x0	EN_BL8_MOD Enable Burst Length x8 Mode，使能 Length 8 倍模式 • 0x0：未使能 • 0x1：使能
15:10	R/W	0x1	BURST_LEN Burst Length，DMA Burst 长度，表示在一次 DMA 传输最多可以传输的 beats 数量。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00080400			DMA0 配置寄存器 (DMA0 Configure)
位域	类型	默认值	描述
			此域可设置为 1/2/4/8/16/32，其它的数值会导致不可预知的行为。配置更高的 Length 需要配合 EN_BL8_MOD=1，采用 8 倍 Length 模式，即在原有的基础上乘 8。
9	R/W	0x0	ALT_DES_SIZ Alternate Descriptor Size，描述符的大小配置 • 0x0：描述符大小为 4 DWORDS • 0x1：描述符大小为 8 DWORDS
8:4	R/W	0x0	DES_SKIP_LEN Descriptor Skip Length，描述符跳跃长度，此域决定了两个未串联的描述的跳跃长度（这里单位为 Dword，32-bit）。跳跃的长度为当前描述符的结束到下一个描述符的开始。当此域为 0 时，表示描述符为连续的。
3	R/W	0x0	PR_SET Priority SET，优先级的设置 • 0x0：RX DMA 优先级高于 TX DMA • 0x1：TX DMA 优先级高于 RX DMA
2:1	R/W	0x0	WEHT_SET Weight Set，这里设置 DMA 和 RX DMA 的权重比，此域只有加权轮询模式下有效。当 PR_SET = 1 时，这里的加权比为 TX：RX。当 PR_SET = 0 时，这里的优先级比为 RX：TX • 0x0：加权比为 1:1 • 0x1：加权比为 2:10x2：加权比为 3:1 • 0x3：加权比为 4:1
0	R/W	0x0	DMA_ARB_MODE DMA Arbitration Mode，DMA 仲裁模式 • 0x0：加权轮询模式，根据加权比例 SET 和优先级 PR_SET 的设定，进行 TX 和 RX 轮询进行 • 0x1：固定优先级模式，只根据优先级 SET，固定优先进行 TX 或 RX

9.2.5.3. 0x00C DMA0_INT_STS

默认值：0x00000000			DMA0 中断状态寄存器 (DMA0 Interrupt Status)
位域	类型	默认值	描述
31:30	–	–	–
29	RO	0x0	TMSMP_INT Timestamp Interrupt，时钟戳中断

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA0 中断状态寄存器 (DMA0 Interrupt Status)
位域	类型	默认值	描述
			此中断出现的情况包括如下： • 系统时间达到或超过所设置的目标时间 • 系统秒时间寄存器溢出 • 辅助时钟捕捉事件发生 **注：** DMA1 无需此中断状态。
28:26	–	–	–
25:23	RO	0x0	BUS_ERR_TYP Bus Error Type，总线错误类型 • 0x0：在 RxDMA 写数据时出现错误 • 0x3：在 TxDMA 读数据时出现错误 • 0x4：在 RxDMA 描述符 write access 时出现错误 • 0x5：在 TxDMA 描述符 write access 时出现错误 • 0x6：在 RxDMA 描述符 read access 时出现错误 • 0x7：在 TxDMA 描述符 read access 时出现错误 • others：reserved
22:20	RO	0x0	TX_DMA_STS Transmit DMA Process Status，TXDMA 工作状态，这里不会产生中断。 • 0x0: 停止，复位或停止发送命令出现 • 0x1： 运行中，获取发送描述符 • 0x2：运行中，等待获取状态 • 0x3：运行中，读取数据、传输至 TXFIFO • 0x4： 时钟戳写状态 • 0x5： Reserved • 0x6： 挂起状态，无效发送描述符或 Buffer 下溢出 • 0x7: 运行中，关闭发送描述符
19:17	RO	0x0	RX_DMA_STS Receive DMA Process Status，RXDMA 工作状态，这里不会产生中断 • 0x0：停止，复位或停止接收命令出现 • 0x1：运行中，获取接收描述符 0x2：Reserved • 0x3：运行中，等待接收包

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA0 中断状态寄存器 (DMA0 Interrupt Status)
位域	类型	默认值	描述
			• 0x4：挂起，无效接收描述符 • 0x5：运行中，关闭接收描述符 • 0x6：时钟戳写状态 • 0x7：运行中，传输数据，从 Buffer 搬运至 DRAM
16	R	0x0	NOR_INT_OR_SGNL Normal Interrupt Or Logic Signal，此位为下面中断信号的 Or 逻辑信号，只有将以下的中断状态清除，才可清除此 BIT 的状态。 • BIT[0]: TX_INT • BIT[2]: TX_BUF_UNAVL_INT • BIT[6]: RX_INT • BIT[14]: ERL_RX_INT
15	R	0x0	ERR_INT_OR_SGNL Error Interrupt Or Logic Signal，此位为下面异常中断信号的 Or 逻辑信号，只有将以下的中断状态清除，才可清除此 BIT 的状态。 • BIT [1]: TX_STP_INT • BIT [3]: TX_JAB_INT • BIT [4]: RX_OF_INT • BIT [5]: TX_UF_INT • BIT [7]: RX_BUF_UNAVL_INT • BIT [8]: RX_STP_INT • BIT [9]: RX_WTD_TO_INT • BIT [10]: ERL_TX _INT • BIT[13]: BUS_ERR_INT
14	R/W1C	0x0	ERL_RX_INT Early Receive Interrupt，提前接收中断，此中断指示 DMA 已将 RXFIFO 接收到的数据包填充到首个数据 buffer。
13	R/W1C	0x0	BUS_ERR_INT Bus Error Interrupt，总线异常错误，此位表示出现 bus 错误，具体错误描述见 bit[25:23]，属于异常中断。
12:11	–	–	–
10	R/W1C	0x0	ERL_TX _INT Early Transmit Interrupt，提前发送中断，此中断指示需要发送的帧已经从数据 buffer 写到 TXFIFO，属于异常中断。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA0 中断状态寄存器 (DMA0 Interrupt Status)
位域	类型	默认值	描述
9	R/W1C	0x0	RX_WTD_TO_INT Receive Watchdog Timeout Interrutp，接收看门狗超时中断，此中断指示 Rx 看门狗计时器超时，属于异常中断。
8	R/W1C	0x0	RX_STP_INT Receive Process Stopped Interrupt，接收暂停中断，此中断指示 Rx 过程进入停止状态，属于异常中断。
7	R/W1C	0x0	RX_BUF_UNAVL_INT Receive buffer Unavailable Interrupt，接收缓存无法获取中断，此中断指示 DMA 无法获取下一个接收描述符，属于异常中断。接收进入 Suspend 状态。
6	R/W1C	0x0	RX_INT Receive Interrupt，接收中断，此中断指示完成帧的接收。
5	R/W1C	0x0	TX_UF_INT Transmit Underflow Interrupt，发送下溢出中断，此中断指示在帧发送的过程中出现下溢出，属于异常中断。
4	R/W1C	0x0	RX_OF_INT Receive Overflow Interrupt，接收上溢出中断，此中断指示在帧接收的过程中出现上溢出，属于异常中断。
3	R/W1C	0x0	TX_JAB_INT Transmit Jabber Timeout Interrupt，发送 Jabber 超时中断，此中断指示发送产生 Jabber 计时器超时，发送的帧太大，属于异常中断。
2	R/W1C	0x0	TX_BUF_UNAVL_INT Transmit Buffer Unavailable Interrupt，发送无法获取缓存中断，此中断指示 DMA 无法获取下一个发送描述符，下一个描述由 CPU 占用。发送进入挂起状态。
1	R/W1C	0x0	TX_STP_INT Transmit Process Stopped Interrupt，发送停止中断，此中断指示发送停止，属于异常中断。
0	R/W1C	0x0	TX_INT Transmit Interrupt，发送中断，此中断指示帧发送完成。

9.2.5.4. 0x010 DMA0_INT_EN

默认值：0x00000000			DMA0 中断使能寄存器 (DMA0 Interrupt ， Enable)
位域	类型	默认值	描述
31:30	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA0 中断使能寄存器 (DMA0 Interrupt ， Enable)
位域	类型	默认值	描述
29	R/W	0x0	TTI_INT_EN Timestamp Interrupt ， Enable，时间戳中断使能 • 0x0：未使能 Timestamp 中断 • 0x1：使能 Timestamp 中断
28:26	–	–	–
25:17	–	–	–
16	R/W	0x0	EN_NOR_INT Enable Normal Interrupt，正常中断使能（其中正常中断具体包含的信号可见 SGNL 的描述），如果未使能此中断信号，那么无法产生正常类型的中断信号 • 0x0：未使能 • 0x1：使能
15	R/W	0x0	EN_ERR_INT Enable Error Interrupt，异常中断使能（其中异常中断具体包含的信号可见 SGNL 的描述），如果未使能此中断信号，那么无法产生异常类型的中断信号 • 0x0：未使能 • 0x1：使能
14	R/W	0x0	EN_ERL_RX_INT Enable Early Receive Interrupt，提前接收中断使能，此使能信号需 EN_NOR_INT=1 时才有效 • 0x0：未使能 • 0x1：使能
13	R/W	0x0	EN_BUS_ERR_INT Enable Bus Error Interrupt，总线异常中断使能， 此使能信号需 EN_ERR_INT=1 时才有效 • 0x0：未使能 • 0x1：使能
12:11	–	–	–
10	R/W	0x0	EN_ERL_TX _INT Enable Early Transmit Interrupt，提前发送中断使能， 此使能信号需 EN_ERR_INT=1 时才有效 • 0x0：未使能 • 0x1：使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA0 中断使能寄存器 (DMA0 Interrupt ， Enable)
位域	类型	默认值	描述
9	R/W	0x0	EN_RX_WTD_TO_INT Enable Receive Watchdog Timeout Interrupt，接收看门狗超时中断使能，此使能信号需 EN_ERR_INT=1 时才有效 • 0x0：未使能 • 0x1：使能
8	R/W	0x0	EN_RX_STP_INT Enable Receive Process Stopped Interrupt，接收暂停中断使能，此使能信号需 EN_ERR_INT=1 时才有效 • 0x0：未使能 • 0x1：使能
7	R/W	0x0	EN_RX_BUF_UNAVL_INT Enable Receive Buffer Unavailable Interrupt，接收缓存无法获取中断使能，此使能信号需 EN_ERR_INT=1 时才有效 • 0x0：未使能 • 0x1：使能
6	R/W	0x0	EN_RX_INT Enable Receive Interrupt，接收中断使能，此使能信号需 EN_NOR_INT=1 时才有效 • 0x0：未使能 • 0x1：使能
5	R/W	0x0	EN_TX_UF_INT Enable Transmit Underflow Interrupt，发送下溢出中断使能，此使能信号需 EN_ERR_INT=1 时才有效 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	EN_RX_OF_INT Enable Receive ， Overflow Interrupt，发送上溢出中断使能，此使能信号需 EN_ERR_INT=1 时才有效 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	EN_TX_JAB_INT Enable Transmit Jabber Timeout Interrupt，发送 Jabber 超时中断使能，此使能信号需 EN_ERR_INT=1 时才有效

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA0 中断使能寄存器 (DMA0 Interrupt ， Enable)
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
2	R/W	0x0	EN_TX_BUF_UNAVL_INT Enable Transmit Buffer Unavailable Interrupt，发送缓存无法获取中断，此使能信号需 EN_ERR_INT=1 时才有效 • 0x0：未使能 • 0x1：使能
1	R/W	0x0	EN_TX_STP_INT Enable Transmit Sopped Interrupt，发送暂停中断使能，此使能信号需 EN_ERR_INT=1 时才有效 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	EN_TX_INT Enable Transmit Interrupt，发送中断使能，此使能信号需 EN_NOR_INT=1 时才有效 • 0x0：未使能 • 0x1：使能

9.2.5.5. 0x01C MAC_TX_FUNC

默认值：0x00000000			MAC 发送功能寄存器 (MAC Transmit Function)
位域	类型	默认值	描述
31:15	–	–	–
14:12	R/W	0x0	TX_FR_SRC_ADR_SET TX Frame Source Address Set，TX 帧的源地址配置方式。 Bit14 • 0x0：使用 Addr0 寄存器作为源地址插入或替代 • 0x1：使用 Addr1 寄存器作为源地址插入或替代 BIT[13:12] • 0x0/0x1：Reserved • 0x2：插入源地址 • 0x3：替代源地址
11	–	–	–
10	R/W	0x0	EN_DEF_CHECK

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			MAC 发送功能寄存器 (MAC Transmit Function)
位域	类型	默认值	描述
			Enable Deferral Check，使能回退时间检测功能，该位只在半双工模式下有效 • 0x0：未使能 • 0x1：使能，对发送帧进行回退时间的检测
9	R/W	0x0	DIS_JAB Disable Jabber，禁止 Jabber，禁止后可以发送最多 16383 字节大小的帧 • 0x0：未禁止，发送帧为正常大小 • 0x1：禁止 Jabber
8	–	–	–
7:5	R/W	0x0	IFR_GAP Inter-Frame Gap，相邻帧的间隔时间配置 • 0x0：96 bit times • 0x1：88 bit times • 0x2：80 bit times • … • 0x7：40 bit times
4	R/W	0x0	DIS_CRS Disable Carrier Sense During Transmission，在发送过程中禁止载波侦听，此位适合用在半双工模式下 • 0x0：未禁止 • 0x1：禁止载波侦听
3	R/W	0x0	DIS_RETRY Disable Retry，禁止重发功能，发送只进行一次的发送 • 0x0：未禁止 • 0x1：禁止重发
2:1	R/W	0x0	BK_OFF Back-Off Value，发送碰撞后回退值，此位只适合工作在半双工模式 • 0x0：k= min(n,10) • 0x1：k= min(n,8) • 0x2：k= min(n,4) • 0x3：k= min(n,1) 这里 n 为重传次数。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			MAC 发送功能寄存器 (MAC Transmit Function)
位域	类型	默认值	描述
0	R/W	0x0	EN_TX Enable Transmit，使能 MAC 进行发送帧 • 0x0：未使能 • 0x1：使能

9.2.5.6. 0x020 MAC_RX_FUNC

默认值：0x00000000			MAC 接收功能寄存器 (MAC Receive Function)
位域	类型	默认值	描述
31:23	–	–	–
22	R/W	0x0	EN_WD_TH Enable Watchdog Timeout Threshold，使能看门狗的超时阈值 • 0x0：未使能 • 0x1：使能，若看门狗未关闭，此时看门狗则依据 TH 的阈值进行工作。
21:8	R/W	0x0	WD_TH Watchdog Timeout Threshold，接收看门狗的超时阈值，当接收帧的长度大于这里的看门狗超时阈值，那么此帧终止并且报错。
7	–	–	–
6	R/W	0x0	DIS_WD Disable Watchdog，关闭接收看门狗 • 0x0：未关闭，最多只能接收 2048bytes（如果 EN_RX_JUMBO = 1，则最多接收 10240bytes） • 0x1：关闭看门狗，MAC 可以接收最大 16383bytes 的帧
5	R/W	0x0	EN_2K_FR Enable Receive 2000 bytes Frame，使能接收长度为 2000bytes 的帧 • 0x0：未使能 • 0x1：使能，长度为 2000bytes 的帧认为是正常的帧
4	R/W	0x0	EN_JUMBO Enable Jumbo Frame，使能巨型帧 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	DIS_RX_OWN

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			MAC 接收功能寄存器 (MAC Receive Function)
位域	类型	默认值	描述
			Disable Receive Own，关闭自接收功能，此功能只适合用与半双工模式 • 0x0：未禁止，在半双工模式下能够接收所有的帧 • 0x1：禁止，在半双工模式下不接收帧
2	R/W	0x0	EN_STRIP_FCS Enable Strip FCS Field，使能对接收帧（Length/Type 域≥1536 的帧）去除 FCS 域的值 • 0x0：未使能 • 0x1：使能
1	R/W	0x0	EN_STRIP_NML Enable Strip Normal Frame，使能对接收帧（Length/Type 域＜1536 的帧）自动去除 PAD 或 FCS 域的值 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	EN_RX Enable Receive，使能 MAC 进行接收帧 • 0x0：未使能 • 0x1：使能

9.2.5.7. 0x024 TX_DMA0_CTL

默认值：0x00000000			发送 DMA0 控制寄存器 (Transmit DMA0 Control)
位域	类型	默认值	描述
31:8	–	–	–
7	R/WAC	0x0	EN_TX_POLL Enable TX Poll，使能发送继续，DMA 读取当前的发送 DMA 描述符继续进行数据的发送。DMA 执行继续操作完毕后，自动清 0 • 0x0：未使能 • 0x1：使能
6	R/W	0x0	EN_SEC_FR_TX Enabel Second Frame TX Mode，使能第二帧发送功能 • 0x0：未使能 • 0x1：使能，不管第一帧的发送情况，TX DMA 直接处理第二帧的数据
5	R/W	0x0	TX_MOD_SEL

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			发送 DMA0 控制寄存器 (Transmit DMA0 Control)
位域	类型	默认值	描述
			Transmit Mode Select，发送模式选择 • 0x0：阈值模式，根据 TH 阈值进行发送 • 0x1：存储模式，TXFIFO 存储完整的 Frame 才进行发送
4	R/W	0x0	C_TXFIFO Clear Transmit FIFO，清空发送 FIFO，写 1 进行 FIFO 清除，完成后此位自动清 0。
3:1	R/W	0x0	TX_TH Transmit Threshold，DMA 发送阈值，TX FIFO 数据高于此阈值则进行发送 • 0x0：64 • 0x1：128 • 0x2：192 • 0x3：256 • 0x4：40 • 0x5：32 • 0x6：24 • 0x7：16
0	R/W	0x0	EN_TX_DMA Enable DMA Transmit，使能 DMA 发送 • 0x0：停止 DMA 发送数据 • 0x1：启动 DMA 发送数据

9.2.5.8. 0x028 RX_DMA0_CTL

默认值：0x00000000			接收 DMA0 控制寄存器 (Receive DMA0 Control)
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W	0x0	RIWT（针对帧的数量的看门狗） RI Watchdog Timer Count，接收看门狗计数。
15:10	–	–	–
9	R/WAC	0x0	EN_RX_POLL Enable RX Poll，使能接收继续，DMA 读取当前的接收 DMA 描述符继续进行数据的接收。DMA 执行继续操作完毕后，自动清 0

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			接收 DMA0 控制寄存器 (Receive DMA0 Control)
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
8	R/W	0x0	DIS_DR_CS_ERR_FR Disable Dropping of TCP/IP Checksum Error Frames，禁止丢弃由于 TCP/IP 校验和错误的帧 • 0x0：未禁止 • 0x1：禁止
7	R/W	0x0	DIS_CL_RX_FR Disable Clear Received Frames，禁止清除接收帧，由于接收中断后重新进行接收，正常情况会对中断前的帧进行清除 • 0x0：未禁止 • 0x1：禁止清除 RX 帧
6	R/W	0x0	EN_KEEP_ERR_FR Enable Keep Error Frames，使能保留错误的帧 • 0x0：未使能，丢弃出现错误状态的帧 • 0x1：使能
5	R/W	0x0	EN_KEEP_UNSIZ_FR Enable Keep Undersized Good Frames，使能保留无错误的小帧（长度小于 64bytes） • 0x0：未使能，丢弃小帧 • 0x1：使能，另外若 TH 设置低于 64bytes 的阈值，那么此位无作用。
4	R/W	0x0	EN_DR_GI_FR Enable Drop Giant Frames，使能丢弃巨型帧 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	RX_MOD_SEL Receive Mode Select，接收模式选择 • 0x0：阈值模式，根据 TH 阈值进行接收 • 0x1：存储模式，RXFIFO 存储完整的 Frame 才进行接收
2:1	R/W	0x0	RX_TH Receive Threshold，MA 接收阈值，RX FIFO 数据高于此阈值则进行接收 • 0x0：64 • 0x1：32

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			接收 DMA0 控制寄存器 (Receive DMA0 Control)
位域	类型	默认值	描述
			• 0x2：96 • 0x3：128
0	R/W	0x0	EN_RX_DMA Enable DMA Receive，使能 DMA 接收 • 0x0：停止 DMA 接收数据 • 0x1：启动 DMA 接收数据

9.2.5.9. 0x034 FLOW_CTL

默认值：0x00000000			流控寄存器 (Flow Control)
位域	类型	默认值	描述
31:16	R/W	0x0	PAU_TIM_SE Pause Time Set，设置 Pause 帧的 Pause Time 域的值。
15:8	–	–	–
7	R/W	0x0	DIS_ZQ_PAU Disable Zero-Quanta Pause，禁止 0 值 Pause 帧的生成 • 0x0：未使能 • 0x1：使能，禁止自动生成 Pause 帧
6	–	–	–
5:4	R/W	0x0	PAU_LO_TH Pause Low Threshold 此域用于配置 Pause 帧重发的计时器的阈值。
3	R/W	0x0	EN_UNI_PAUSE Enable Unicast Pause Frame Detect，使能单播地址的 Pauseframe 检测 • 0x0：MAC 只检测唯一的多播地址的 Pause 帧 • 0x1：MAC 除了检测多播地址的 Pause 帧外，支持检测单播地址的 Pause 帧，单播地址为 MAC ADDR0
2	R/W	0x0	EN_RX_FLOW Enable Receive Flow Control，使能接收流控，只适用于全双工模式下 • 0x0：未使能 • 0x1：使能，MAC 解析接收到 Pause 帧，禁止特定的时间内发送 Pause 帧
1	R/W	0x0	AL_TX_FLOW

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			流控寄存器 (Flow Control)
位域	类型	默认值	描述
			Allow Transmit Flow Control，使能允许发送的流控 (全双工)/背压 (半双工) • 0x0：未使能 • 0x1：使能，MAC 允许发送流控 (全双工)/背压 (半双工)
0	R/W or R/WAC	0x0	EN_TX_FLOW Enable Transmit Flow Control，使能发送流控，全双工模式下，发送 Frame，半双工模式下，设置背压功能。在 EN_TX_FLOW = 1 允许发送流控时，此位用于初始化 Frame（全双工）或背压模式（半双工） • 0x0：未使能 • 0x1：使能，初始化 Frame（全双工）或背压模式（半双工）。另外，在 Frame 模式下，此位写 1 后完成 Frame 后自动清 0。

9.2.5.10. 0x038 VLAN_TAG

默认值：0x00000000			VLAN 标签寄存器 (VLAN TAG)
位域	类型	默认值	描述
31:20	–	–	–
19	R/W	0x0	CSVLC–VLAN or S–LAN. • 0x0: C–VLAN type (0x8100) is inserted or replaced in thetransmitted frames. • 0x1: S–VLAN type (0x88A8) is inserted or replaced in the13th and 14th bytes of transmitted frames.
18	R/W	0x0	VLP VLAN Priority Control. When this bit is set, the control Bits [17:16] are usedfor VLAN deletion, insertion, or replacement. When thisbit is reset, the mti_vlan_ctrl_i control input is used,and Bits [17:16] are ignored.
17:16	R/W	0x0	VLC VLAN Tag Control in Transmit Frames • 0x0：无 VLAN 标签的删除、插入或替代 • 0x1：VLAN 标签的删除 0x2：VLAN 标签的插入 • 0x3：VLAN 标签的替代
15:0	R/W	0x0	VLT VLAN Tag for Transmit Frames，此域包含用于插入或替代的 VLAN 标签。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			VLAN 标签寄存器 (VLAN TAG)
位域	类型	默认值	描述
			• BIT[15:13]：用户优先级 • BIT[12]：Canonical Format Indicator(CFI) or Drop Eligible Indicator (DEI) • BIT[11:0]：VLAN 标签的 VID 域

9.2.5.11. 0x03C VLAN_FLT

默认值：0x00000000			VLAN 过滤寄存器 (VLAN Filter)
位域	类型	默认值	描述
31:20	–	–	–
19	R/W	0x0	EN_VL_HASH_TBL Enable VLAN Tag Hash Table Match • 0x0：未使能 • 0x1：使能，VLAN 标签的哈希列表过滤
18	R/W	0x0	EN_SVL Enable S-VLAN，使能接收 VLAN 帧 • 0x0：未使能 • 0x1：使能，MAC 对接收和发送的 type=0x88A8 的帧认为 VLAN 标签帧
17	R/W	0x0	EN_INV_TAG Enable Inverse VLAN TAG Match，使能反向的 TAG 匹配 • 0x0：未使能 • 0x1：使能，VLAN 标签反向匹配使能，即不符合 VLAN 标签的认为匹配。
16	R/W	0x0	EN_VID Enable 12-bit VLAN VID Comparison • 0x0：未使能 • 0x1：使能，只采用 12bit 的 VID 用于比较和过滤
15:0	R/W	0x0	VL_TAG_ID VLAN Tag Identifier for Receive Frames，虚拟网络标签的识别符 • BIT[15:13]：用户优先级 • BIT[12]：规范格式指示符 • BIT[11:0]：VLAN 标签的 VID 域 • 在 Bit[16] ETV = 1，只有 VLAN 的 VID 域用于比较。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.12. 0x040 MAC_FRM_FLT

默认值：0x00000000			MAC 帧过滤寄存器 (MAC Frame Filter)
位域	类型	默认值	描述
31	R/W	0x0	EN_RX_WI_STS Enable RX All Frame without RX Status，使能接收所有的帧且保留过滤的状态 • 0x0：MAC 接收经过 SA、DA 地址滤波的帧 • 0x1：MAC 接收所有的帧，不经过地址过滤
30:17	–	–	–
16	R/W	0x0	EN_VL_FLT Enable VLAN Tag Filter，使能 VLAN 标签的过滤器 • 0x0：未使能 • 0x1：使能，使能 MAC 的 Filter，丢弃 Tag 不匹配的帧。
15:11	–	–	–
10	R/W	0x0	EN_FR_FLT Enable Frame Filter，使能帧过滤器，进行完美滤波或哈希滤波 • 0x0：未使能 • 0x1：使能，地址滤波器允许通过符合完美滤波或哈希滤波的帧。
9	R/W	0x0	EN_SRC_ADDR_FLT Enable Source Address Filter，使能源地址的滤波器 • 0x0：未使能 • 0x1：使能，MAC 比对接收到的帧的源地址是否域使能的源地址寄存器一致，若不一致则丢弃
8	R/W	0x0	EN_INV_SA_FLT Enable Inverse SA Filtering，使能反向的源地址滤波 • 0x0：未使能 • 0x1：使能，MAC 比对接收到的帧的源地址是否与使能的源地址寄存器一致，若一致则丢弃
7:6	R/W	0x0	CTL_FR_FLT_MOD Control Frames Fliter Mode，控制帧的过滤方式 • 0x0：MAC 过滤所有的控制帧 • 0x1：MAC 通过所有控制帧，除了 Pause 帧 0x2：MAC 通过所有控制帧 • 0x3：MAC 通过所有经过地址滤波器滤除的控制帧
5	R/W	0x0	DIS_BRD_FRM

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			MAC 帧过滤寄存器 (MAC Frame Filter)
位域	类型	默认值	描述
			Disable Broadcast Frames，禁止广播帧 • 0x0：未使能，Address Filter Module 接收所有收到的广播帧 • 0x1：使能，Address Filter Module 阻止所有收到的广播帧
4	R/W	0x0	PAS_ALL_MUL Pass All Multicast，通过所有的多播帧 • 0x0：未使能，滤除所有的多播帧 • 0x1：使能，通过所有的多播帧
3	R/W	0x0	EN_INV_DA_FLT Enable Inverse DA Filter，使能反向的目的地址过滤 • 0x0：未使能 • 0x1：使能，MAC 比对接收到的帧的目的地址是否与使能的目的地址寄存器一致，若一致则丢弃
2	R/W	0x0	EN_HAS_MUL Enable Hash Multicast，使能哈希多播过滤 • 0x0：未使能 • 0x1：使能，MAC 对接收的多播帧进行哈希列表的目的地址滤除
1	R/W	0x0	EN_HAS_UNI Enable Hash Unicast，使能哈希单播过滤 • 0x0：未使能 • 0x1：使能，MAC 对接收的单播帧进行哈希列表的目的地址滤除
0	R/W	0x0	EN_RX_WO_STS Enable RX All Frame without RX Status，使能接收所有的帧且不保留过滤的状态 • 0x0：未使能 • 0x1：使能，Address Filter Module 通过所有接收的帧，不管目的地址或源地址的过滤。此时源地址或目的地址的过滤失败状态会自动清除

9.2.5.13. 0x044 HASH_TBL_HIGH

默认值：0x00000000			高位哈希列表寄存器 (HASH Table High)
位域	类型	默认值	描述
31:0	RW	0x0	HAS_TBL_HI Hash Table High 此域为哈希表的高 32 位。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.14. 0x048 HASH_TBL_LOW

默认值：0x00000000			低位哈希列表寄存器 (HASH Table Low)
位域	类型	默认值	描述
31:0	RW	0x0	HAS_TBL_LO Hash Table LOW 此域为哈希表的低 32 位。

9.2.5.15. 0x04C VLAN_HASH_TBL

默认值：0x00000000			VLAN 哈希列表寄存器 (VLAN HASH Table)
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	VL_HS_TBL VLAN Hash Table 此域为 VLAN 的 16 位哈希表。

9.2.5.16. 0x050 MAC_ADDR0_HIGH

默认值：0x8000FFFF			高位 MAC 地址 0 寄存器 (MAC Address0 high)
位域	类型	默认值	描述
31	RO	0x1	EN_ADDR Enable Address，此位总是 1，Address0 总是使能。
30:16	–	–	–
15:0	R/W	0xFFFF	ADDR_HI MAC Address High，高 MAC 地址，MAC Address0[47:32]，此域包含 MAC 地址的高 16–bits。

9.2.5.17. 0x054 MAC_ADDR0_LOW

默认值：0xFFFFFFFF			低位 MAC 地址 0 寄存器 (MAC Address0 low)
位域	类型	默认值	描述
31:0	R/W	0xFFFFFFFF	ADDR_LO MAC Address Low，低 MAC 地址，MAC Address0[31:0]，此域包含 MAC 地址的低 32–bits。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.18. 0x058 MAC_ADDR1_HIGH

默认值：0x0000FFFF			高位 MAC 地址 1 寄存器 (MAC Address1 high)
位域	类型	默认值	描述
31	R/W	0x0	EN_ADDR Enable Address，地址使能 • 0x0：地址过滤模块无视此地址 • 0x1：地址过滤模块使用此地址进行完美过滤
30	R/W	0x0	SRC_ADDR_CMP Source Address Compare，是否源地址比对 • 0x0：采用此地址对接收的帧的目的地址进行比对 • 0x1：采用此地址对接收的帧的源地址进行比对
29:16	–	–	–
15:0	R/W	0xFFFF	ADDR_HI MAC Address High，高 MAC 地址，MAC Address0[47:32]，此域包含 MAC 地址的高 16–bits。

9.2.5.19. 0x05C MAC_ADDR1_LOW

默认值：0xFFFFFFFF			低位 MAC 地址 1 寄存器 (MAC Address1 low)
位域	类型	默认值	描述
31:0	R/W	0xFFFFFFFF	ADDR_LO MAC Address Low，低 MAC 地址，MAC Address0[31:0]，此域包含 MAC 地址的低 32–bits。

9.2.5.20. 0x060 MAC_ADDR2_HIGH

默认值：0x0000FFFF			高位 MAC 地址 2 寄存器 (MAC Address2 high)
位域	类型	默认值	描述
31	R/W	0x0	EN_ADDR Enable Address，地址使能 • 0x0：地址过滤模块无视此地址 • 0x1：地址过滤模块使用此地址进行完美过滤
30	R/W	0x0	SRC_ADDR_CMP Source Address Compare，是否源地址比对

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000FFFF			高位 MAC 地址 2 寄存器 (MAC Address2 high)
位域	类型	默认值	描述
			• 0x0：采用此地址对接收的帧的目的地址进行比对 • 0x1：采用此地址对接收的帧的源地址进行比对
29:16	–	–	–
15:0	R/W	0xFFFF	ADDR_HI MAC Address High，高 MAC 地址，MAC Address0[47:32]，此域包含 MAC 地址的高 16-bits。

9.2.5.21. 0x064 MAC_ADDR2_LOW

默认值：0xFFFFFFFF			低位 MAC 地址 2 寄存器 (MAC Address2 low)
位域	类型	默认值	描述
31:0	R/W	0xFFFFFFFF	ADDR_LO MAC Address Low，低 MAC 地址，MAC Address0[31:0]，此域包含 MAC 地址的低 32-bits。

9.2.5.22. 0x068 MAC_ADDR3_HIGH

默认值：0x0000FFFF			高位 MAC 地址 3 寄存器 (MAC Address3 high)
位域	类型	默认值	描述
31	R/W	0x0	EN_ADDR Enable Address，地址使能 • 0x0：地址过滤模块无视此地址 • 0x1：地址过滤模块使用此地址进行完美过滤
30	R/W	0x0	SRC_ADDR_CMP Source Address Compare，是否源地址比对 • 0x0：采用此地址对接收的帧的目的地址进行比对 • 0x1：采用此地址对接收的帧的源地址进行比对
29:16	–	–	–
15:0	R/W	0xFFFF	ADDR_HI MAC Address High，高 MAC 地址，MAC Address0[47:32]，此域包含 MAC 地址的高 16-bits。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.23. 0x06C MAC_ADDR3_LOW

默认值：0xFFFFFFFF			低位 MAC 地址 3 寄存器 (MAC Address3 low)
位域	类型	默认值	描述
31:0	R/W	0xFFFFFFFF	ADDR_LO MAC Address Low，低 MAC 地址，MAC Address0[31:0]，此域包含 MAC 地址的低 32–bits。

9.2.5.24. 0x074 MAC_ADDR4_LOW

默认值：0xFFFFFFFF			低位 MAC 地址 4 寄存器 (MAC Address4 low)
位域	类型	默认值	描述
31:0	R/W	0xFFFFFFFF	ADDR_LO MAC Address Low，低 MAC 地址，MAC Address0[31:0]，此域包含 MAC 地址的低 32–bits。

9.2.5.25. 0x078 MAC_ADDR5_HIGH

默认值：0x0000FFFF			高位 MAC 地址 5 寄存器 (MAC Address5 high)
位域	类型	默认值	描述
31	R/W	0x0	EN_ADDR Enable Address，地址使能 • 0x0：地址过滤模块无视此地址 • 0x1：地址过滤模块使用此地址进行完美过滤
30	R/W	0x0	SRC_ADDR_CMP Source Address Compare，是否源地址比对 • 0x0：采用此地址对接收的帧的目的地址进行比对 • 0x1：采用此地址对接收的帧的源地址进行比对
29:16	–	–	–
15:0	R/W	0xFFFF	ADDR_HI MAC Address High，高 MAC 地址，MAC Address0[47:32]，此域包含 MAC 地址的高 16–bits。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.26. 0x07C MAC_ADDR5_LOW

默认值：0xFFFFFFFF			低位 MAC 地址 5 寄存器 (MAC Address5 low)
位域	类型	默认值	描述
31:0	R/W	0xFFFFFFFF	ADDR_LO MAC Address Low，低 MAC 地址，MAC Address0[31:0]，此域包含 MAC 地址的低 32–bits。

9.2.5.27. 0x080 MAC_ADDR6_HIGH

默认值：0x0000FFFF			高位 MAC 地址 6 寄存器 (MAC Address6 high)
位域	类型	默认值	描述
31	R/W	0x0	EN_ADDR Enable Address，地址使能 • 0x0：地址过滤模块无视此地址 • 0x1：地址过滤模块使用此地址进行完美过滤
30	R/W	0x0	SRC_ADDR_CMP Source Address Compare，是否源地址比对 • 0x0：采用此地址对接收的帧的目的地址进行比对 • 0x1：采用此地址对接收的帧的源地址进行比对
29:16	–	–	–
15:0	R/W	0xFFFF	ADDR_HI MAC Address High，高 MAC 地址，MAC Address0[47:32]，此域包含 MAC 地址的高 16–bits。

9.2.5.28. 0x084 MAC_ADDR6_LOW

默认值：0xFFFFFFFF			低位 MAC 地址 6 寄存器 (MAC Address6 low)
位域	类型	默认值	描述
31:0	R/W	0xFFFFFFFF	ADDR_LO MAC Address Low，低 MAC 地址，MAC Address0[31:0]，此域包含 MAC 地址的低 32–bits。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.29. 0x088 MAC_ADDR7_HIGH

默认值：0x0000FFFF			高位 MAC 地址 7 寄存器 (MAC Address7 high)
位域	类型	默认值	描述
31	R/W	0x0	EN_ADDREnable Address，地址使能。 • 0x0：地址过滤模块无视此地址 • 0x1：地址过滤模块使用此地址进行完美过滤
30	R/W	0x0	SRC_ADDR_CMPSource Address Compare，是否源地址比对。 • 0x0：采用此地址对接收的帧的目的地址进行比对 • 0x1：采用此地址对接收的帧的源地址进行比对
29:16	–	–	–
15:0	R/W	0xFFFF	ADDR_HIMAC Address High，高 MAC 地址，MAC Address0[47:32]，此域包含 MAC 地址的高 16–bits。

9.2.5.30. 0x08C MAC_ADDR7_LOW

默认值：0x0000FFFF			高位 MAC 地址 7 寄存器 (MAC Address7 high)
位域	类型	默认值	描述
31	R/W	0x0	EN_ADDR Enable Address，地址使能 • 0x0：地址过滤模块无视此地址 • 0x1：地址过滤模块使用此地址进行完美过滤
30	R/W	0x0	SRC_ADDR_CMP Source Address Compare，是否源地址比对 • 0x0：采用此地址对接收的帧的目的地址进行比对 • 0x1：采用此地址对接收的帧的源地址进行比对
29:16	–	–	–
15:0	R/W	0xFFFF	ADDR_HI MAC Address High，高 MAC 地址，MAC Address0[47:32]，此域包含 MAC 地址的高 16–bits。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.31. 0x08C MAC_ADDR7_LOW

默认值：0xFFFFFFFF			低位 MAC 地址 7 寄存器 (MAC Address7 low)
位域	类型	默认值	描述
31:0	R/W	0xFFFFFFFF	ADDR_LO MAC Address Low，低 MAC 地址，MAC Address0[31:0]，此域包含 MAC 地址的低 32-bits。

9.2.5.32. 0x090 MDIO_CTL

默认值：0x00000000			MDIO 控制寄存器 (MDIO Control)
位域	类型	默认值	描述
31:16	–	–	–
15:11	R/W	0x0	PHY_ADDR Physical Layer Address，PHY 的地址。
10:6	R/W	0x0	PHY_REG_ADDR PHY Register Address，PHY 寄存器地址。
5:2	R/W	0x0	MDCIO_INT_CLK_SEL MDCIO Internal Clock Select，MDCIO 的内部时钟选择，根据 AHB 总线的时钟进行选择 • 0x0：60-100MHz • 0x1：100-150MHz • 0x2：20-35MHz • 0x3：35-60MHz • 0x4：150-250MHz • 0x5：50-300MHz • 0x6/0x7：Reserved 当 Bit5 = 1，支持更高的 MDC 时钟，一般不做使用。
1	R/W	0x0	MDCIO_RW MDCIO Read/Write，MDCIO 接口进行读写操作选择 • 0x0：读操作 • 0x1：写操作
0	R/WAC	0x0	MDCIO_STS MDCIO Status，MDCIO 状态 • 0x0：空闲 • 0x1：繁忙

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.33. 0x094 MDIO_DATA

默认值：0x00000000			MDIO 数据寄存器 (MDIO Data)
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	MDCIO_RW_DATA MDCIO Read/Write Data，MDCIO 完成的读写数据。

9.2.5.34. 0x0A0 DEBUG_REG

默认值：0x00000000			Debug 寄存器 (Debug)
位域	类型	默认值	描述
31:26	–	–	–
25	RO	0x0	TXSTSFSTSMTL TxStatus FIFO Full Status
24	RO	0x0	TXFSTSMTL Tx FIFO Not Empty Status
23	RO	0x0	/
22	RO	0x0	TWCSTSMTL Tx FIFO Write Controller Status
21:20	RO	0x0	TRCSTSMTL Tx FIFO Read Controller Status
19	RO	0x0	TXPAUSED MAC Transmitter in Pause
18:17	RO	0x0	TFCSTS MAC Transmit Frame Controller Status
16	RO	0x0	TPESTS MAC GMII or MII Transmit Protocol Engine Status
15:10	–	–	–
9:8	RO	0x0	RXFSTSMTL RxFIFO Fill-Level Status
7	–	–	–
6:5	RO	0x0	RRCSTSMTL

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Debug 寄存器 (Debug)
位域	类型	默认值	描述
			RxFIFO Read Controller State
4	RO	0x0	RWCSTSMTL Rx FIFO Write Controller Active Status
3	–	–	–
2:1	RO	0x0	RFCFCSTS MAC Receive Frame FIFO Controller Status
0	RO	0x0	RPESTS MAC GMII or MII Receive Protocol Engine Status

9.2.5.35. 0x0B0 TXDMA0_DESC_START

默认值：0x00000000			TXDMA0 起始描述符地址寄存器 (TX DMA0 Descriptor Start)
位域	类型	默认值	描述
31:0	RW	0x0	TX_DMA_STR Start of Transmit DMA List，接收 DMA 描述符列表的第一个描述符的基地址。

9.2.5.36. 0x0B4 RXDMA0_DESC_START

默认值：0x00000000			RXDMA0 起始描述符地址寄存器 (RX DMA0 Descriptor Start)
位域	类型	默认值	描述
31:0	RW	0x0	RX_DMA_STR Start of Receive DMA List，接收 DMA 描述符列表的第一个描述符的基地址。

9.2.5.37. 0x0B8 CUR_TXDMA0_DESC

默认值：0x00000000			TXDMA0 当前描述符地址寄存器 (TX DMA0 Descriptor Current)
位域	类型	默认值	描述
31:0	RO	0x0	CUR_TX_DMA_ADDR Current Transmit DMA Descriptor Address Pointer，当前处理的发送描述符的地址指针。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.38. 0x0BC CUR_RXDMA0_DESC

默认值：0x00000000			RXDMA0 当前描述符地址寄存器 (RX DMA0 Descriptor Current)
位域	类型	默认值	描述
31:0	RO	0x0	CUR_RX_DMA_ADDR Current Receive DMA Descriptor Address Pointer，当前处理的发送描述符的地址指针。

9.2.5.39. 0x0C0 CUR_TXDMA0_BUFADDR

默认值：0x00000000			TXDMA0 缓存地址寄存器 (TX DMA0 Buffer)
位域	类型	默认值	描述
31:0	RO	0x0	CUR_TX_BUF_ADDR Current Transmit DMA Buffer Address Pointer，当前处理的发送描述符的缓存地址指针。

9.2.5.40. 0x0C4 CUR_RXDMA0_BUFADDR

默认值：0x00000000			RXDMA0 缓存地址寄存器 (RX DMA0 Buffer)
位域	类型	默认值	描述
31:0	RO	0x0	CUR_RX_BUF_ADDR Current Receive DMA Buffer Address Pointer，当前处理的接收描述符的缓存地址指针。

9.2.5.41. 0x0E8 DMA0_MISFRM_BUFOVF

默认值：0x00000000			DMA0 丢帧溢出寄存器 (DMA0 Missframe Buffer Overflow)
位域	类型	默认值	描述
31:29	–	–	–
28	R/SS/RC	0x0	OVFCNTOVF Overflow Bit for FIFO，Overflow Counter • 0x0：计数器未溢出 • 0x1：计数器溢出
27:17	R/SS/RC	0x0	OVFFRMCNT Overflow Frame Counter，此计数器记录在应用过程中丢失的帧的数量。
16	R/SS/RC	0x0	MISCNTOVF Overflow Bit for Missed Frame Counter

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA0 丢帧溢出寄存器 (DMA0 Missframe Buffer Overflow)
位域	类型	默认值	描述
			• 0x0：计数器未溢出 • 0x1：计数器溢出
15:0	R/SS/RC	0x0	MISFRMCNT Missed Frame Counter，此计数器记录由于接收 buffer 不可用导致的丢失帧的数量。

9.2.5.42. 0x100 TMSTMP_CTL

默认值：0x00002000			时钟戳控制寄存器 (Timestamp Contorl)
位域	类型	默认值	描述
31:26	–	–	–
25	R/W	0x0	EN_AUX_SNAP0 Enable Auxiliary Channel0 Snapshot，使能通道 0 辅助捕捉的功能 • 0x0：未使能 • 0x1：使能，ptp_aux_trig_i[0]输入触发时钟戳捕捉
24	R/W	0x0	SNAP_Clear Auxiliary Snapshot FIFO Clear，对 FIFO 的指针复位，FIFO 数据也相应清除 • 0x0：未使能 • 0x1：使能，复位 FIFO 的指针
23:19	–	–	–
18	R/W	0x0	EN_PTP_FLT Enable MAC address for PTP Frame Filtering，使能 PTP 帧过滤 • 0x0：未使能 • 0x1：使能，接收的帧的目的地址符合任意的 MAC 地址寄存器则过滤 PTP 帧
17:16	R/W	0x0	SNAP_SEL Snap Select，捕捉 PTP 报文的类型选择，需配合 MESGE 和 EN_SNAP_EVENT 共同选择。
15	R/W	0x0	EN_SNAP_MESGE Enable Snapshot for Messages Relevant to Master，使能对主节点相关的报文进行时间戳的捕捉 • 0x0：未使能，只对从节点相关的报文进行时间戳的捕捉 • 0x1：使能，只对主节点相关的报文进行时间戳的捕捉
14	R/W	0x0	EN_SNAP_EVENT

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00002000			时钟戳控制寄存器 (Timestamp Contorl)
位域	类型	默认值	描述
			Enable Timestamp Snapshot for Event Messages，使能事件报文进行时钟戳捕捉 • 0x0：未使能，时钟戳对除了 Announce、Management、Signaling 的所有报文进行捕捉 • 0x1：使能，时钟戳只针对事件报文捕捉
13	R/W	0x1	EN_PTP_IP4 Enable Processing of PTP Frames Sent over IPv4–UDP，使能处理包含 PTP 的 IPV4 UDP 帧 • 0x0：未使能 • 0x1：使能，MAC 接收机处理封装在 UDP 数包的 PTP 数据包
12	R/W	0x0	EN_PTP_IP6 Enable Processing of PTP Frames Sent over IPv6–UDP，使能处理包含 PTP 的 IPV6 UDP 帧 • 0x0：未使能 • 0x1：使能，MAC 接收机处理封装在 UDP 数包的 PTP 数据包
11	R/W	0x0	EN_ETH_FR Enable Processing of PTP over Ethernet Frames，使能处理包含 PTP 的 Ethernet 帧 • 0x0：未使能 • 0x1：使能，MAC 接收机处理封装在以太网帧的 PTP 数据包
10	R/W	0x0	EN_PTP_V2 Enable PTP packet Processing for Version 2 Format，使能处理 PTPV2 格式包 • 0x0：未使能 • 0x1：使能，采用 Version2 的格式处理 PTP 数据包
9	R/W	0x0	NANO_SEC_REG_SET Timestamp Nano Second Register Set，设置 Register 的单位 bit 所代表的精度 • 0x0：0.46ns，Nano Second 寄存器最大为 0x7FFF_FFFF • 0x1：1ns，Nano Second 寄存器最大为 0x3B9A_C9FF
8	R/W	0x0	EN_RX_ALL_TMSMP Enable Timestamp for All Received Frames，使能对所有接收的帧的时钟捕捉 • 0x0：未使能 • 0x1：使能，MAC 能够对接收到的所有帧进行时钟戳捕捉
7:6	–	–	–
5	R/WAC	0x0	UPDT_ADD Update Addend，更新加数寄存器的值

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00002000			时钟戳控制寄存器 (Timestamp Contorl)
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能，更新时钟戳加数寄存器，当更新完成，自动清 0
4	R/WAC	0x0	EN_TMSMP_TRI_INT Enable Timestamp Trigger Interrupt，使能时钟戳的触发中断 • 0x0：未使能 • 0x1：使能，在系统时间大于目标时间寄存器值时，触发中断
3	R/WAC	0x0	UPDT_TMSMP Timestamp Update，时间戳更新 • 0x0：未使能 • 0x1：使能，系统时钟利用 Update 值进行更新，完成后自动清 0
2	R/WAC	0x0	INIT_TMSMP Initialize Timestamp，初始化时钟戳 • 0x0：未使能 • 0x1：使能，系统时钟利用 Update 值进行初始化，完成后自动清 0
1	R/W	0x0	TTMSMP_UPT_MOD Timestamp Update Mode，时钟戳更新的方式选择 • 0x0：时钟戳以粗糙的方式更新 • 0x1：时钟戳以精细的方式更新
0	R/W	0x0	EN_TMSMP Enable Timestamp，使能时钟戳功能 • 0x0：未使能 • 0x1：使能，时钟戳添加到接收和发送帧

9.2.5.43. 0x0104 SUB_SEC_INCR

默认值：0x00000000			亚秒递增寄存器 (Sub Second Increment)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	SUB_SEC_INC Sub-second Increment Register，亚秒递增寄存器。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.44. 0x0108 TMSMP_ADDEND

默认值：0x00000000			时钟戳加数寄存器 (Timestamp Addend)
位域	类型	默认值	描述
31:0	R/W	0x0	ADDEND Timestamp Addend Register，时钟戳加数寄存器。

9.2.5.45. 0x010C SYS_TIME_SEC

默认值：0x00000000			时间戳秒寄存器 (Timestamp Second)
位域	类型	默认值	描述
31:0	RO	0x0	TMSMP_SEC Timestamp Second Register，时间戳秒寄存器。

9.2.5.46. 0x0110 SYS_TIME_NANO_SEC

默认值：0x00000000			时间戳亚秒寄存器 (Timestamp Sub Second Register)
位域	类型	默认值	描述
31	–	–	–
30:0	RO	0x0	TMSMP_SUB_SEC Timestamp Sub Second Register，时间戳亚秒寄存器。

9.2.5.47. 0x0114 UPDT_TIME_SEC

默认值：0x00000000			时间戳秒更新寄存器 (Update Timestamp Second)
位域	类型	默认值	描述
31:0	R/W	0x0	UPT_SEC Update Timestamp Second Register，时间戳秒更新寄存器。

9.2.5.48. 0x0118 UPDT_TIME_NANO_SEC

默认值：0x00000000			时间戳亚秒更新寄存器 (Update Timestamp Sub Second)
位域	类型	默认值	描述
31	R/W	0x0	UPT_SIGN Update Time Sign Bit，时间更新的符号位，对时间进行加法还是减法

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			时间戳亚秒更新寄存器 (Update Timestamp Sub Second)
位域	类型	默认值	描述
			• 0x0：时钟对更新寄存器的值做加法，即时钟加上更新寄存器的值。 • 0x1：时钟对更新寄存器的值做减法，即时钟减去更新寄存器的值。
30:0	R/W	0x0	UPT_SUB_SEC Update Timestamp Sub Second Register，时间戳亚秒更新寄存器

9.2.5.49. 0x011C TRGT_TIME_SEC

默认值：0x00000000			目标时间戳秒寄存器 (Target Time Second)
位域	类型	默认值	描述
31:0	R/W	0x0	TRG_SEC Target Time Second Register，目标时间戳秒寄存器。

9.2.5.50. 0x0120 TRGT_TIME_NANO_SEC

默认值：0x00000000			目标时间戳亚秒寄存器 (Target Time Sub Second)
位域	类型	默认值	描述
31	R/WAC	0x0	TRG_BUSY Target Time Register Busy，目标时钟寄存器繁忙状态指示，当此位指示繁忙时，不要进行目标时钟的更新。
30:0	R/W	0x0	TRG_NANO_SEC Target Timestamp Nano Second Register，目标时钟戳 NanoSecond 寄存器。

9.2.5.51. 0x0124 AUX_TMSMP_SEC

默认值：0x00000000			捕捉时钟秒寄存器 (Auxiliary Timestamp Second)
位域	类型	默认值	描述
31:0	RO	0x0	AUX_SEC Auxiliary Timestamp Second Register，输入触发捕捉到的时钟戳的 Second 寄存器。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.52. 0x0128 AUX_TMSMP_NANO_SEC

默认值：0x00000000			捕捉时钟亚秒寄存器 (Auxiliary Timestamp Sub Second)
位域	类型	默认值	描述
31	–	–	–
30:0	RO	0x0	AUX_NANO_SEC Auxiliary Timestamp Nano Second Register，输入触发捕捉到的时钟戳的 Second 寄存器。

9.2.5.53. 0x012C SYS_TIME_HI_WORD_SEC

默认值：0x00000000			高位时钟戳寄存器 (Timestamp Higher Word)
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	TMSMP_HI_SEC Timestamp Higher Word Register，时钟的高 16bit 时钟戳寄存器。

9.2.5.54. 0x0130 TMSMP_STS

默认值：0x00000000			时钟戳状态寄存器 (Timestamp Status)
位域	类型	默认值	描述
31:30	–	–	–
29:25	RO	0x0	AUX_SNAP_NUM Auxiliary Timestamp Snapshots Number，辅助时钟戳捕捉的次数，最大允许捕捉次数为 4。另外对 Clear 写 1，此域清 0。
24	RO	0x0	AUX_SNAP_ERR Auxiliary Timestamp Snapshot Error，辅助时钟戳捕捉 FIFO 已满却出现捕捉触发错误，此时则错过对此时钟戳捕捉 • 0x0：未丢失 • 0x1：丢失，表示 FIFO 满的情况下，存在时钟戳捕捉请求
23:4	–	–	–
3	R/SS/RC	0x0	TRG_TIME_ERR Timestamp Target Time Error，目标时间出错 • 0x0：未写入 • 0x1：配置的目标时间出错，当前时间已超过目标时间，此位读取后自动清 0

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			时钟戳状态寄存器 (Timestamp Status)
位域	类型	默认值	描述
2	R/SS/RC	0x0	AUX_SNAP Auxiliary Timestamp Trigger Snapshot，辅助时钟戳捕捉发生 • 0x0：未写入 • 0x1：Auxiliary Snapshot 写入 FIFO，此位读取后自动清 0
1	R/SS/RC	0x0	TRG_REACH Timestamp Target Time Reached，目标时钟达到 • 0x0：未达到目标值 • 0x1：时间戳达到目标值，此位读取后自动清 0
0	R/SS/RC	0x0	SEC_OF Timestamp Seconds Overflow，时钟戳秒数溢出 • 0x0：未溢出 • 0x1：溢出，时钟戳秒数溢出，此位读取后自动清 0

9.2.5.55. 0x0134 PPS_CTL

默认值：0x00000000			脉冲控制寄存器 (Pulse Control)
位域	类型	默认值	描述
31:7	–	–	–
6:5	RW	0x0	REACH_TRG_PPS_MODE Target Time Register Mode for PPS0 Output，达到目标时间 PPS 的输出模式 • 0x0：达到目标时间，只产生内部中断，不产生 PPS 信号 • 0x1： Reserved • 0x2：达到目标时间，产生内部中断以及触发 PPS 发出或者暂停 • 0x3：达到目标时间，只触发 PPS 发出或者暂停，不产生中断。
4	RW	0x0	PPS_MODE PPS Output Mode Select，PPS 输出模式选择 • 0x0：Bit[3:0]为 PPSCTRL0，控制 PPS 作为时钟输出 • 0x1：Bit[3:0]为 PPSEN0，控制可变 PPS 的命令操作
3:0	RW	0x0	PPSCTRL0 PPS0 Output Frequency Control，PPS0 作为时钟输出。 • 0x1: The binary rollover is 2 Hz, and the digital rolloveris 1 Hz. • 0x2: The binary rollover is 4 Hz, and the digital rolloveris 2 Hz.

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			脉冲控制寄存器 (Pulse Control)
位域	类型	默认值	描述
			• 0x3: The binary rollover is 8 Hz, and the digital rolloveris 4 Hz. • 0xF: The binary rollover is 32.768 KHz, and the digitalrollover is 16.384 KHz. PPSCMD0，Flexible PPS0 Output Control，控制可变 PPS0 的操作命令 • 0x0：无操作 • 0x1：当系统时间达到目标时间，发送单个的 x2：当系统时间达到目标时间，发送连续的 Pulse • 0x3：系统时间还没达到目标时间，取消命令 0x1/0x2 • 0x4：当系统时间达到目标时间，暂停发送连续的 Pulse • 0x5：在命令 0x2 使能的连续 Pulse 情况下，立即停止发送 Pulse • 0x6：取消命令 0x4 的操作 • others：Reserved

9.2.5.56. 0x0138 PPS0_INTERVAL

默认值：0x00000000			脉冲间隔寄存器 (Pulse Interval)
位域	类型	默认值	描述
31:0	R/W	0x0	GAP_PPS The Gap of PPS0 Output Signal，PPS0 的脉冲间隔。

9.2.5.57. 0x013C PPS0_WIDTH

默认值：0x00000000			脉冲宽度寄存器 (Pulse Width)
位域	类型	默认值	描述
31:0	R/W	0x0	WID_PPS The Width of PPS0 Output Signal，PPS0 的脉宽。

9.2.5.58. 0x0FFC VERSION

默认值：0x00000101			EMAC 版本号 (VERSION)
位域	类型	默认值	描述
31:0	RO	0x00000101	Version（模块版本号） 采用 BCD 码显示，V1.1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.3. Quad Serial Peripheral Interface (QSPI)

Serial Peripheral Interface (SPI)，即串行外围设备接口，是一种高速、全双工、同步的串行时钟接口。SPI 可允许微控制器 (MCU) 与各种外围设备之间以串行方式和特定的传输速率进行高效的信息交换。

Quad Serial Peripheral Interface (QSPI) 作为 SPI 的扩展版本，提供了更高速的数据传输能力。标准 SPI 最大支持两线数据传输，而 QSPI 最大支持四线数据传输。与此同时，QSPI 控制器配备了一个 64 字节的接收缓存 (RX FIFO) 和一个 64 字节的发送缓存 (TX FIFO)，并通过 AHB 总线进行高效的数据访问，适用于需要快速数据处理和传输的典型场景。通过中断或 DMA 方式，QSPI 控制器可以实现快速的数据传输，无需 CPU 过多干预，来增强系统的运行效率。

SoC 集成多套 QSPI 控制器，常用的使用场景如下：

- 快速读写访问串行 Flash 设备：

  QSPI0 为 QSPI 接口，用于访问 SPI NOR/ NAND Flash 等。

- 通用 SPI 接口设备的访问：

  QSPI1/ 2 为 QSPI 接口， SPI3 为标准 SPI 接口，用于通用 SPI 接口设备的访问。

9.3.1. 功能特性

- 全双工同步串行接口
- 支持主机和从机模式，从机模式支持 1/ 2/ 4 线数据传输
- 具有 64 字节的 FIFO 缓存用于发送和接收数据
- 片选信号和时钟的相位和极性可配
- 支持中断模式或 DMA 模式
- 支持以下传输模式：
  - mode0
  - mode2
- 支持可编程串行数据流长度配置：从 1 bit 到 32 bits
- 支持非标准 SPI 接口：MOSI 和 MISO 引脚复用
- 支持标准 SPI 接口，双路输出/双路输入 SPI 接口，双路 I/O SPI 接口，四路输出/四路输入 SPI 接口，QIO 和 QPI 接口
- QSPI0 支持双片选 CS0 和 CS1
- 支持使用控制器内部 DMA。
- QSPI0 和 QSPI1 支持引脚重映射，支持 12 种线序调整方式。
- QSPI0 支持 XiP 模式，通过 AXI 直接读取 SPI NOR Flash

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.2. 原理框图

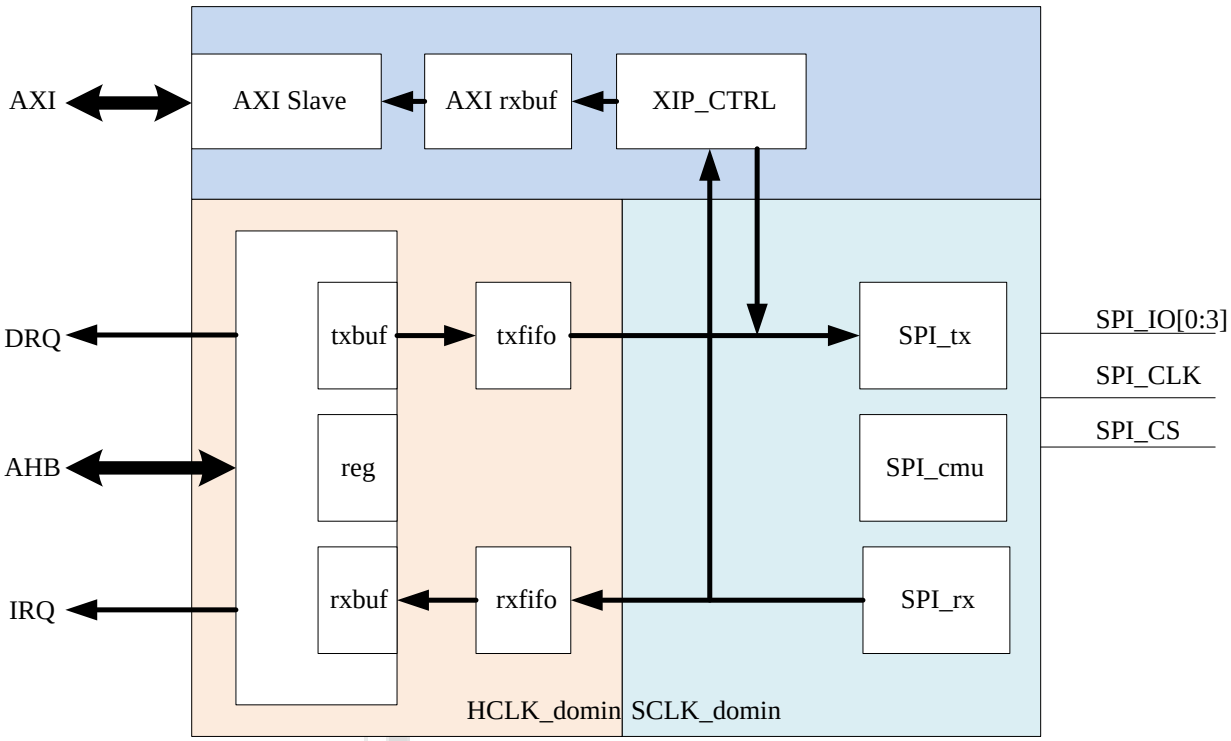


图 9–4 QSPI 原理框图

9.3.3. 功能描述

主机模式

主机模式下，控制器支持的模式及其详细描述如下：

- 对于不同外设，可以选择相应的传输模式和总线模式：
  - 传输模式用于选择时钟信号的有效电平和采样相位。
  - 总线模式用于选择数据传输的有效位宽。
- 连续传输模式：通过寄存器配置突发传输的字节数，提高总线的传输效率。
- 多种不同的采样模式：满足不同传输路径引入的数据延时要求。
- 非字节对齐的位模式传输：可以 1~ 32 位任意配置，满足不同外设的传输协议要求。
- XIP 模式：对于 SPI NOR Flash，通过 AXI 总线直接访问 SPI NOR Flash 映射的物理地址，实现片上执行代码。

从机模式

从机模式下，也可以根据主机的要求选择相应的传输模式和总线模式。从机模式仅支持按字节对齐的传输，不支持按位对齐的传输。

如果发生了传输错误，控制器的状态寄存器相应的错误状态标志会置位， 并产生中断通知给 CPU 进行错误处理，保证数据传输的正确性。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.3.1. 传输模式

QSPI 控制器支持多种不同的传输模式，外设使用的具体模式取决于其功能需求和性能特点。通过正确配置 SPI_CLK 信号的时钟极性 (SPI_TCFG.CPOL) 和时钟相位 (SPI_TCFG.CPHA)，可以实现不同的传输模式，从而确保数据传输的正确性。QSPI 控制器根据 SPI_CLK 信号从移位寄存器中读取或写入数据，在 SPI_CLK 时钟的上升沿或下降沿被采样。

CPOL 定义了 SPI_CLK 为空闲状态时的信号极性：

- 当 CPOL 为 1，SPI_CLK 为高电平。
- 当 CPOL 为 0，SPI_CLK 为低电平。

CPHA 的状态决定了 SPI_CLK 在时钟的奇数边沿是采样数据还是移位数据：

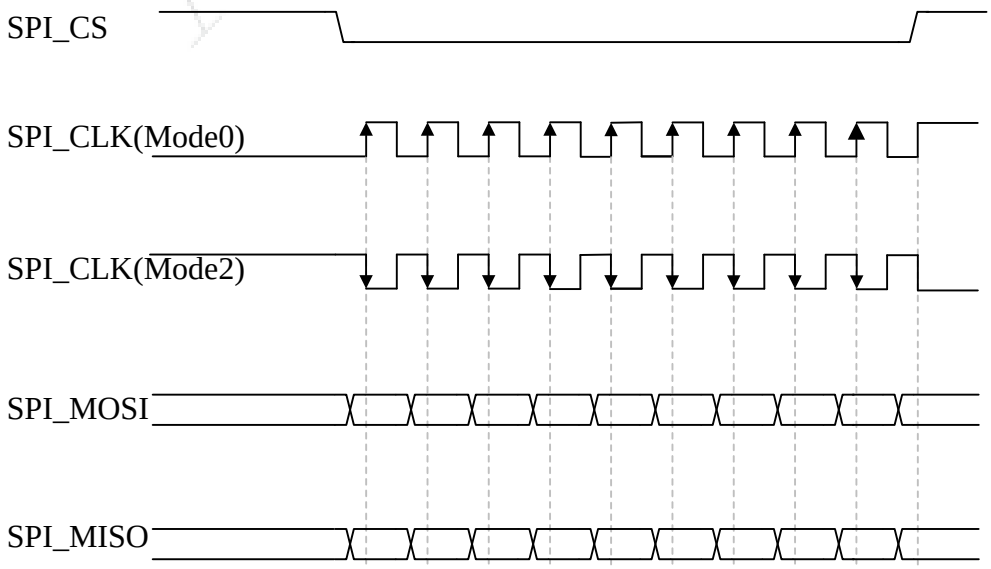
- 当 CPHA 为 1，在时钟的奇数边沿移位数据。
- 当 CPHA 为 0，在时钟的奇数边沿采样数据。

下表总结了几种不同的传输模式对应的极性、相位以及采样描述：

表 9–17 传输模式

SPI 传输模式	CPOL（极性）	CPHA（相位）	时钟奇数边沿	时钟偶数边沿
0	0	0	上升沿采样	下降沿移位
2	1	0	下降沿采样	上升沿移位

传输模式的流程图如下：



9.3.3.2. 工作模式

QSPI 控制器支持两种工作模式，用户根据实际工作需要选择主机模式或从机模式。

QSPI 控制器默认工作在从机模式下。配置 0x004 SPI_CFG 寄存器的 bit1 位为 1，选择主机模式。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 主机模式下：
  1. 控制器产生 SPI_CLK 时钟发送给外部设备
  2. 数据从 TX FIFO 传送到 MOSI 引脚，MISO 引脚接收从机发来的数据传送给 RX FIFO。
  3. 在数据传输过程中，片选信号必须为低电平。

     片选信号可以通过寄存器配置为自动控制还是软件控制：

     - 当 SPI_TCFG.CS_CTL_SEL 字段为 0，控制器自动控制片选信号。
     - 当 SPI_TCFG.CS_CTL_SEL 字段为 1，则用软件手动控制片选信号。此时配置 SPI_TCFG.CS_LEVEL 决定片选信号的状态。
- 从机模式下：
  1. 接口工作时钟 SPI_CLK 由外部主机的时钟输入。
  2. 数据从 TX FIFO 传送到 MISO 引脚，从 MOSI 引脚接收来主机的数据传送给 RX FIFO。
  3. 在数据传输过程中，片选信号由外部主机控制，不需要启动配置，只要有时钟输入，内部移位寄存器就会收发数据。
  4. 从机模式默认工作在单线模式，可以配置为 Dual 或 Quad 模式，当 SPI_TCFG.SLV_OEN 字段为 1，配置 SPI 引脚输出使能。

9.3.3.3. 总线模式

总线模式包含以下类型：

- SPI 标准模式
- SPI 三线模式
- SPI 双路输入/ 输出模式
- SPI 双路 I/O 模式
- SPI 四路输入 /输出模式
- SPI 四路 I/O 模式
- SPI QPI 模式
- SPI 突发传输配置

> **注：**
>
> 除了 SPI 标准模式和三线模式，在其它模式下，必须配置 SPI_TCFG.TXDLY_EN 位为 1，保证单线切换多线时命令或地址被正确采样。

9.3.3.3.1. SPI 标准模式

SPI 标准模式，是 SPI 默认的标准总线模式，使用以下信号线实现通信：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

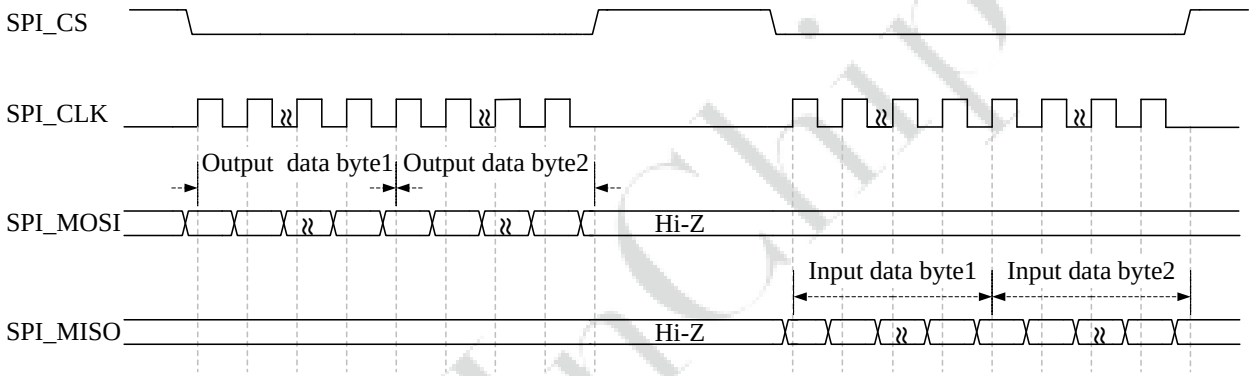
• SPI_CS：片选控制信号，在 SPI_CS 为低电平期间进行数据传输。

• SPI_CLK：时钟线。

• SPI_MOSI：作为主机时发送数据，作为从机时接收数据。

• SPI_MISO：作为主机时接收数据，作为从机时发送数据。

标准模式时序图如下：



注：

SPI 标准模式支持全双工，在发送数据的同时可以接收数据。

9.3.3.3.2. SPI 三线模式

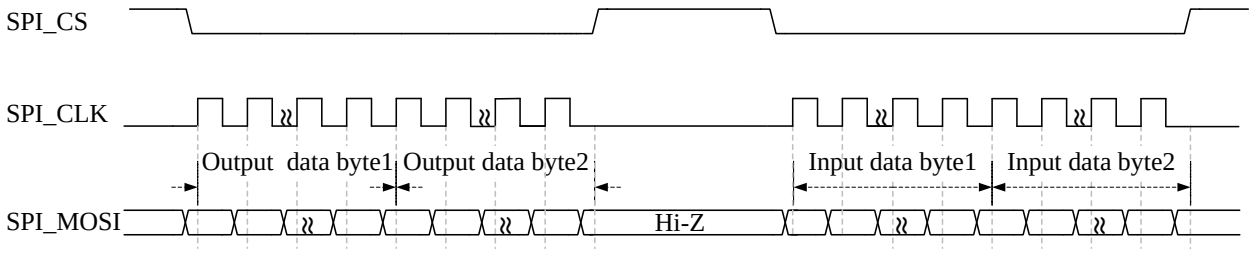
SPI 三线模式是标准模式的变体，仅当 SPI 工作在主机模式时有效。SPI 三线模式使用以下信号线实现通信：

• SPI_CS：片选控制信号，在 SPI_CS 为低电平期间进行数据传输。

• SPI_CLK：时钟线。

• SPI_MOSI：数据的输入和输出的数据信号线 。

三线模式时序图如下：



通过配置寄存器 0x040 SPI_BMTC.BMOD_SEL 字段为 `0x2`，使用三线数据传输模式。

注：

SPI 三线模式默认是以位为单位的模式传输，通过配置 0x008 SPI_TCFG.3WIRE_EN，可以支持以字节为单位的模式传输。

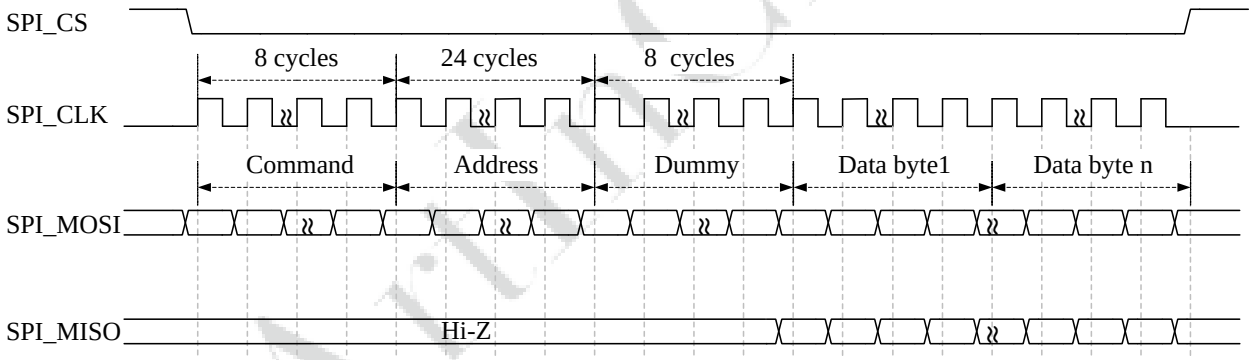
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.3.3.3. SPI 双路输入/ 输出模式

SPI 双路输入/ 双路输出模式是指通过两根信号线 SPI_MOSI 和 SPI_MISO 进行发送或接收数据， 传输速率是标准单路 SPI 模式的两倍。

- SPI_CS：片选控制信号，在 SPI_CS 为低电平期间进行数据传输。
- SPI_CLK：时钟线。
- SPI_MOSI 和 SPI_MISO：命令/ 地址/ 填充数据通过 MOSI 线传输，有效数据通过 SPI_MOSI 和 SPI_MISO 两根信号线同时传输。
- 配置寄存器 0x038 SPI_TMC.DUAL_EN 位为 1，可选择 SPI 双路模式。

双路输入/ 输出模式时序图如下：

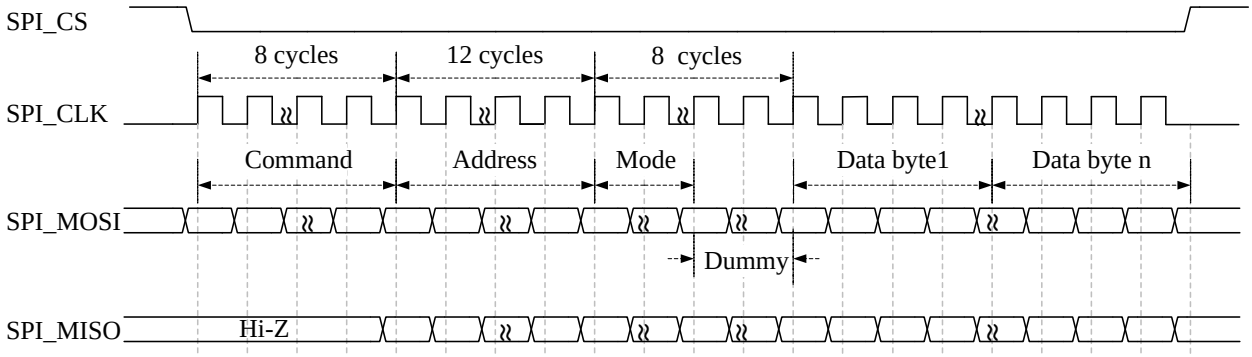


9.3.3.3.4. SPI 双路 I/O 模式

SPI 双路 I/O 模式的特点如下：

- 地址、填充数据和有效数据都通过两根信号线进行传输，命令通过 MOSI 进行单线传输。
- 配置寄存器 0x038 SPI_TMC.DUAL_EN 位为 1，可选择 SPI 双路 I/O 模式。

双路 IO 模式的时序图如下：



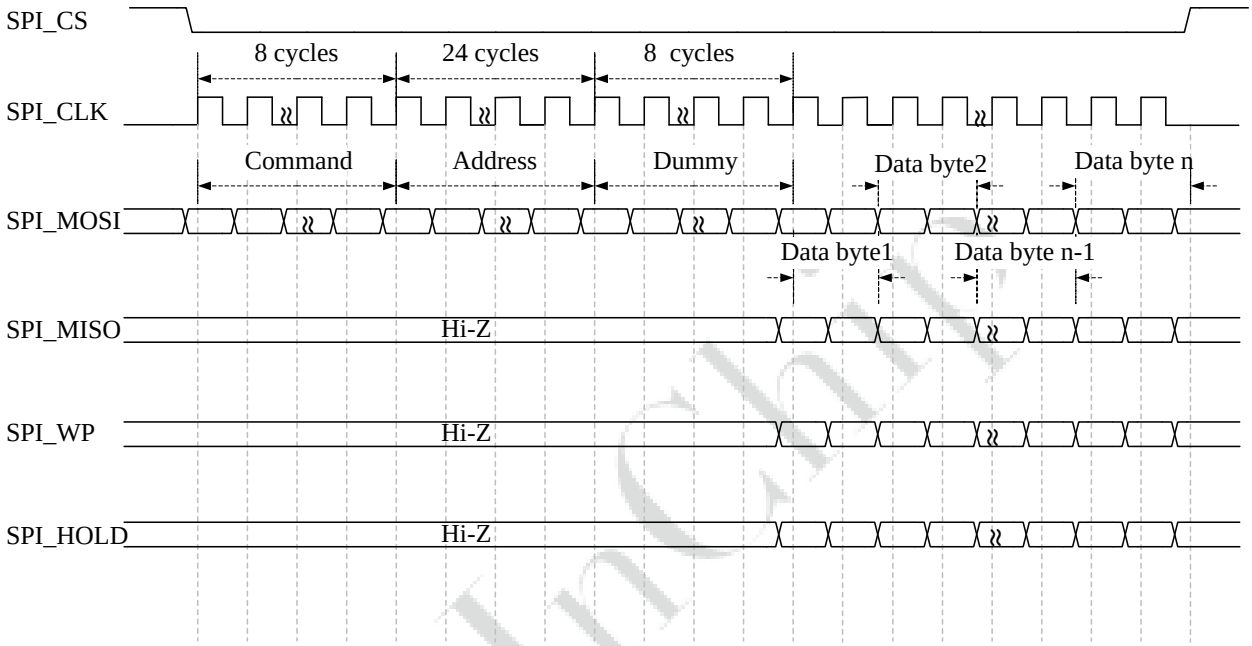
9.3.3.3.5. SPI 四路输入 /输出模式

SPI 四路输入输出模式是指通过四根信号线 （ MOSI/ MISO/ WP/ HOLD ）进行发送或接收数据，此时传输速率是标准 SPI 模式的四倍。

- 命令/ 地址/ 填充数据通过 MOSI 单线传输，有效数据通过四根信号线同时传输。
- 通过配置寄存器 0x038 SPI_TMC.QUAD_EN 位为 1 进行选择，

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

四路输入/输出模式的时序图如下：

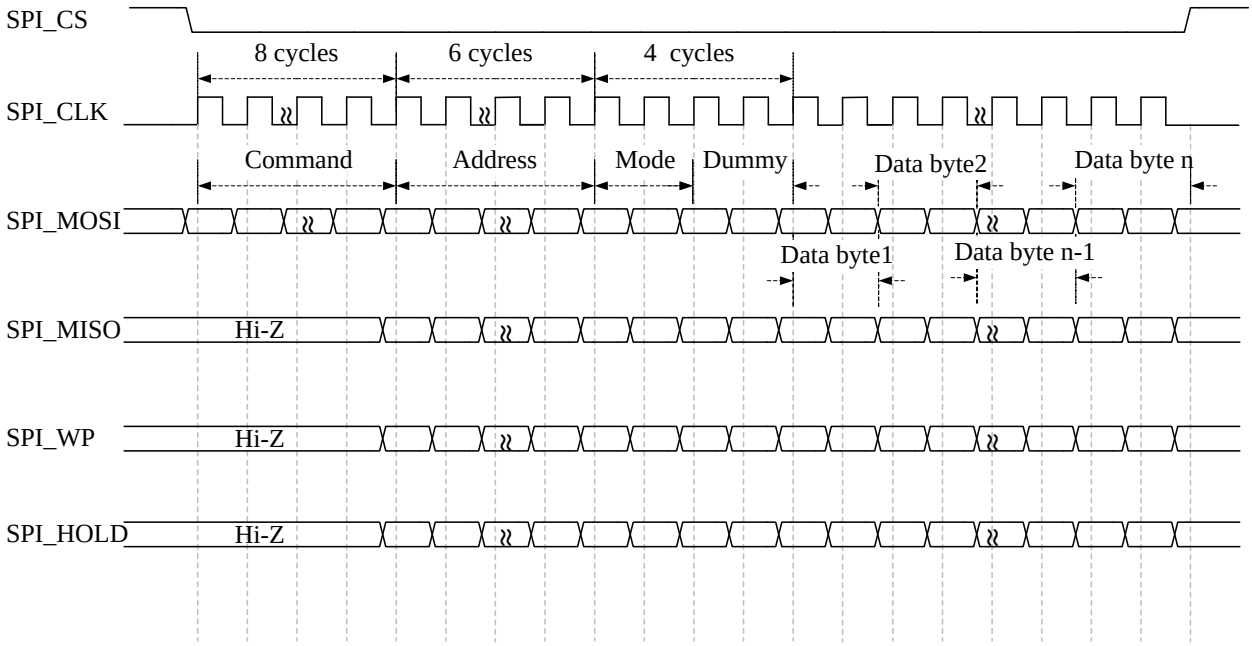


9.3.3.3.6. SPI 四路 I/O 模式

SPI 四路 I/O 模式的地址和数据信号全都使用 4 线传输。SPI 四路 I/O 模式下：

- 串行 Flash 设备支持快速读模式，即只需要发送一次读命令，后续操作可以跳过读命令，在 CS 信号拉低期间，仅发送地址即可读取数据。
- 支持带回环功能的突发读配置，支持的突发长度为 8/ 16/ 32/ 64 字节， 常用于 XIP 模式。
- 当 Mode 字节的 bit[5:4] = 2b'10 时，工作在读命令 bypass 模式， 即下一笔读操作不需要发送读命令。

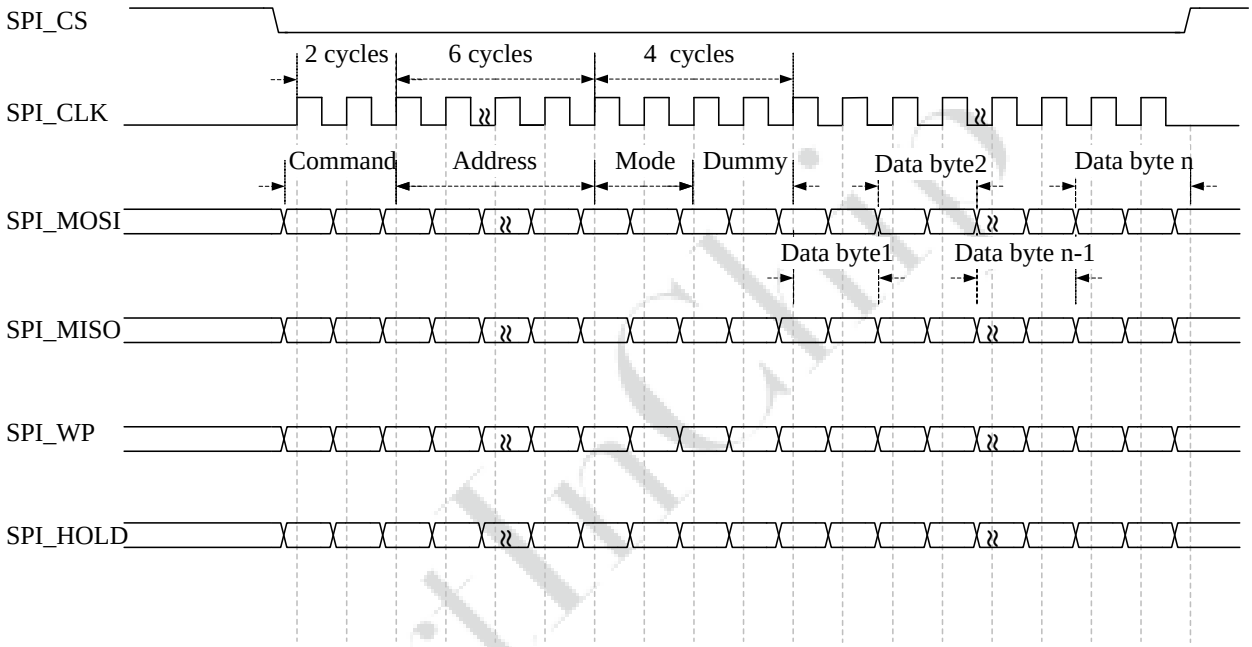
四路 I/O 模式时序图如下：



Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.3.3.7. SPI QPI 模式

QPI 模式命令、地址和数据全部使用 4 线传输。QPI 模式不是标准的 SPI 模式，与标准 SPI 模式之间需要使用命令进行切换。QPI 模式也支持突发传输配置。时序图如下：



9.3.3.3.8. SPI 突发传输配置

当 SPI 工作在 Quad I/O 模式下，串行 Flash 设备支持带回环的突发传输 (Burst With Wrap)：

- 发送突发传输配置命令 0x77 或 0xC0，配置三个 dummy 字节。
- 配置 Mode 字节的 bit[6:4] 为相应的突发类型和突发长度。

常用于 XIP 访问模式下，CPU 进行 Cache 操作，可以提高总线的传输效率，提高代码的执行性能。当 CPU 使用 Cache，并开启预取功能，突发传输类型配置为 WRAP，突发传输长度配置为 32 个字节。

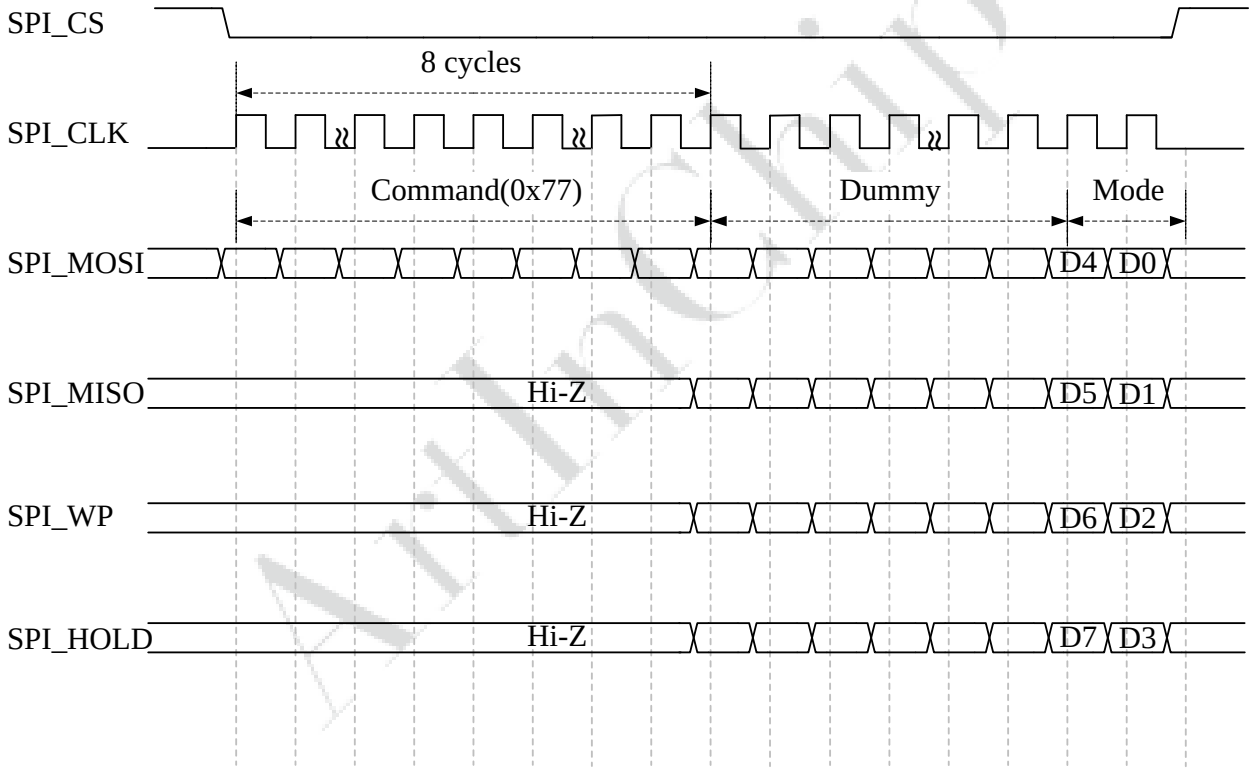
在 XIP 模式下，配置 SPI_BTR.WRAP_EN 位为 1，使能回环模式，控制器在发送第一笔接收命令之前，会自动根据 SPI_BTR 寄存器的配置，自动发送突发传输配置命令。

Mode Bit[6:4]	突发类型	突发长度
3b’001	Linear	取决与 Flash 容量
3b’000	WRAP	8 个字节
3b’010	WRAP	16 个字节
3b’100	WRAP	32 个字节
3b’110	WRAP	64 个字节

当 SPI 工作在 QPI 模式，突发传输配置命令与标准模式下的命令不同，增加了频率相关的 dummy 字节数量的配置。对于 QPI 模式，不同厂家的突发传输配置方式或许不同，需要参考具体厂家的芯片规格书。举例 Winbond 的 W25Q128JW 芯片定义如下：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

Mode Bit[5:4]	Dummy 时钟周期数	Mode Bit[1:0]	WRAP 长度
2b’01	4（80MHz）	2b’01	16 个字节
2b’10	6（104MHz）	2b’10	32 个字节
2b’11	8（133MHz）	2b’11	64 个字节



9.3.3.4. XIP 模式

在主机模式下，配置 QSPI0 控制器工作于 XIP 模式，可以通过 AXI 直接读取 SPI 的物理地址空间，就像访问内存空间一样，常用于 XIP 启动。在 XIP 模式下，SPI 的物理地址需要映射为 AXI 可访问的逻辑地址。

XIP 控制逻辑主要包括如下模块：

- AXI slave 模块：用于和 AXI master 进行通讯；
- XIP 控制器：将 AXI 的地址和数据信息转换为 SPI 协议规定的传输格式；
- AXI 数据缓存：TX buffer 用于缓存 AXI 发送到 SPI 的命令和地址信息，而 RX buffer 用于缓存从 SPI 接口接收到的数据。

XIP 模式传输：允许 CPU 或 其它 AXI Master 直接从 SPI NOR 获取数据，无需先将数据读取到内存中再获取。这是一种高效的数据访问方式，可以减小内存的使用空间。常用于获取较大的图像数据。

XIP 模式启动：CPU 通过 AXI 直接访问 QSPI 的映射地址读取指令。在系统引导启动阶段，通过 AHB 接口初始化 QSPI 控制器。完成相关配置后，CPU 跳转到 QSPI 映射的起始地址进行取指令，完成系统启动。

XIP 的详细传输流程如下：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

1. 系统上电后，在引导程序中通过 AHB 访问的方式对 QSPI 设备进行初始化。

   在系统启动阶段，需要配置基本的 SPI NOR 初始化信息，配置 SPI NOR 配置寄存器的 QE 位为 1 ，确保其工作在 Quad 模式。

2. 通过 XIP 模式相关的寄存器，并使能 XIP 模式传输。配置流程如下：

   - 配置 SPI_RCM 寄存器，包括读命令指令值，dummy 数量，读命令 bypass 模式使能，Mode 字节等信息。
   - 配置 SPI_BTR 寄存器，包括突发传输配置命令指令值，传输位宽，dummy 数量，回环和线性模式指令等信息。
   - 配置 SPI_TMC 寄存器，配置 QADDR_EN 位置 1，选择 QIO 模式；配置 QPI_EN 位置 1，选择 QPI 模式。
   - 配置 SPI_CFG.AMOD 位为 1，使能 XIP 模式。

   注：

   如果 SPI NOR 使能读命令 bypass 模式，则除第一笔读操作外，后续的读操作将无需重复发送读命令。此配置可以简化读取流程，提升数据访问效率。

3. CPU 通过 AXI master 地址通道发起读请求，AXI slave 接收到读请求，获取地址信息、突发传输类型和突发长度。
4. XIP 控制器从寄存器 SPI_BTR 和 SPI_RCM 获取固定的数据传输格式，该方式仅支持 Quad I/O 和 QPI 模式。
5. 按照解析得到的传输格式，QSPI 控制器自动发送读命令，读取指令或数据信息并将其缓存到内部 RX buffer。
6. CPU 通过 AXI master 数据通道从 RX Buffer 中获取指令或数据。

   完成以上操作后，完整的读操作即告完成。

注：

如果开启 Cache 功能，CPU 每次读取 32 个字节数据，相当于一条 cache line 的大小，此时只需要配置一次突发长度即可。后续的 cache 读取都会使用这一固定的突发长度，且突发类型为 WRAP 模式，以此提高数据处理效率。

9.3.3.5. 连续传输

在主机模式下，SPI 可以进行连续数据传输，即发送或接收数据以字节为单位进行多个字节连续传输。详细功能配置如下：

- 发送数据的连续传输字节长度：通过寄存器 0x038 SPI_TMC.TXD_CNT 字段配置。
- 单路模式下，连续传输的长度：通过寄存器 0x038 SPI_TMC.STXD_CNT 字段配置。
- 控制器会自动发送填充数据，填充数据连续传输长度：通过寄存器 0x038 SPI_TMC.DMY_CNT 字段配置。
  - 如果不希望控制器自动传输填充数据，可以将填充数据作为发送数据一起写入寄存器0x038 SPI_TMC.TXD_CNT 字段。

在主机模式下，所有数据的突发传输长度配置在寄存器 0x030 SPI_TBC.TB_CNT 字段，当所有的发送数据和接收数据连续传输完成后，上述的配置字段都会被清零。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.3.6. 采样模式

QSPI 控制器的接口最大时钟频率为 100 MHz。在主机模式下，内部的 SPI 时钟频率与外部接口的时钟频率一致。对于不同的时钟源，SPI 时钟可以工作在以下三种时钟模式下：

- 正常采样模式：采样时钟与输出时钟同相位，适用于标准的数据传输，没有额外的延时。
- 延时半周期采样模式：采样时钟相对于输出时钟延迟半个周期后进行数据采样，适用于当数据在半个时钟周期后达到稳定状态的场景，可以提供更准确的数据传输。

  QSPI 控制器默认工作在该采样模式。
- 延时一个周期采样模式：采样时钟相对于输出时钟延迟一个周期后进行数据采样，适用于数据线延时较大的场景，确保数据传输的完整性和准确性。

三种时钟的采样模式配置见下表：

表 9–18 采样模式配置

采样模式	RXDLY_DIS 位	RXINDLY_EN 位	时钟频率范围
正常模式	1	0	≤ 24 MHz
延时半个周期采样	0	0	24 ~ 60 MHz
延时一个周期采样	0	1	60 ~ 100 MHz

> **注：**
>
> 采样模式与时钟频率的关系不是唯一确定的，取决于传输路径的延时时间，用户可根据实际情况选择合适的配置。

9.3.3.7. 位模式传输

位模式传输是以位为单位进行数据传输，用于对 SPI 接口的非 Flash 类型的外设进行访问，兼容更多的 SPI 设备。

位模式分为标准模式和三线模式。可通过下列步骤完成位模式传输配置：

1. 通过0x040 SPI_BMTC 寄存器的 BMOD_SEL 位域，选择两种不同的工作模式中的一种。

   > **注：**
   >
   > 关于标准模式和三线模式的详细说明，可查看总线模式 。

2. 通过 0x040 SPI_BMTC 寄存器选择位模式下的工作时钟。
3. 确定位模式的传输位数。位模式一次最大传输的位数为 32 bits：
   - 对于写操作，将待发送数据写入到 0x048 SPI_BMTXD 寄存器，并通过 0x040 SPI_BMTC.BM_TXCNT 配置写有效数据的长度。
   - 对于读操作，通过 0x040 SPI_BMTC.BM_RXCNT 配置读有效数据的长度， 读到的数据会自动存入 0x048 SPI_BMTXD 寄存器。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

4. 使能 BM_START 寄存器启动数据传输，传输完成后 BM_TD 寄存器会置 1，也可以使能 BM_TD_INTE 完成中断，在中断服务程序中检查数据传输完成标志。

> **注：**
>
> 位模式连续传输时，每笔传输结束后需要硬件复位一次，或者至少等待一个时钟周期，再传输下一笔数据。

9.3.3.8. 错误状态

QSPI 控制器在操作过程中可能会遇到多种错误状态，从而影响系统的正常运行和性能。对于 QSPI 控制器，如发生任何一种错误，硬件都会将 SPI 中断状态寄存器中对应的位置 1 并停止传输。以下是主要的错误状态描述及其对应的处理方法：

表 9–19 QSPI 控制器错误状态及处理方法

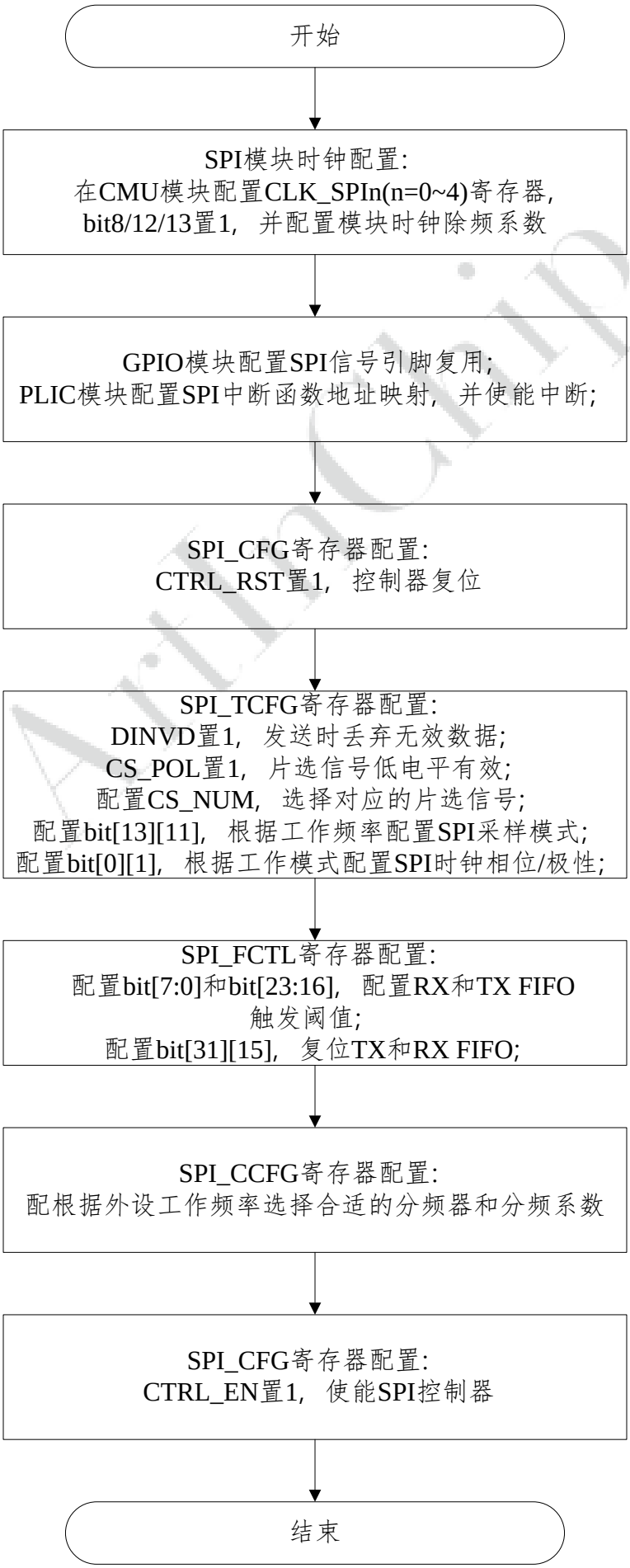
错误类型	原因	状态	处理方法及结果
TX_FIFO 下溢出	从空的 FIFO 中读取数据	控制器停止传输并将对应的中断状态位 TF_UDF 置 1。 此时控制器会产生一个硬件中断信号。	如果开始新的数据传输，需要在 0x004 SPI_CFG 寄存器中将 CTRL_RST 位置 1，将 FIFO 进行复位。处理完该异常后需要软件将该状态位清零。
TX_FIFO 上溢出	向满的 FIFO 中发送数据	控制器停止传输并将对应的中断状态位 TF_OVF 置 1。 此时控制器会产生一个硬件中断信号。	如果开始新的数据传输，需要在 0x004 SPI_CFG 寄存器中将 CTRL_RST 位置 1，将 FIFO 进行复位。处理完该异常后需要软件将该状态位清零。
RX_FIFO 下溢出	从空的 FIFO 中读取数据。	控制器停止传输并将对应的中断状态位 RF_UDF 置 1。 此时控制器会产生一个硬件中断信号。	如果开始新的数据传输，需要在 0x004 SPI_CFG 寄存器中将 CTRL_RST 位置 1，将 FIFO 进行复位。处理完该异常后需要软件将该状态位清零。
RX_FIFO 上溢出	向满的 FIFO 中发送数据	控制器停止传输并将对应的中断状态位 RF_OVF 置 1。 此时控制器会产生一个硬件中断信号	如果开始新的数据传输，需要在 0x004 SPI_CFG 寄存器中将 CTRL_RST 位置 1，将 FIFO 进行复位。处理完该异常后需要软件将该状态位清零。

9.3.4. 编程指南

9.3.4.1. 初始化流程

在进行数据传输之前，需要对 SPI 接口和控制器进行初始化。QSPI 控制器的初始化主要包括时钟配置，引脚配置，以及工作模式配置等，详情如下：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.4.2. 字节模式传输流程

QSPI 在主机和从机之间传输串行数据，主要采用两种传输方式：

- CPU 模式
- DMA 模式

在数据传输过程中，QSPI 有两个数据通道：

- 发送通道：数据传输路径从 TX FIFO 到外部设备。

  发送数据时，CPU 或 DMA 将数据写入 TXD 寄存器，控制器自动将寄存器的数据搬到 TX FIFO 中，再由移位寄存器将 FIFO 中的数据发出。

- 接收通道：数据传输路径从外部设备到 RX FIFO。

  接收数据时，CPU 或 DMA 可以访问 SPI_RXD 寄存器获取接收数据，控制器自动将接收到的数据从 RX FIFO 搬到寄存器中。

每一笔数据传输完成后，QSPI 控制器都会发送一个传输完成的中断信号给处理器，此时 SPI 中断状态寄存器的 TD 位被置 1。

以下为不同模式下，QSPI 的数据传输流程：

- 通过 CPU 在中断服务程序中读写 FIFO，完成数据传输，流程图如下：

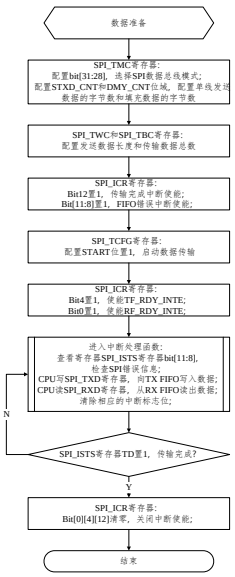


图 9–5 CPU 模式

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

• 通过 GPDMA 在内存和 FIFO 之间搬运数据，完成数据传输，流程图如下：

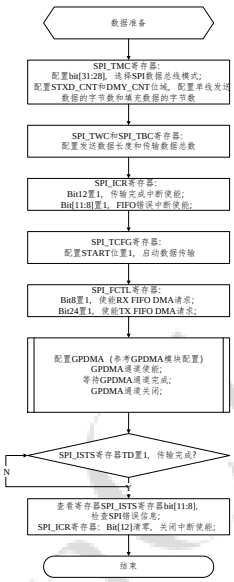


图 9–6 DMA 模式

QSPI 控制器同时支持使用内部 DMA 通过 AHB 主机接口搬运数据，只需要配置源地址和目标地址，以及数据长度即可。 相关的寄存器配置包括：

• SPI_IDMA_BTCFG

• SPI_IDMA_RXADDR

• SPI_IDMA_RXLEN

• SPI_IDMA_TXADDR

• SPI_IDMA_TXLEN

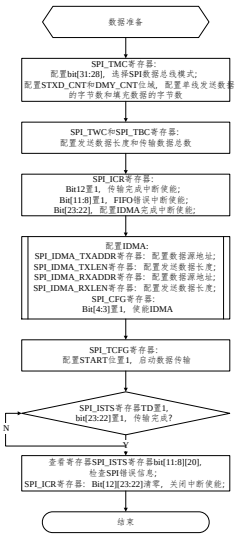


图 9–7 IDMA 模式的配置流程

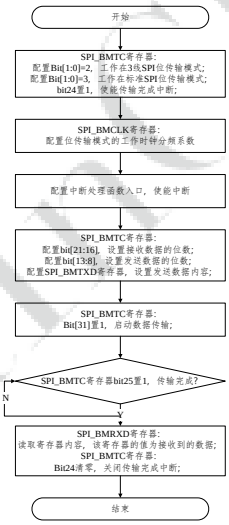
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.4.3. 位模式传输流程

SPI 在主机和从机之间传输串行数据，支持按位模式访问，相关的寄存器配置包括：

- SPI_BMTC
- SPI_BMCLK
- SPI_BMTXD
- SPI_BMRXD

流程图如下：



9.3.5. 寄存器列表

表 9–20 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	SPI_VER	SPI 控制器版本	0x000 SPI_VER
0x004	SPI_CFG	SPI 配置	0x004 SPI_CFG
0x008	SPI_TCFG	SPI 传输配置	0x008 SPI_TCFG
0x010	SPI_ICR	SPI 中断控制	0x010 SPI_ICR
0x014	SPI_ISTS	SPI 中断状态	0x014 SPI_ISTS
0x018	SPI_FCTL	SPI FIFO 控制	0x018 SPI_FCTL
0x01C	SPI_FSTS	SPI FIFO 状态	0x01C SPI_FSTS
0x024	SPI_CCFG	SPI 时钟配置	0x024 SPI_CCFG
0x028	SPI_MISC	SPI 其它功能配置	0x028 SPI_MISC

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–20 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x030	SPI_TBC	SPI 总传输字节计数器	0x030 SPI_TBC
0x034	SPI_TWC	SPI 写发送计数器	0x034 SPI_TWC
0x038	SPI_TMC	SPI 传输控制	0x038 SPI_TMC
0x040	SPI_BMTC	SPI 位模式传输配置	0x040 SPI_BMTC
0x044	SPI_BMCLK	SPI 位模式时钟配置	0x044 SPI_BMCLK
0x048	SPI_BMTXD	SPI 位模式发送数据值	0x048 SPI_BMTXD
0x04C	SPI_BMRXD	SPI 位模式接收数据值	0x04C SPI_BMRXD
0x050	SPI_BTR	SPI 突发传输配置	0x050 SPI_BTR
0x054	SPI_RCM	SPI 读命令模式	0x054 SPI_RCM
0x060	SPI_WRAP_LEN	SPI 读命令模式	0x060 SPI_WRAP_LEN
0x08C	SPI_IDMA_TXLEN	SPI IDMA 写传输长度	0x08C SPI_IDMA_TXLEN
0x090	SPI_IDMA_RXLEN	SPI IDMA 读传输长度	0x090 SPI_IDMA_RXLEN
0x094	SPI_IDMA_TXADDR	SPI IDMA 发送源地址	0x094 SPI_IDMA_TXADDR
0x098	SPI_IDMA_RXADDR	SPI IDMA 接收目的地址	0x098 SPI_IDMA_RXADDR
0x09C	SPI_IDMA_BTCFG	SPI IDMA 突发传输配置	0x09C SPI_IDMA_BTCFG
0x200	SPI_TXD	SPI 发送数据	0x200 SPI_TXD
0x300	SPI_RXD	SPI 接收数据	0x300 SPI_RXD

9.3.6. 寄存器描述

9.3.6.1. 0x000 SPI_VER

默认值：0x00000200			SPI 控制器版本 (SPI Controller Version)
位域	类型	默认值	描述
31:16	–	–	–
15:0	R	0x200	VER 版本号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000200			SPI 控制器版本 (SPI Controller Version)
位域	类型	默认值	描述
			注： 不同控制器的版本号可能不同。

9.3.6.2. 0x004 SPI_CFG

默认值：0x00000080			SPI 配置 (SPI Configuration)
位域	类型	默认值	描述
31	R/WAC	0x0	CTRL_RST 控制器复位（Controller Reset） 置 1，SPI 控制器复位，完成后自动清零。
30:8	–	–	–
7	R/W	0x1	RXFULL_STOP 传输停止使能（RX FIFO Full Transfer Stop Enable） • 0：忽略 RXFIFO 状态 • 1：当 RXFIFO 满时停止传输数据
6:5	–	–	–
4	R/W	0x0	TXIDMA_EN TX 通道内部 DMA 使能（TX Inner DMA Enable）
3	R/W	0x0	RXIDMA_EN RX 通道内部 DMA 使能（RX Inner DMA Enable）
2	R/W	0x0	AMOD 访问模式选择（Access Mode） • 0：AHB 访问模式 • 1：AXI 访问模式 注： 使能 XIP 功能，该位必须置 1。退出 XIP 功能，该位必须清零。
1	R/W	0x0	CTRL_MODE_SEL 工作模式选择（Controller Work Mode Select） • 0：从机模式 • 1：主机模式

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			SPI 配置 (SPI Configuration)
位域	类型	默认值	描述
			注： 当 START = 1 时，不能写入。
0	R/W	0x0	CTRL_EN 控制器使能 （ Controller Enable ） • 0：禁用 • 1：使能 **注：** 当传输形式从位模式切换到字节模式时，必须使能一次。

9.3.6.3. 0x008 SPI_TCFG

默认值：0x00000087			SPI 传输配置 (SPI Transfer Configuration)
位域	类型	默认值	描述
31	R/WAC	0x0	START 启动数据传输 （ Start Data Transfer ） • 0：空闲状态 • 1：启动数据传输 置 1，开始执行 SPI 数据传输，完成后自动清零。 **注：** 当 START=1 时不能写入。
28:27	–	–	–
26	R/W	0x0	SLV_OEN 从机模式输出使能 （ Slave Output Enable ） 从机模式下，Dual /Quad I/O 模式输出使能，单线模式不需要配置 • 0：不使能输出，默认为输入 • 1：输出使能
25	R/W	0x0	3WIRE_EN 三线 byte 模式传输使能 （ 3-Wire Byte Mode Transfer Enable ） • 0：标准模式，MOSI 与 MISO 引脚独立 • 1：使能三线 byte 模式传输，此时 MOSI 与 MISO 引脚复用

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000087			SPI 传输配置 (SPI Transfer Configuration)
位域	类型	默认值	描述
24:15	–	–	–
14	R/W	0x0	TXDLY_EN 发送数据延时模式使能（TX Data Delay Mode Enable） • 0：正常发送 • 1：使能延时发送 **注：** 在 Dual / Quad 模式下，该位必须置 1，发送数据延时半个时钟周期。
13	R/W	0x0	RXDLY_DIS 接收数据延时采样模式配置（RX Data Delay Sample Mode Disable） • 0：延时采样模式 • 1：正常采样模式 在正常采样模式下，SPI 在边沿采样数据。在延时采样模式下，SPI 延迟半个时钟后在下一个边沿采样。
12	R/W	0x0	LSB_EN 最低有效位优先传输使能（Low Significant Bit Transmit Enable） • 0：最高有效位先传输 • 1：最低有效位先传输 **注：** 当 START=1 时不能写入。
11	R/W	0x0	RXINDLY_EN 接收数据内部采样点模式配置（RX Data Inner Sample Delay Mode Enable） • 0：内部读数据采样点不用延迟 • 1：内部读数据的采样点延迟半个时钟周期
10	R/W	0x0	HSWM 高速写模式配置（High Speed Write Mode Configuration） • 0：正常写模式 • 1：高速写模式，提前半个时钟周期切换到下一个数据 **注：** 当 START=1 时不能写入。
9	R/W	0x0	DMY_VAL

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000087			SPI 传输配置 (SPI Transfer Configuration)
位域	类型	默认值	描述
			填充数据值配置 （ Dummy Byte Value Configuration ） • 0：填充数据的值为 0x00 • 1：填充数据的值为 0xFF **注：** 当 START=1 时不能写入。
8	R/W	0x0	DINVD 丢弃无效数据 （ Discard Invalid Data ） 发送数据时，设备端会主动发无效数据回来，此时如果不能及时读取 FIFO 的数据，该位需要使能，自动丢弃读到的无效数据。 • 0：接收所有的无效数据 • 1：丢弃所有的无效数据 **注：** 当 START=1 时不能写入。
7	R/W	0x1	CS_LEVEL 片选信号电平配置 （ CS Level Configuration ） • 0：低电平 • 1：高电平 **注：** 当 START=1 时不能写入。
6	R/W	0x0	CS_CTL_SEL 片选信号控制模式选择 （ CS Control Mode Select ） • 0：SPI 控制器 • 1：软件控制 通常由控制器自动发送 CS 信号，当该位置 1，必须手动配置 LEVEL 的电平状态。 **注：** 当 START=1 时不能写入。
5:4	R/W	0x0	CS_NUM 选中外部 SPI 设备的 CS 引脚序号 （ CS Pin Number ）

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000087			SPI 传输配置 (SPI Transfer Configuration)
位域	类型	默认值	描述
			• 0：SPI_CS0 有效 • 1：SPI_CS1 有效 • 2–3：保留 **注：** 当 START=1 时不能写入。
3	R/W	0x0	CS_VALID_CTL 片选信号有效控制 （CS Valid Mode Control ） • 0：在 SPI 数据传输期间，片选信号一直有效 • 1：在 SPI 数据传输期间，传输暂停时片选信号无效 该位用于选择片选信号的输出波形形式。 **注：** 当 START=1 时不能写入，当 CS_CTL_SEL=0 时该位才有效。
2	R/W	0x1	CS_POL 片选信号极性控制 (CS Polarity Control) • 0：高电平有效 • 1：低电平有效 **注：** 当 START=1 时不能写入。
1	R/W	0x1	CPOL 时钟极性控制 （Clock Polarity Control ） • 0：空闲时为低电平 • 1：空闲时为高电平 **注：** 当 START=1 时不能写入。
0	R/W	0x1	CPHA 时钟 / 数据相位控制 （Clock Phase Control ） • 0：时钟的第一个边沿采样数据 • 1：时钟的第二个边沿采样数据

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000087			SPI 传输配置 (SPI Transfer Configuration)
位域	类型	默认值	描述
			注： 当 START=1 时不能写入。

9.3.6.4. 0x010 SPI_ICR

默认值：0x00000000			SPI 中断控制 (SPI Interrupt Control)
位域	类型	默认值	描述
31:24	–	–	–
23	R/W	0x0	TXIDMA_DONE_INTE 内部 DMA TX 传输完成中断使能
22	R/W	0x0	RXIDMA_DONE_INTE 内部 DMA RX 传输完成中断使能
21	R/W	0x0	RXFIFO_UNALIGN_INTE 内部 DMA 模式下，RX FIFO 数据非 4byte 对齐中断使能
20	R/W	0x0	IDMA_ERROR_INTE 内部 DMA 总线错误中断使能
19	R/W	0x0	AXI_TRAN_DONE_INTE AXI 传输完成中断使能
18	R/W	0x0	AXI_CFG_ERROR_INTE AXI 配置错误中断使能
17	R/W	0x0	AXI_TRAN_ERROR_INTE AXI 传输错误中断使能
16	R/W	0x0	AHB_TRAN_ERROR_INTE AHB 传输错误中断使能
15:14	–	–	–
13	R/W	0x0	CS_INTE CS 无效中断使能（CS Invalid Interrupt Enable） 片选信号从有效状态变到无效状态。 • 0：禁用 • 1：使能
12	R/W	0x0	TD_INTE

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 中断控制 (SPI Interrupt Control)
位域	类型	默认值	描述
			传输完成中断使能 （Transfer Done Interrupt Enable ） • 0：禁用 • 1：使能
11	R/W	0x0	TF_UDR_INTE TX FIFO 下溢出中断使能 （TX FIFO Underrun Interrupt Enable ） • 0：禁用 • 1：使能 当 CPU / DMA 读取空的 TX FIFO 会产生此中断。
10	R/W	0x0	TF_OVF_INTE TX FIFO 上溢出中断使能 （TX FIFO Overflow Interrupt Enable ） • 0：禁用 • 1：使能 当 CPU / DMA 写入满的 TX FIFO 会产生此中断。
9	R/W	0x0	RF_UDR_INTE RX FIFO 下溢出中断使能 （RX FIFO Underrun Interrupt Enable ） • 0：禁用 • 1：使能 当 CPU / DMA 读取空的 RX FIFO 会产生此中断。
8	R/W	0x0	RF_OVF_INTE RX FIFO 上溢出中断使能 （RX FIFO Overflow Interrupt Enable ） • 0：禁用 • 1：使能 当 CPU / DMA 写入满的 RX FIFO 会产生此中断。
7	–	–	–
6	R/W	0x0	TF_FUL_INTE TX FIFO 满中断使能 （TX FIFO Full Interrupt Enable ） • 0：禁用 • 1：使能
5	R/W	0x0	TF_EMP_INTE TX FIFO 为空中断使能 （TX FIFO Empty Interrupt Enable ）

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 中断控制 (SPI Interrupt Control)
位域	类型	默认值	描述
			• 0：禁用 • 1：使能
4	R/W	0x0	TF_RDY_INTE TX FIFO 准备好中断使能 （TX FIFO Ready Interrupt Enable） • 0：禁用 • 1：使能
3	–	–	–
2	R/W	0x0	RF_FUL_INTE RX FIFO 满中断使能 （RX FIFO Full Interrupt Enable） • 0：禁用 • 1：使能
1	R/W	0x0	RF_EMP_INTE RX FIFO 为空中断使能 （RX FIFO Empty Interrupt Enable） • 0：禁用 • 1：使能
0	R/W	0x0	RF_RDY_INTE RX FIFO 准备好中断使能 （RX FIFO Ready Interrupt Enable） • 0：禁用 • 1：使能

9.3.6.5. 0x014 SPI_ISTS

默认值：0x00000032			SPI 中断状态 (SPI Interrupt Status)
位域	类型	默认值	描述
31:24	–	–	–
23	R/W1C	0x0	TXIDMA_DONE 内部 DMA TX 完成信号中断 置 1，表示内部 DMA 发送数据传输完成。
22	R/W1C	0x0	RXIDMA_DONE 内部 DMA RX 完成信号中断 置 1，表示内部 DMA 接收数据传输完成。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000032			SPI 中断状态 (SPI Interrupt Status)
位域	类型	默认值	描述
21	R/W1C	0x0	RXFIFO_UNALIGN RX FIFO 非对齐中断 内部 DMA 模式下，该位置 1，表示 RX FIFO 数据非 4byte 对齐。
20	R/W1C	0x0	IDMA_ERROR IDMA 错误中断 置 1，表示内部 DMA 发生总线错误状态。
19	R/W1C	0x0	AXI_TRAN_DONE AXI 传输完成中断 置 1，表示 AXI 传输完成。此时可结束 AXI 传输，开启 AHB 传输。
18	R/W1C	0x0	AXI_CFG_ERROR AXI 配置错误中断 置 1，表示 AXI 模式下寄存器配置错误。此时需立刻结束 AXI 传输，重新配置寄存器。
17	R/W1C	0x0	AXI_TRAN_ERROR AXI 传输错误中断 置 1，表示 AHB 正在传输时，发起 AXI 传输请求。此时需立刻结束 AHB 传输，启动 AXI 传输。
16	R/W1C	0x0	AHB_TRAN_ERROR AHB 传输错误中断 置 1，表示 AXI 正在传输时，发起 AHB 传输请求。此时需立刻结束 AXI 传输，启动 AHB 传输。
15:14	–	–	–
13	R/W1C	0x0	CS_INV 片选信号无效中断（CS Invalid Interrupt） 置 1，表示片选状态从有效变为无效。
12	R/W1C	0x0	TD 传输完成中断（Transfer Done Interrupt） • 0：正在传输 • 1：传输完成
11	R/W1C	0x0	TF_UDF TX FIFO 下溢出中断（TX FIFO Underrun Interrupt） • 0：TXFIFO 没有下溢出 • 1：TXFIFO 下溢出
10	R/W1C	0x0	TF_OVF

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000032			SPI 中断状态 (SPI Interrupt Status)
位域	类型	默认值	描述
			TX FIFO 上溢出中断 （TX FIFO Overflow Interrupt ） • 0：TXFIFO 没有上溢出 • 1：TXFIFO 上溢出
9	R/W1C	0x0	RF_UDF RX FIFO 下溢出中断 （RX FIFO Underrun Interrupt ） • 0：RXFIFO 没有下溢出 • 1：RXFIFO 下溢出
8	R/W1C	0x0	RF_OVF RX FIFO 上溢出中断 （RX FIFO Overflow Interrupt ） • 0：RXFIFO 没有上溢出 • 1：RXFIFO 上溢出
7	–	–	–
6	R/W1C	0x0	TF_FULL TX FIFO 满中断 （TX FIFO Full Interrupt ） • 0：TXFIFO 未满 • 1：TXFIFO 已满
5	R/W1C	0x1	TF_EMP TX FIFO 为空中断 （TX FIFO Empty Interrupt ） • 0：TXFIFO 非空 • 1：TXFIFO 为空
4	R/W1C	0x1	TF_READY TX FIFO 准备好中断 （TX FIFO Ready Interrupt ） • 0：TX_WL > TX_WATER_MARK • 1：TX_WL <= TX_WATER_MARK 该位置 1，CPU 可以向 TX FIFO 写入数据。
3	–	–	–
2	R/W1C	0x0	RF_FULL RX FIFO 满中断 （RX FIFO Full Interrupt ） • 0：RXFIFO 未满 1：RXFIFO 已满
1	R/W1C	0x1	RF_EMP

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000032			SPI 中断状态 (SPI Interrupt Status)
位域	类型	默认值	描述
			RX FIFO 为空中断（RX FIFO Empty Interrupt） • 0：RXFIFO 非空 • 1：RXFIFO 为空
0	R/W1C	0x0	RF_READY RX FIFO 准备好中断（RX FIFO Ready Interrupt） • 0：RX_WL < RX_WATER_MARK • 1：RX_WL >= RX_WATER_MARK 该位置 1，CPU 可以从 RX FIFO 读出数据。

9.3.6.6. 0x018 SPI_FCTL

默认值：0x00400001			SPI FIFO 控制 (SPI FIFO Control)
位域	类型	默认值	描述
31	R/WAC	0x0	TF_RST TX FIFO 复位，完成后自动清零。
	–	–	–
24	R/W	0x0	TF_DREQ_EN TX FIFO DMA 请求使能 • 0：禁用 • 1：使能
23:16	R/W	0x40	TF_WATER_MARK TX FIFO 发出写请求信号的 FIFO 水位值，当 FIFO 水位小于该值，并且 TF_DREQ_EN=1, 向 DMA 发起写请求。
15	R/WAC	0x0	RF_RST RX FIFO 复位，完成后自动清零。
14:9	–	–	–
8	R/W	0x0	RF_DREQ_EN RX FIFO DMA 请求使能。 • 0：禁用 • 1：使能
7:0	R/W	0x1	RF_WATER_MARK

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00400001			SPI FIFO 控制 (SPI FIFO Control)
位域	类型	默认值	描述
			RX FIFO 发出读请求信号的 FIFO 水位值，当 FIFO 水位大于该值，并且 RF_DREQ_EN=1, 向 DMA 发起读请求。

9.3.6.7. 0x01C SPI_FSTS

默认值：0x00000000			SPI FIFO 状态 (SPI FIFO Status)
位域	类型	默认值	描述
31	R	0x0	TF_WBUF_STS TX FIFO 写缓存状态 （TX FIFO Write Buffer Status ） 置 1，表示写缓存正在执行写操作。
30:28	R	0x0	TF_WBUF_CNT 写缓存计数器 （TX FIFO Write Buffer Counter ） 表示 TX FIFO 写缓存中字节的数量。
27:24	–	–	–
23:16	R	0x0	TF_CNT TX FIFO 计数器 （TX FIFO Counter ） • 0：在 TX FIFO 中有 0 字节数据 • 1：在 TX FIFO 中有 1 字节数据 • … • 64：在 TX FIFO 中有 64 字节数据
15	R	0x0	RF_RBUF_STS RX FIFO 读缓存状态 （RX FIFO Read Buffer Status ） 置 1，表示读缓存正在执行读操作。
14:12	R	0x0	RF_RBUF_CNT 读缓存计数器 （RX FIFO Read Buffer Counter ） 表示 RX FIFO 读缓存中字节的数量。
11:8	–	–	–
7:0	R	0x0	RF_CNT RX FIFO 计数器 （RX FIFO Counter ） • 0：在 RX FIFO 中有 0 字节 • 1：在 RX FIFO 中有 1 字节

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI FIFO 状态 (SPI FIFO Status)
位域	类型	默认值	描述
			• … • 64：在 RX FIFO 中有 64 字节

9.3.6.8. 0x024 SPI_CCFG

默认值：0x00000002			SPI 时钟配置 (SPI Clock Configuration)
位域	类型	默认值	描述
31:13	–	–	–
12	R/W	0x0	CKDIV_SEL 时钟分频器选择（Clock Divider Select） • 0：选择时钟分频器 1 • 1：选择时钟分频器 2
11:8	R/W	0x0	CKDIV1 时钟分频器 1（Clock Divider 1） SPI 接口时钟频率根据如下公式计算 SPI_CLK = 源时钟频率/(2^CKDIV1)
7:0	R/W	0x2	CKDIV2 时钟分频器 2（Clock Divider 2） SPI 接口时钟频率根据如下公式计算： SPI_CLK = 源时钟频率/(2*(CKDIV2 + 1))

9.3.6.9. 0x028 SPI_MISC

9.3.6.10. 0x030 SPI_TBC

默认值：0x00000000			SPI 总传输字节计数器 (SPI Total Bytes Counter)
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	TB_CNT 总传输字节计数器（Total Bytes Counter） 该值定义了传输的字节总数，包括发送，接收和填充数据。 • 0：共传输 0 个字节 • 1：共传输 1 个字节

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 总传输字节计数器 (SPI Total Bytes Counter)
位域	类型	默认值	描述
			• … • N：共传输 N 个字节 **注：** 传输数据总数=发送数据+接收数据+填充数据

9.3.6.11. 0x034 SPI_TWC

默认值：0x00000000			SPI 写发送计数器 (SPI Transmit Write Counter)
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	TXD_CNT 写数据计数器（TX Data Counter） 该值定义了在填充数据之前发送到 TX FIFO 的写数据字节总数，为了节约带宽，填充数据由控制器自动发送。 • 0：共发送 0 个字节 • 1：共发送 1 个字节 • … • N：共发送 N 个字节

9.3.6.12. 0x038 SPI_TMC

默认值：0x00000000			SPI 传输控制 (SPI Transmit Miscellaneous Control)
位域	类型	默认值	描述
31	R/W	0x0	QPI_EN QPI 模式使能（QPI Transfer mode Enable） • 0：命令使用 1 线模式传输 • 1：命令使用 4 线模式传输 QPI 模式下，命令/地址/数据都使用 4 线模式传输。 **注：** 仅当 QUAD_EN=1 时有效。
30	R/W	0x0	QADDR_EN QIO 模式使能（QIO Transfer mode Enable）

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 传输控制 (SPI Transmit Miscellaneous Control)
位域	类型	默认值	描述
			• 0：地址使用 1 线模式传输 • 1：地址使用 4 线模式传输 QIO 模式下，该位置 1，命令使用 1 线传输，地址/数据使用 4 线传输。 **注：** 仅当 QUAD_EN=1 时有效。
29	R/W	0x0	QUAD_EN 四线数据传输模式使能（Quad Transfer Mode Enable） • 0：4 线数据模式禁用 • 1：4 线数据模式使能 **注：** 4 线数据模式包括 4 线输入和 4 线输出。
28	R/W	0x0	DUAL_EN 双线数据传输模式使能（Dual Transfer Mode Enable） • 0：发送或接收数据使用单线数据传输模式 • 1：发送或接收数据使用双线数据传输模式 **注：** 当 START=1 时不能写入，仅当 QUAD_EN=0 时有效。
27:24	R/W	0x0	DMY_CNT 填充数据计数器（Dummy Bytes Counter） 定义了待发送的填充数据的字节数，用于双路模式和四路模式。 • 0：共发送 0 个字节填充数据 • 1：共发送 1 个字节填充数据 • … • N：共发送 N 个字节填充数据 **注：** 当 START=1 时不能写入。
23:0	R/W	0x0	STXD_CNT 单线发送数据计数器（Single TX Data Counter） 该值定义了需要使用单线模式发送的数据长度。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 传输控制 (SPI Transmit Miscellaneous Control)
位域	类型	默认值	描述
			• 对于单线模式：包括命令、地址、数据。 • 对于双线和四线模式：仅包括命令、地址。 • 对于双线 IO 模式：仅包括命令。 • 0：单线共发送 0 个字节 • 1：单线共发送 1 个字节 • … • N：单线共发送 N 个字节 **注：** 当 START=1 时不能写入。

9.3.6.13. 0x040 SPI_BMTC

默认值：0x000000A0			SPI 位模式传输配置 (SPI Bit-Mode Transfer Configuration)
位域	类型	默认值	描述
31	R/WAC	0x0	BM_START 启动传输数据（Bit-Mode Start Data Transfer） • 0：空闲状态 • 1：启动传输数据 该字段置 1，启动发送串行数据流，数据存放在 (SPI_BMTXD 和 SPI_BMRXD 寄存器），传输完成后自动清零。
30	R/W	0x0	BM_SMP_SEL 采样模式选择（Bit-Mode Sample Mode Select） • 0：延时采样模式 • 1：标准采样模式 在标准采样模式下，SPI 主机在 SCLK 的上升边沿采样数据。 在延时采样模式下，SPI 主机延时半个时钟周期，在 SCLK 的上升边沿采样数据。
29:26	–	–	–
25	R/W1C	0x0	BM_TD 传输完成（Bit-Mode Transfer Done） • 0：忙等待 • 1：传输完成 置 1，表示最后一位数据传输完成，该字段写 1 清零。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000000A0			SPI 位模式传输配置 (SPI Bit-Mode Transfer Configuration)
位域	类型	默认值	描述
			注： 传输完成后，该位需要重复写 1 清零，检查该位是否为 0，直到清零后再启动下一笔传输。
24	R/W	0x0	BM_TD_INTE 传输完成中断使能（Bit-Mode Transfer Done Interrupt Enable）。 • 0：禁用 • 1：使能 **注：** 当总线模式选择 2 /3 时有效。
23:22	–	–	–
21:16	R/W	0x0	BM_RXCNT 接收串行数据长度（Bit-Mode RX Data Length） • 000000b：接收 0 比特 • 000001b：接收 1 比特 • … • 100000b：接收 32 比特 **注：** 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
15:14	–	–	–
13:8	R/W	0x00	BM_TXCNT 发送串行数据长度（Bit-Mode TX Data Length） • 000000b：发送 0 比特 • 000001b：发送 1 比特 • … • 100000b：发送 32 比特 **注：** 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
7	R/W	0x1	BMCS_LEVEL 片选信号电平配置

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000000A0			SPI 位模式传输配置 (SPI Bit-Mode Transfer Configuration)
位域	类型	默认值	描述
			• 0：配置片选信号为低电平 • 1：配置片选信号为高电平 **注：** 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
6	R/W	0x0	BMCS_CTRL_SEL 片选信号输出控制方式选择 • 0：SPI 控制器 • 1：软件控制 通常控制器会自动控制片选信号高低电平。当该位置 1，则需要通过软件编程写入 SPI_TCFG.CS_LEVEL 的值，来控制片选信号。 **注：** 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
5	R/W	0x1	BMCS_POL 片选信号极性控制 • 0：高电平有效 • 1：低电平有效 **注：** 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
4	–	–	–
3:2	R/W	0x0	BMCS_NUM 片选信号引脚序号选择 • 0：SPI_CS0 选中 • 1–3：保留 **注：** 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
1:0	R/W	0x0	BMOD_SEL 总线模式选择（Bus Mode Select） • 0：数据流按字节对齐，工作在标准 SPI，双路输入 /双路输出 SPI，双路 IO SPI，或四路输入/四路输出 SPI • 1：预留

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000000A0			SPI 位模式传输配置 (SPI Bit-Mode Transfer Configuration)
位域	类型	默认值	描述
			• 2：数据流按位对齐，工作在三线模式下 • 3：数据流按位对齐，工作在标准 SPI 模式下

9.3.6.14. 0x044 SPI_BMCLK

默认值：0x02000000			SPI 位模式时钟配置 (SPI Bit-Mode Clock Configuration)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	BM_CKDIV 位模式时钟分频比例（Bit-Mode Clock Divide） 接口时钟频率计算公式如下： SPI_CLK = 源时钟/(2*BM_CKDIV) **注：** 当 BM_CKDIV 为 0，SPI_CLK = 源时钟/2

9.3.6.15. 0x048 SPI_BMTXD

默认值：0x00000000			SPI 位模式发送数据值 (SPI Bit-Mode TX Data)
位域	类型	默认值	描述
31:0	R/W	0x0	BMTXD 位模式发送数据值 该寄存器用来存储发送的数据 **注：** 在传输过程中，最高有效位先发送。

9.3.6.16. 0x04C SPI_BMRXD

默认值：0x00000000			SPI 位模式接收数据值 (SPI Bit-Mode RX Data)
位域	类型	默认值	描述
31:0	R/W	0x0	BMRXD 位模式接收数据值 该寄存器用来存储接收的数据

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 位模式接收数据值 (SPI Bit-Mode RX Data)
位域	类型	默认值	描述
			注： 在传输过程中，最高有效位先接收。

9.3.6.17. 0x050 SPI_BTR

注：

该寄存器仅在 XIP 模式下配置有效。

默认值：0x77304010			SPI 突发传输配置 (SPI Burst Set)
位域	类型	默认值	描述
31:24	R/W	0x77	CMD_INDEX SPI 命令指令值 SPI 在 XIP 模式下，发送的 Wrap Burst 命令，支持 0x77 和 0xC0 两种典型值。当 QPI_EN=1，CMD 使用 4 线传输。否则，CMD 使用 1 线传输。 注： 0x77 命令仅支持 QIO 模式。0xC0 命令支持标准单线模式或 QPI 模式。
23:20	R/W	0x3	DUMMY_BYTE 传输配置填充数据字节数 定义 dummy 的字节数，为固定值或取决于工作时钟频率，可根据 WRAP 的值配置。
19	R/W	0x0	WIDTH 填充数据和有效数据位宽 Dummy 和数据位宽配置寄存器，在 QPI 模式下无效。 • 该位为 0，默认为 4-bit 位宽。 • 该位为 1，配置为 1-bit 位宽。 注： 当 burst 命令为 0xC0，工作在 QIO 模式下，该位必须配置为 1。 **工作在 QPI 模式下，该位不用配置。**
18	R/W	0x0	AUTO_WRAP_LEN 自动 Wrap 长度

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x77304010			SPI 突发传输配置 (SPI Burst Set)
位域	类型	默认值	描述
			• 0：wrap 长度为固定值，通过 WRAPPED 位域获取设定值。 • 1：wrap 长度可变，由硬件根据 SPI_WLEN 寄存器获取设定值，自动配置 wrap 长度。
17	–	–	–
16	R/W	0x0	WRAP_EN Wrap 模式使能 当系统开启 Cache 功能，该位必须使能。
15:8	R/W	0x40	SPI_BURST_WRAPPED Wrap 模式指令值 SPI 模式 XIP 使能时，若 AXI burst type 是 linear 切换 wrapped，触发此命令发送。Wrap 的值可以确定突发传输的长度和 dummy 的字节数，根据厂家的规格书进行设置。
7:0	R/W	0x10	SPI_BURST_LINEAR 线性模式指令值 SPI 模式 XIP 使能时，若 AXI burst type 是 wrapped 切换 linear，触发此命令发送

9.3.6.18. 0x054 SPI_RCM

注：

该寄存器仅在 XIP 模式下配置有效。

默认值：0xEB20A000			SPI 读命令模式 (SPI Read Command Mode)
位域	类型	默认值	描述
31:24	R/W	0xEB	CMD_INDEX 读命令指令值 SPI 在 XIP 模式下，定义读命令序号。
23:20	R/W	0x2	DUMMY_BYTE 读操作填充数据字节数 SPI 在 XIP 模式下，定义 dummy 时钟周期的个数。对于不同颗粒该值可能为固定值，或根据工作频率进行选择。
19	–	–	–
18	R/W	0x0	ADDR_4BYTE_EN4 字节地址模式使能 SPI 在 XIP 模式下，使能地址位采用 4 bytes 模式传输

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0xEB20A000			SPI 读命令模式 (SPI Read Command Mode)
位域	**类型**	**默认值**	**描述**
17	R/W	0x0	READ_MODE_BYTE_ENSPI 读命令模式位使能 该位置 1，地址后面增加 1 byte 模式位，模式位的线宽与地址位一致，模式位的设定值由 RDCMD_BYPASS_EN 决定。 **注：** SPI 工作在 Dual I/O，Quad I/O，QPI 模式下时，用户可以配置该位使能，否则当作 dummy 处理。
16	R/W	0x0	RDCMD_BYPASS_ENSPI 读命令 bypass 模式使能 该位置 1，模式位的设定值为 RDCMD_BYPPASS_CODE，否则，模式位的设定值为 RDCMD_NORMAL_CODE。
15:8	R/W	0xA0	RDCMD_BYPASS_CODE 读命令 bypass 模式指令值 在 bypass 模式下，第一次需要发送读命令，之后的连续读操作不需要再次发送读命令。
7:0	R/W	0x00	RDCMD_NORMAL_CODE 读命令正常模式指令值 在正常模式下，每次读操作都需要发送读命令。

9.3.6.19. 0x060 SPI_WRAP_LEN

注：

该寄存器仅在 XIP 模式下配置有效。该寄存器的值与 Wrap 命令的值有关，0x77 和 0xC0 命令对应的值不同，有些器件还包含 dummy 长度的配置信息，该寄存器需要在 XIP 传输之前配置好。

默认值：0x03020100			SPI 读命令模式 (SPI Wrap Length Config)
位域	**类型**	**默认值**	**描述**
31:24	R/W	0x03	WRAP64 Wrap 长度为 64 字节对应的命令参数
23:16	R/W	0x02	WRAP32 Wrap 长度为 32 字节对应的命令参数
15:8	R/W	0x01	WRAP16 Wrap 长度为 16 字节对应的命令参数
7:0	R/W	0x00	WRAP08

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x03020100			SPI 读命令模式 (SPI Wrap Length Config)
位域	类型	默认值	描述
			Wrap 长度为 8 字节对应的命令参数

9.3.6.20. 0x08C SPI_IDMA_TXLEN

> **注：**
>
> 该寄存器仅在 IDMA 模式下配置有效。

默认值：0x00000000			SPI IDMA 写传输长度 (SPI Inner DMA Write Transaction Length)
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x00	IDMA_TXLEN 内部 DMA 发送的数据长度 内部 DMA 通过 AHB 总线发送数据到 SPI 控制器的写缓存。

9.3.6.21. 0x090 SPI_IDMA_RXLEN

> **注：**
>
> 该寄存器仅在 IDMA 模式下配置有效。

默认值：0x00000000			SPI IDMA 读传输长度 (SPI Inner DMA Read Transaction Length)
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x00	IDMA_RXLEN 内部 DMA 接收的数据长度 内部 DMA 通过 AHB 总线从 SPI 控制器的读缓存接收数据。

9.3.6.22. 0x094 SPI_IDMA_TXADDR

> **注：**
>
> 该寄存器仅在 IDMA 模式下配置有效。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI IDMA 发送源地址 (SPI Inner DMA TX Source Address)
位域	类型	默认值	描述
31:0	R/W	0x0	IDMA_TXADDR 内部 DMA 发送数据的源地址

9.3.6.23. 0x098 SPI_IDMA_RXADDR

注：

该寄存器仅在 IDMA 模式下配置有效。

默认值：0x00000000			SPI IDMA 接收目的地址 (SPI Inner DMA RX Destination Address)
位域	类型	默认值	描述
31：0	R/W	0x0	IDMA_RXADDR 内部 DMA 接收数据的目标地址

9.3.6.24. 0x09C SPI_IDMA_BTCFG

注：

该寄存器仅在 IDMA 模式下配置有效。

默认值：0x00004A04			SPI IDMA 突发传输配置 (SPI Inner DMA Burst Config)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	RX_PRI_EN RX 优先传输使能
12	R/W	0x0	AUTO_LEN 自动突发传输长度配置使能 开启后控制器会根据 Buffer 空满状态自动调整突发传输长度。
11:10	R/W	0x2	RX_BURST_LEN RX 突发传输长度配置 • 0： 突发传输 4 字节 • 1： 突发传输 16 字节 • 2：突发传输 32 字节 • 3：突发传输 64 字节

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00004A04			SPI IDMA 突发传输配置 (SPI Inner DMA Burst Config)
位域	类型	默认值	描述
9:8	R/W	0x2	TX_BURST_LEN TX 突发传输长度配置 • 0： 突发传输 4 字节 • 1： 突发传输 16 字节 • 2：突发传输 32 字节 • 3：预留
7:0	–	–	–

9.3.6.25. 0x200 SPI_TXD

注：

该寄存器为只写。

默认值：0x00000000			SPI 发送数据 (SPI TX Data)
位域	类型	默认值	描述
31:0	WO	0x0	TXD 发送数据值 该寄存器可以通过 AHB 总线以字节，半字或字为单位进行访问： • 以字节访问时，每次写一笔数据到 TX FIFO，FIFO 深度加 1。 • 以半字访问时，每次写两笔数据到 TX FIFO，FIFO 深度加 2。 • 以字为单位访问时，每次写四笔数据到 TX FIFO，FIFO 深度加 4。

9.3.6.26. 0x300 SPI_RXD

注：

该寄存器为只读。

默认值：0x00000000			SPI 接收数据 (SPI RX Data)
位域	类型	默认值	描述
31:0	RO	0x0	RXD 接收数据值 该寄存器可以通过 AHB 总线以字节，半字或字为单位进行访问。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 接收数据 (SPI RX Data)
位域	类型	默认值	描述
			• 以字节访问时，每次从 RX FIFO 读一笔数据到寄存器，FIFO 深度减 1。 • 以半字访问时，每次从 RX FIFO 读两笔数据，FIFO 深度减 2。 • 以字为单位访问时，每次从 RX FIFO 读四笔数据，FIFO 深度减 4。

9.4. Universal Asynchronous Receiver/Transmitter (UART)

UART 是一种与外围设备、数据载体设备或者数据集等进行串行通信的接口。主处理器 (CPU) 通过 APB 总线将数据写到 UART，数据转换成串行形式后传输到目标设备。UART 也可以接收串行数据和存储，以供主处理器 (CPU) 读取。

- UART 包含了控制以下功能的寄存器：
  - 字符长度
  - 波特率
  - 奇偶校验
  - 中断控制

    尽管 UART 只有一个中断输出信号，但有几种优先级的中断类型可响应，每种中断类型都可以通过控制寄存器单独使能或未使能。
  - 中断可在发送缓冲/ FIFO、接收缓冲/ FIFO、调制解调器状态以及线路状态范围内生成。
- UART 具有以下两种工作模式，可与一系列标准软件驱动程序兼容。
  - 16550 模式：数据的发送与接收都由 FIFO 缓存。
  - 16450 模式：禁用 FIFO。
- UART 支持 5–8 位的字长，一个可选的奇偶校验位，1/ 1.5/ 2 个停止位，可通过 CPU APB 接口编程，包含 16 位可编程波特率发生器和 8 位暂存器，以及独立的发送和接收 FIFO。提供八条调制解调器控制线和调试回环模式。

9.4.1. 特性说明

- 兼容工业标准 16550 UART
- 256 x 8bit 发送与接收 FIFO
- 传输速度可达 3 Mbps
- 支持 5–8 数据位以及 1/ 1.5/ 2 停止位
- 支持奇校验，偶校验或者无奇偶校验
- 支持 DMA 控制器接口
- 支持软件/硬件流控

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 支持 9–bit RS–485 模式
- 支持 RS–485 硬件自动控制收发方向

9.4.2. 原理框图

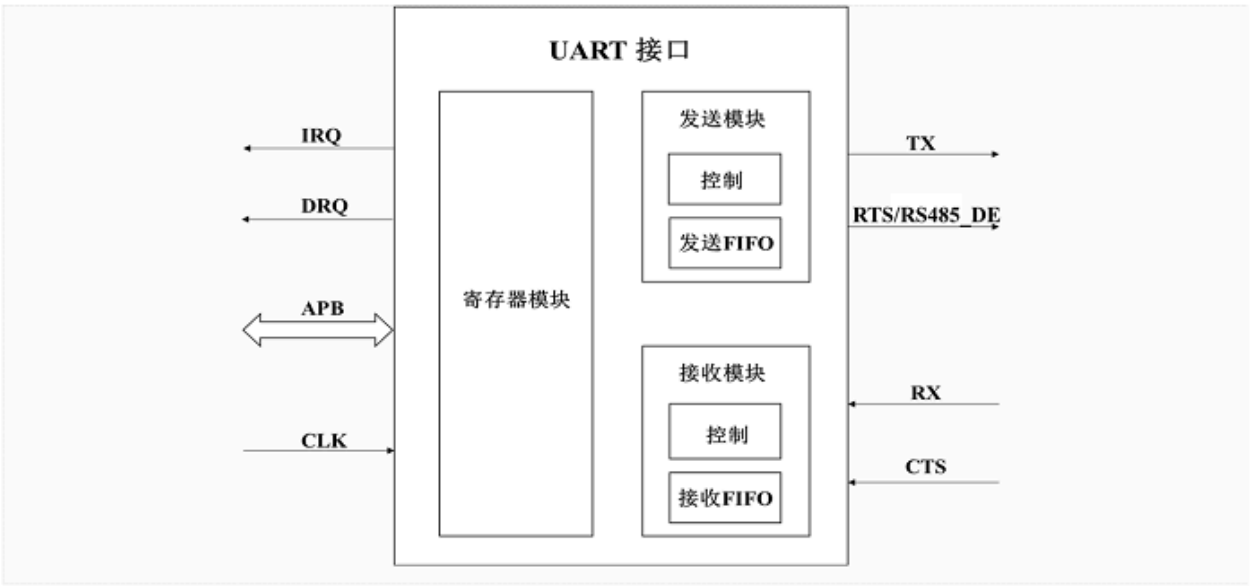


图 9–8 UART 原理框图

9.4.3. 功能描述

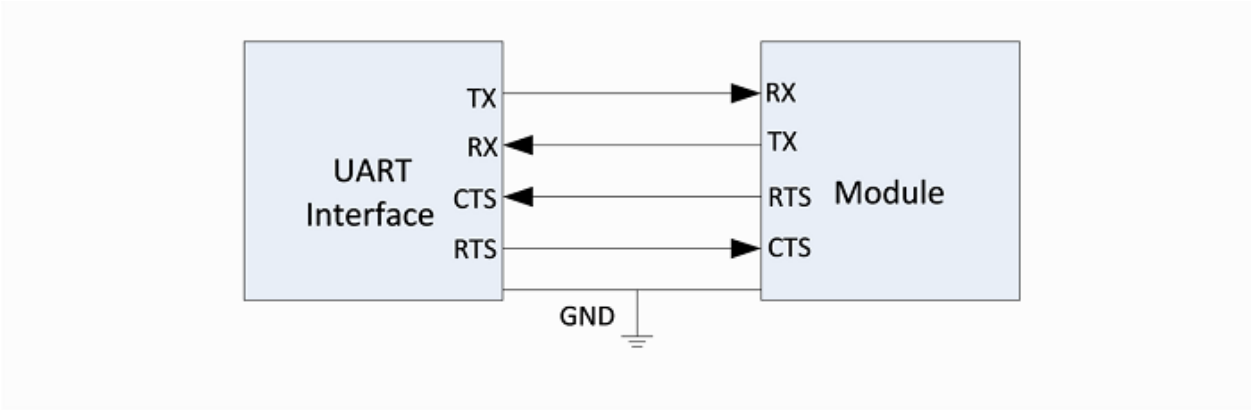
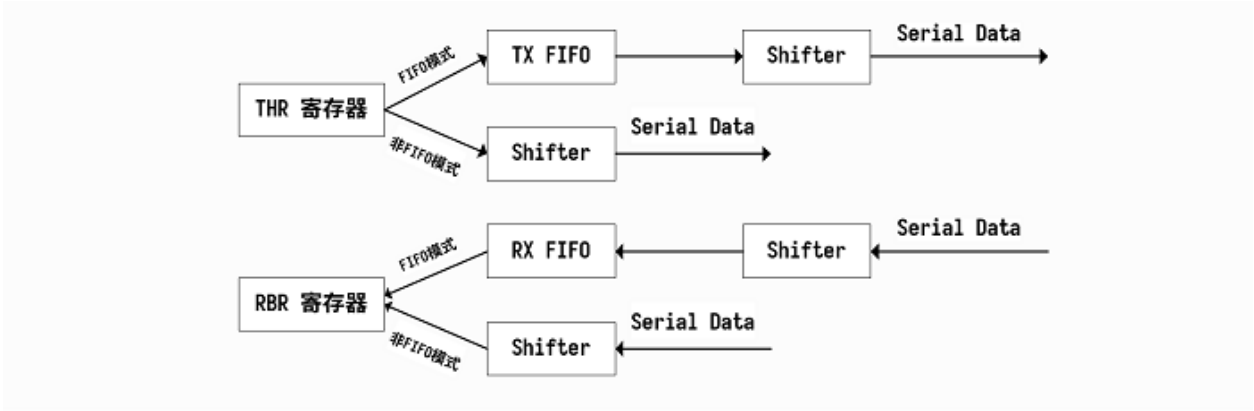


图 9–9 UART 典型应用

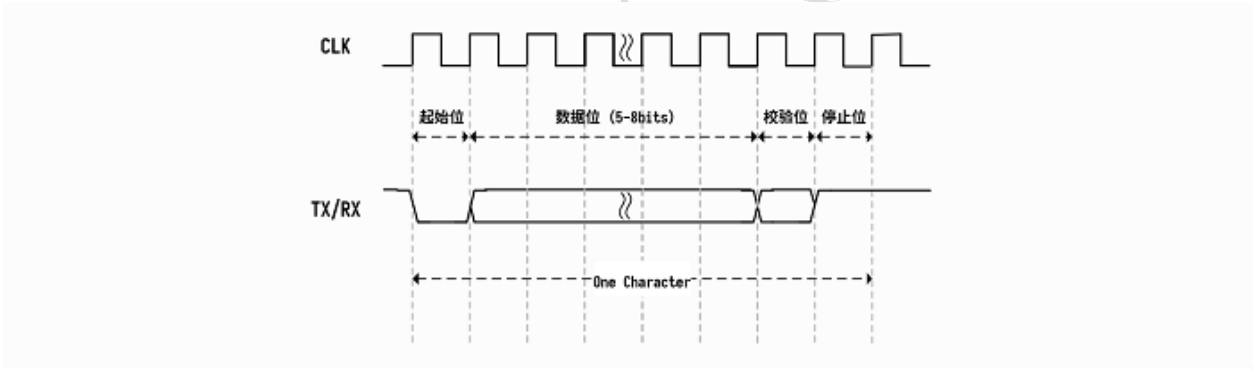
9.4.3.1. 功能实现

UART 数据流向：

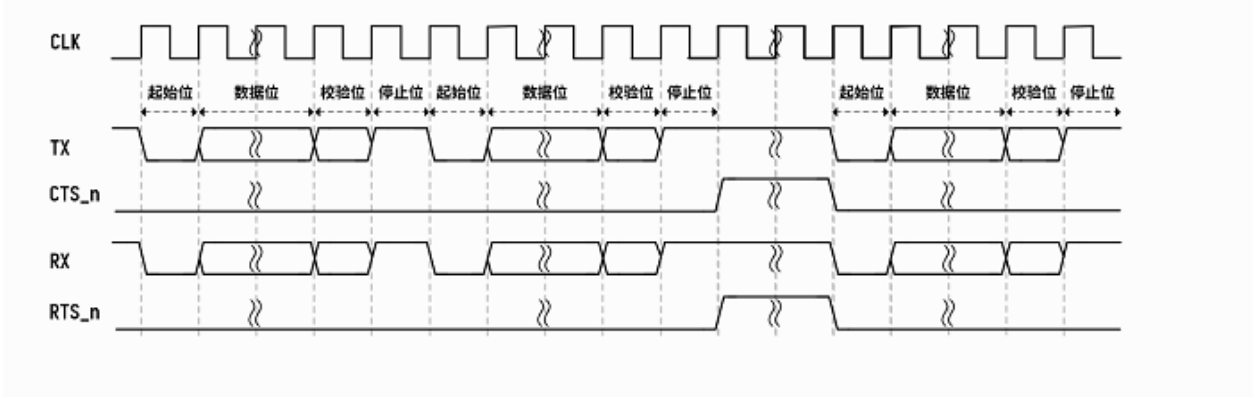
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



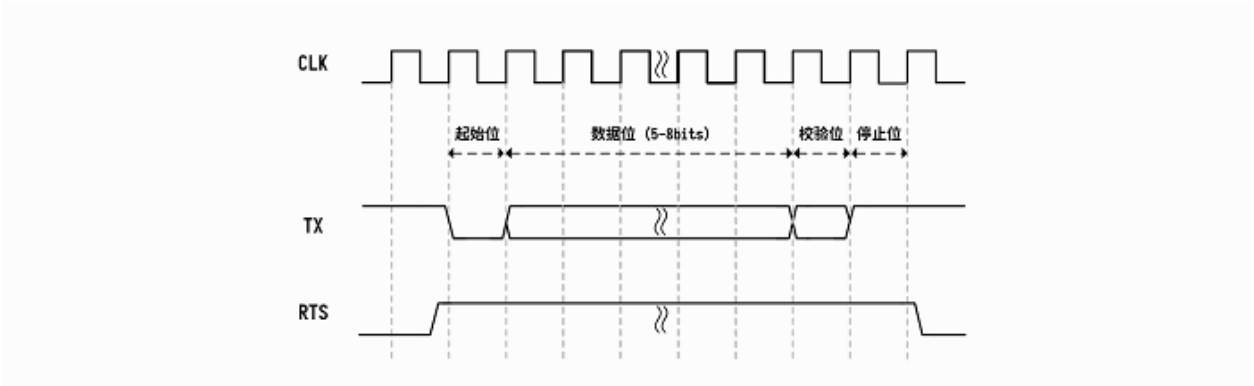
UART 串行数据格式：



UART 自动流控制时序：



UART RS-485 时序



Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

UART 电气特性

UART 接收时序：

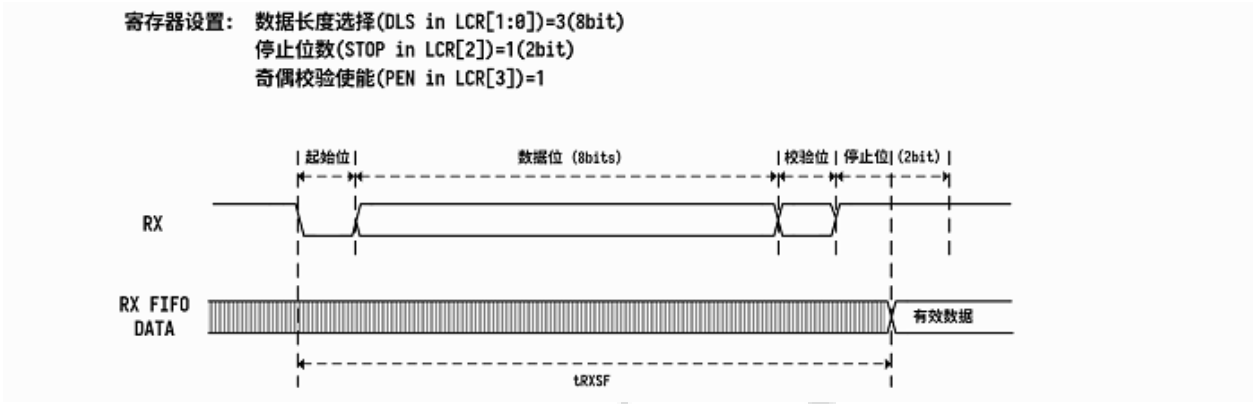


表 9–21 UART 接收时序参数

Parameter	Symbol	Min	Type	Max	Unit
RX start to RX FIFO	tRXSF	10.5 × BRP (1)	–	11 × BRP	ns

(1) BRP: Baud–Rate Period，波特率周期

UART nCTS 时序：

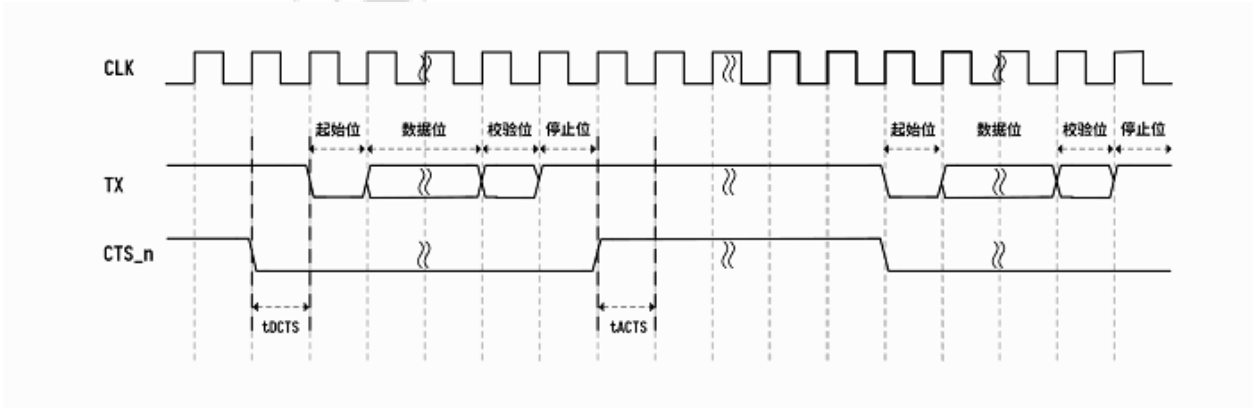


表 9–22 UART nCTS 时序参数

Parameter	Symbol	Min	Type	Max	Unit
Delay time of de–asserted nCTS to TX strat	tDCTS	–	–	BRP	ns
Step time of asserted nCTS to stop next transmission	tACTS	BRP /4	–	–	ns

UART nRTS 时序：当接收 FIFO 快满时 (FIFO 中的数据量 ≥ FIFO Depth – 2)，RTS_n 拉高。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

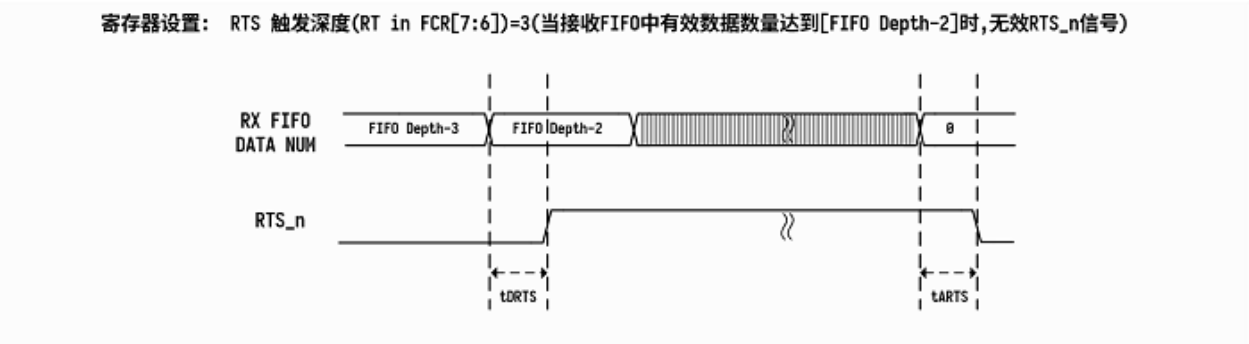


表 9–23 UART nRTS 时序参数

Parameter	Symbol	Min	Type	Max	Unit
Delay time of de–asserted nRTS	tDRTS	–	–	BRP	ns
Delay time of asserted nRTS	tARTS	–	–	BRP	ns

9.4.3.2. 操作模式

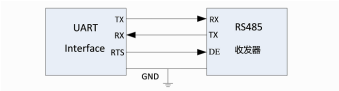
用户可以在 UART_MCR 寄存器中的 UART_FUNCTION (UART_MCR[7:6]) 位选择对应的操作模式。操作模式选择位可配置值及对应模式的描述如下：

- 0：基础 UART 模式，默认值。

  关于基础模式的详细配置，可查看 设置基础模式。

- 2：RS485 模式。

  即使用 UART–TX (RS485–TX)、UART–RX (RS485–RX) 和 UART–RTS (RS485–DE) 三线制通信。RS485 模式，三线制典型应用：



- 3：RS485–2 模式。

  即使用 UART–TX (RS485–TX/RX) 和 UART–RX (RS485–DE) 两线制通信。RS485 为半双工通信，同一时段只能发送或接收，即使用两线制实现 RS485 通信，详细描述可见 RS485 半双工控制。

9.4.3.2.1. 设置基础模式

如在UART_MCR 寄存器中的 UART_FUNCTION (UART_MCR[7:6]) 位选择了基础模式，可以在 UART_LCR 寄存器中配置 UART 控制器的基本功能。可配置的基本参数有：

- 数据位宽 5–8 位
- 停止位个数 1/ 1.5/ 2
- 奇偶校验类型

在基础模式下，UART 的一次帧传输主要包括起始信号、数据、校验位和结束信号，低位先传输 LSB。

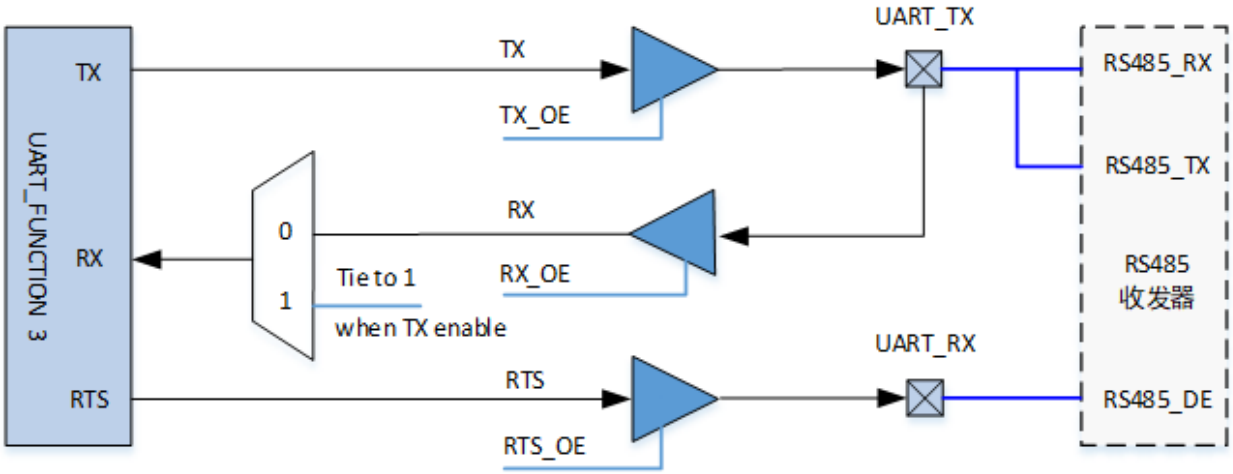
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 起始信号 Start Bit：一个数据帧开始的标志，UART 协议规定 TX 信号出现一个低电平表示一个数据帧的开始。当 UART 没有传输数据时，保持高电平。
- 数据信号 Data Bit：数据宽度根据不同应用可进行调整，可以配置为 5/ 6/ 7/ 8 bits 数据位宽。
- 校验位 Parity Bit：校验位是 1 bit 纠错信号。校验位包括奇校验、偶校验，同时支持校验位的使能和禁止，可以通过 UART_LCR 寄存器设置。
- 结束信号 Stop Bit：数据位的停止位，支持 1/ 1.5/ 2 bit 停止位，可以通过 UART_LCR 寄存器设置。数据帧的结束信号就是把 TX 拉成高电平。

9.4.3.2.2. RS485 半双工控制

RS485 半双工控制即 RS485–2 线模式，可在 UART_MCR 寄存器中的 UART_FUNCTION (UART_MCR[7:6]) 功能选择位进行配置。

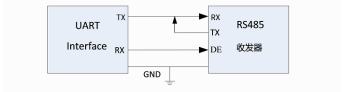
RS485–2 线模式原理框图如下：



在 RS485–2 线模式中：

- UART–TX 既可以发送数据也可以接收数据。
- UART–RX 在模块内部与 UART–RTS 复用，用于控制 DE 使能发送。
- 当进入 RS485–2 模式，RTS 复用至 UART_RX PIN 脚，TX 和 RX 共用 UART_TX PIN 脚。TX 发送使能时，RX 拉高进入空闲状态且 RX 接收通路关闭。TX 发送使能关闭后，开启 RX 接收通路。数据收发处理逻辑与常规 RS485 模式类似。

RS485 模式的两线制典型应用如下：



RS485–2 线模式相关信号的控制如下所示：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- RX 在数据发送时输出高电平：在软件控制模式下，通过配置 MCR[1]=0，DE (rts_n) 输出高电平。在硬件控制模式下，当数据发送正在进行时，硬件自动控制 RX 输出高电平。

> **注：**
>
> 若正在接收数据，必须等待当前数据接收完成。

- RX 在数据接收时输出低电平：在软件控制模式下，通过配置 MCR[1]=1，DE (rts_n) 输出低电平。在硬件控制模式下，当发送 FIFO 为空时，硬件自动控制 RX 输出低电平。

> **注：**
>
> 若正在发送数据，必须等待当前数据发送完成。

- UART_485_CTL[7]（RS485_CTL_MODE，RS485 控制模式）
  - RS485_CTL_MODE = 0：硬件控制模式。DE 信号 (RTS) 在数据发送时通过内部硬件逻辑进行自动控制，发送数据前自动使能 DE 为有效高电平，当发送移位寄存器为空且发送 FIFO 为空，则自动切换 DE 为无效低电平。
  - RS485_CTL_MODE = 1：软件控制模式。DE 信号 (RTS) 在数据发送时通过外部软件配置进行手动控制，配置 MCR[1]=0 则 DE 为有效高电平可发送数据，配置 MCR[1]=1 则 DE 为无效低电平可接收数据。
- UART_485_DE[3:0]（DE_AT，DE 有效时间 t1）
  - DE 信号上升沿到 TX 起始位之间的时间间隔，以串行时钟 (sclk) 周期为单位。
- UART_485_DE[7:4]（DE_DAT，DE 无效时间 t2）
  - TX 结束位到 DE 信号下降沿之间的时间间隔，以串行时钟 (sclk) 周期为单位。

9.4.3.3. 设置 CHCFG_AT_BUSY

CHCFG_AT_BUSY：忙时配置使能控制位。CHCFG_AT_BUSY 使能后，当 UART 控制器为 BUSY 时，软件也能设置 UART 控制器，如寄存器 LCR（包括 DLAB 控制位）、DLH、DLL 等。

CHANGE_UPDATE：更新配置控制位。若忙时配置被使能，当对此位写 1，即可更新对 UART 控制器的配置。更新完成后，此位自动清零。

CHCFG_AT_BUSY (UART_HALT[1]) 需要与 CHANGE_UPDATE (UART_HALT[2]) 配合使用，来更新 UART 控制器的设置。以设置分频系数 DLAB 为例，说明 CHCFG_AT_BUSY 和 CHANGE_UPDATE 的配合使用：

1. 对 CHCFG_AT_BUSY 写 1，使能忙时配置。
2. 对 DLAB 写 1，并设置 DLH 和 DLL。
3. 对 CHANGE_UPDATE 写 1，更新配置。当更新完成时，此位自动清零。

9.4.3.4. 设置 DLAB

DLAB 控制位，即 UART_LCR[7]，是分频系数寄存器的访问控制位。

- 若 DLAB 为 0，偏移地址 0x00 为 TX 和 RX FIFO 寄存器，偏移地址 0x04 为 IER 寄存器。
- 若 DLAB 为 1，偏移地址 0x00 为 DLL 寄存器，偏移地址 0x04 为 DLH 寄存器。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

9.4.3.5. 设置波特率

波特率计算公式：Baudrate = SCLK / (CMU_divisor * 16 * UART_divisor)，其中

- SCLK：时钟源，每个 UART 通道可单独在 CMU 配置各自时钟。
- CMU_divisor：CMU 模块的分频系数。
- UART_divisor ：UART 模块的分频系数，共有 16 位。

  寄存器 UART_DLL 为低 8 位，寄存器 UART_DLH 为高 8 位。

关于时钟源在不同频率下波特率的误差说明，详见Clock Manage Unit (CMU) 功能描述。

9.4.3.6. 设置 UART 繁忙

BUSY 标志位，即 UART_USR[0]，用于表示 UART 控制器是否繁忙。BUSY 标志位配置值如下：

- 0：空闲
- 1：繁忙

以下情况，BUSY 位将会自动置 1，表示 UART 控制器繁忙：

- TX 正在发送数据
- RX 正在接收数据
- TX FIFO 非空
- RX FIFO 非空

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.4.4. 编程指南

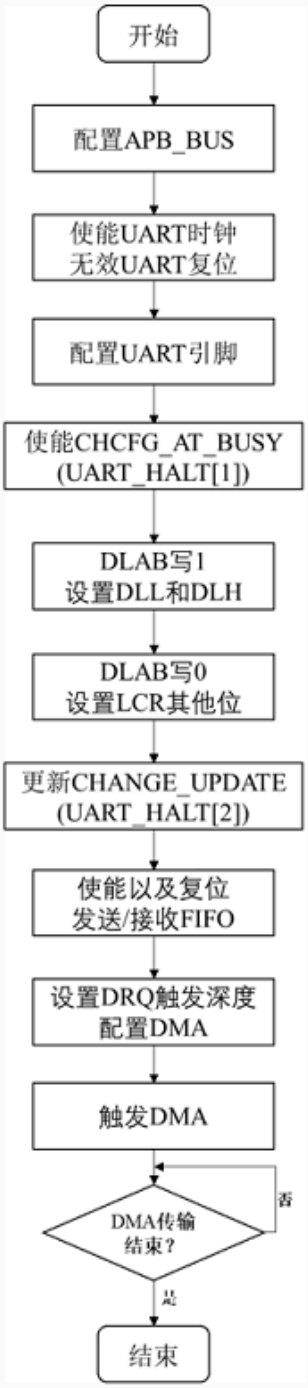


图 9–10 UART DRQ 流程

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

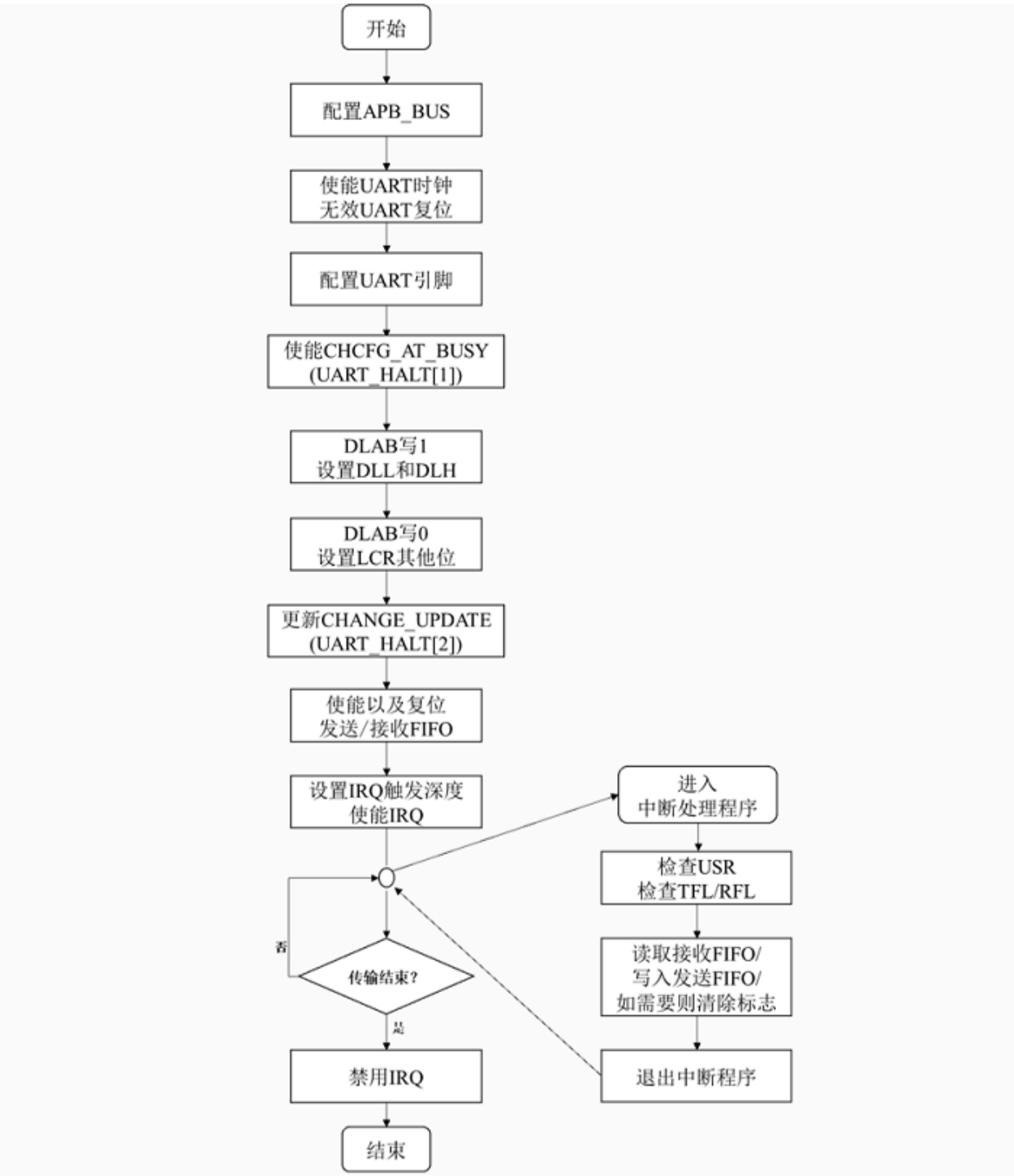


图 9–11 UART IRQ 流程

9.4.5. 寄存器列表

表 9–24 UART 寄存器列表

偏移地址	缩写	寄存器名称	章节
0x000	UART_RBR	UART 数据接收寄存器	0x000 UART_RBR

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–24 UART 寄存器列表 (续)

偏移地址	缩写	寄存器名称	章节
0x000	UART_THR	UART 数据发送寄存器	0x000 UART_THR
0x000	UART_DLL	UART 低位除数寄存器	0x000 UART_DLL
0x004	UART_DLH	UART 高位除数寄存器	0x004 UART_DLH
0x004	UART_IER	UART 中断使能寄存器	0x004 UART_IER
0x008	UART_IIR	UART 中断标志寄存器	0x008 UART_IIR
0x008	UART_FCR	UART FIFO 控制寄存器	0x008 UART_FCR
0x00C	UART_LCR	UART 线路控制寄存器	0x00C UART_LCR
0x010	UART_MCR	UART 调制解调器控制寄存器	0x010 UART_MCR
0x014	UART_LSR	UART 线路状态寄存器	0x014 UART_LSR
0x018	UART_MSR	UART 调制解调器状态寄存器	0x018 UART_MSR
0x01C	UART_SCH	UART 暂存器	0x01C UART_SCH
0x07C	UART_USR	UART 状态寄存器	0x07C UART_USR
0x080	UART_TFL	UART 发送 FIFO 深度寄存器	0x080 UART_TFL
0x084	UART_RFL	UART 接收 FIFO 深度寄存器	0x084 UART_RFL
0x088	UART_HSK	UART DMA 握手配置寄存器	0x088 UART_HSK
0x0A4	UART_HALT	UART 停止发送寄存器	0x0A4 UART_HALT
0x0B0	UART_DBG_DLL	UART 低位除数调试寄存器	0x0B0 UART_DBG_DLL
0x0B4	UART_DBG_DLH	UART 高位除数调试寄存器	0x0B4 UART_DBG_DLH
0x0B8	UART_485_DE	UART RS485 DE 时间寄存器	0x0B8 UART_485_DE
0x0C0	UART_485_CTL	UART RS485 控制与状态寄存器	0x0C0 UART_485_CTL
0x0C4	RS485_ADDR_MATCH	UART RS485 地址匹配寄存器	0x0C4 RS485_ADDR_MATCH
0x0C8	BUS_IDLE_CHK	UART RS485 总线空闲查询寄存器	0x0C8 BUS_IDLE_CHK
0x0CC	TX_DLY	UART 发送延时寄存器	0x0CC TX_DLY

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–24 UART 寄存器列表 (续)

偏移地址	缩写	寄存器名称	章节
0x0FC	UART_VERSION	UART 版本号	0x0FC UART_VERSION

注：

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

9.4.6. 寄存器描述

9.4.6.1. 0x000 UART_RBR

注：

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

默认值：0x00000000			UART 数据接收寄存器 (Receive Buffer)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R	0x0	RBR Receive Buffer Register，数据接收寄存器 串行输入端口接收到的数据，仅当线路状态寄存器 (LSR) 中的数据就绪位 (DR bit) 被设为 1 时，该寄存器中的数据才有效。 在 FIFO 模式中（FCR[0] 设为 1）读取该寄存器则访问接收 FIFO 的顶部（先进先出）。如果接收 FIFO 已满，并且在下一个数据到达之前没有读取该寄存器，FIFO 中已经存在的数据将被保留，但任何传入的数据都会丢失并发生溢出错误。

9.4.6.2. 0x000 UART_THR

注：

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

默认值：0x00000000			UART 数据发送寄存器 (Transmit Holding)
位域	类型	默认值	描述
31:8	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 数据发送寄存器 (Transmit Holding)
位域	类型	默认值	描述
7:0	W	0x0	THR Transmit Holding Register，数据发送寄存器 串行输出端口发送的数据，仅当线路状态寄存器 (LSR) 中的 THRE 位 (LSR[5]) 被设为 1 时，数据才会写到该寄存器。 在 FIFO 模式中（FCR[0] 设为 1）并且 THRE 为 1 时，数据可以在 FIFO 满之前写入该寄存器。当 FIFO 已满时，任何写入数据的尝试都会导致写入数据丢失。

9.4.6.3. 0x000 UART_DLL

注：

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

默认值：0x00000000			UART 低位除数寄存器 (Divisor Latch Low)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	DLL Divisor Latch Low，低位除数寄存器 16 位 UART 波特率除数的低 8 位。仅当 DLAB 位 (LCR[7]) 为 1 并且 UART 空闲 (USR[0]) 时，该寄存器才能被访问。 输出波特率等于串行时钟频率除以波特率除数的 16 倍，如下： Baudrate = SCLK / (CMU_divisor * 16 * UART_divisor) **注：** 当除数寄存器（DLL 与 DLH）设置为 0 时，波特时钟被禁用，并且没有串行通信发生。

9.4.6.4. 0x004 UART_DLH

注：

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 高位除数寄存器 (Divisor Latch High)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	DLH Divisor Latch High，高位除数寄存器 16 位 UART 波特率除数的高 8 位。仅当 DLAB 位 (LCR[7]) 为 1 并且 UART 空闲 (USR[0]) 时，该寄存器才能被访问。 输出波特率等于串行时钟频率除以波特率除数的 16 倍，如下： Baudrate = SCLK / (CMU_divisor * 16 * UART_divisor) **注：** 当除数寄存器 (DLL 与 DLH) 设置为零时，波特时钟被禁用，并且没有串行通信发生。

9.4.6.5. 0x004 UART_IER

注：

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

默认值：0x00000000			UART 中断使能寄存器 (Interrupt Enable)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	PTIME Programmable THRE Interrupt Mode Enable，THRE 中断模式使能 • 0：未使能。THRE 中断会在非空的条件清除。 • 1：使能。THRE 中断会在低于触发深度 FCR[5:4] 的条件清除。
6	–	–	–
5	R/W	0x0	Shifter_Reg_Empty_EN 发送移位寄存器为空中断使能，用于发送 FIFO 为空并且移位寄存器也为空的中断使能控制： • 0：未使能 • 1：使能
4	R/W	0x0	RS485_INT_EN RS485 Interrupt Enable，RS485 中断使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 中断使能寄存器 (Interrupt Enable)
位域	类型	默认值	描述
			• 0：未使能 • 1：使能
3	R/W	0x0	EDSSI Enable Modem Status Interrupt，调制解调器状态中断使能 用于调制解调器状态 (MSR) 中断使能控制，为第四优先级中断。 • 0：未使能 • 1：使能
2	R/W	0x0	ELSI Enable Receive Line Status Interrupt，接收线路状态中断使能 用于接收线路状态中断使能控制，为最高级中断。 • 0：未使能 • 1：使能
1	R/W	0x0	ETBEI Enable Transmit Holding Register Empty Interrupt，数据发送寄存器为空中断使能 用于数据发送寄存器为空中断使能控制，为第三优先级中断。 • 0：未使能 • 1：使能
0	R/W	0x0	ERBFI Enable Receive Data Available Interrupt，接收数据可用中断使能 用于接收数据可用中断使能控制，以及字符超时中断控制（如果在 FIFO 模式并且 FIFO 使能），为第二优先级中断。 • 0：未使能 • 1：使能

9.4.6.6. 0x008 UART_IIR

默认值：0x00000001			UART 中断标志寄存器 (Interrupt Identity)
位域	类型	默认值	描述
31:8	–	–	–
7:6	R	0x0	FEFLAG FIFOs Enable Flag，FIFOs 使能标志 表明 FIFO 是否使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			UART 中断标志寄存器 (Interrupt Identity)
位域	**类型**	**默认值**	**描述**
			• 0：未使能 • 3：使能
5	–	–	–
4	RC	0x0	Shifter_Reg_Empty_INT 发送移位寄存器为空中断状态 • 1：中断触发 • 0：中断未触发或被清除
3:0	R	0x1	IID Interrupt ID，中断 ID ，表示最高优先级的挂起中断，可以是以下类型之一： • 0x0：调制解调器状态 • 0x1：无中断 • 0x2：THR 为空 • 0x3：RS485 中断 • 0x4：接收数据可用 • 0x6：接收线路状态 • 0x7：繁忙检测 • 0xC：字符超时 **注：** bit3 为 FIFO 相关触发条件的中断标志位，仅在 FIFO 使能时有效。

中断 ID	优先级	中断类型	中断源	中断复位
0x1	–	–	–	–
0x6	最高级	接收线路状态	溢位/ 奇偶检验/ 帧错误或者 break 中断	读取线路状态寄存器。
0x3	第二级	RS485 中断	在 RS485 AAD 模式中，接收地址值与 ADDR_MATCH 值匹配。	地址标志写 1 复位。
0x4	第三级	接收数据可用	接收数据可用（非 FIFO 模式或者 FIFO 未使能）或达到接收 FIFO 触发水平 （FIFO 模式和 FIFO 使能)。	读取接收缓冲寄存器（非 FIFO 模式或者 FIFO 未使能）或 FIFO 低于触发水平 （FIFO 模式和 FIFO 使能 ）。
0xC	第四级	字符超时	在四个字符时间内，接收 FIFO 没有字符进出，并且在此期间 FIFO 中至少有一个字符。	读取数据接收寄存器。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

中断 ID	优先级	中断类型	中断源	中断复位
0x2	第五级	数据发送寄存器为空	数据发送寄存器为空（THRE 模式未使能）或发送 FIFO 处于或者低于阈值（THRE 模式使能）。	根据情况选择对应方式： • 如果为中断源，则读取中断标志寄存器。 • 未选择或者未使能 FIFO 或者 THRE 模式时，写数据进数据发送寄存器。 • 选择并使能 FIFO 和 THRE 模式时，发送 FIFO 高于阈值。
0x0	第六级	调制解调器状态	CTS 如果处于自动流控，CTS 不会触发。	读取调制解调器状态寄存器。
0x7	第七级	繁忙检测标志	主处理器在 UART 繁忙时（USR[0]设置为 1）尝试写入线路控制寄存器。	读取 UART 状态寄存器。

9.4.6.7. 0x008 UART_FCR

默认值：0x00000000			UART FIFO 控制寄存器 (FIFO Control)
位域	类型	默认值	描述
31:8	–	–	–
7:6	W	0x0	RT RX Trigger，接收触发，用于在接收 FIFO 中选择接收数据可用中断的触发深度。 在自动流控制模式中，它用于确定何时使 rts_n (Request to Send) 信号无效,也用于确定 DRQ 信号在某些操作模式下何时有效。 • 0：FIFO 中一个字符 • 1：四分之一 FIFO • 2：二分之一 FIFO • 3：接近 FIFO 满状态 (FIFO – 2)
5:4	W	0x0	TFT TX Empty Trigger，发送为空触发，用于选择产生发送保持寄存器为空中断的空阈值电平，也用于确定 DRQ 信号在某些操作模式中何时有效。 • 0：FIFO 为空 • 1：FIFO 中两个字符 • 2：四分之一 FIFO • 3：二分之一 FIFO
3	W	0x0	DMAM DMA Mode，DMA 模式

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART FIFO 控制寄存器 (FIFO Control)
位域	类型	默认值	描述
			• 0：模式 0 ◦ 如果 PTE (HALT[7]) 为 1 并且发送 FIFO 使能，当 TFL（发送 FIFO 深度）小于或者等于 FIFO 触发深度时，将发送 TX DMA 请求。 ◦ 如果 PTE 为 1 并且发送 FIFO 未使能，当 THRE 为 0 时，将发送 TX DMA 请求。 ◦ 如果 PTE 为 0，当发送 FIFO 为空时，将发送 TX DMA 请求。 ◦ 如果 DMA_PTE_RX 为 1 并且接收 FIFO 使能，当 RFL（接收 FIFO 深度）等于或者大于 FIFO 触发深度时将发送 RX_DRQ。 • 1：模式 1 ◦ 如果 PTE 为 1 并且发送 FIFO 使能，当 TFL 小于或者等于 FIFO 触发深度时，将发送 TX DMA 请求。 ◦ 如果 PTE 为低，TX DMA 请求将在 TX FIFO 为空时发送，并且仅当 TX FIFO 已满时停止请求。 ◦ 如果 RFL 等于或者大于 FIFO 触发深度，RX_DRQ 将会设为 1，在其它情况则为 0。
2	W1C	0x0	TXFIFOR TX FIFO Reset，发送 FIFO 复位 复位发送 FIFO 的控制并且将 FIFO 清空。也可以清除 DMA 发送请求。此位不需要清除，为自动清除。
1	W1C	0x0	RXFIFOR RX FIFO Reset，接收 FIFO 复位 复位接收 FIFO 的控制并且将 FIFO 清空。也可以清除 DMA 接收请求。此位不需要清除，为自动清除。
0	W	0x0	FIFOE FIFO Enable，FIFO 使能 使能/未使能发送以及接收 FIFO。每当该位的值改变时，FIFO 的发送以及接收控制部分都会复位。

9.4.6.8. 0x00C UART_LCR

默认值：0x00000000			UART 线路控制寄存器 (Line Control)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	DLAB Divisor Latch Access Bit，除数存取位，用于使能除数寄存器（DLL 和 DLH）的读写，以设置 UART 的波特率。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 线路控制寄存器 (Line Control)
位域	类型	默认值	描述
			仅当 UART 空闲时（USR[0] 为 0）此位才可写。在初始化波特率设置后，必须清除此位，以便访问其它寄存器。 • 0：选择接收缓冲寄存器（RBR）、发送保持寄存器 (THR) 以及中断使能寄存器 (IER) • 1：选择低位除数寄存器 (DLL) 以及高位除数寄存器 (DLH)
6	R/W	0x0	BC Break Control Bit，中断信号控制位 产生一个中断条件传输到接收端。 若此位设 1，串行输出将强制为逻辑 0 状态。如果处于非回环模式中（取决于 MCR[4]），串行输出线强制为低电平，直到清除此位。
5:4	R/W	0x0	EPS Even Parity Select，偶校验选择 **注：** 仅当 PEN (LCR[3]) 设为 1 时才能使用偶校验选择。 仅当 UART 空闲时（USR[0] 为 0）此位可写。 当使能奇偶校验时（PEN 设为 1），此位用于选择奇性或者偶性校验。 • 0：奇性校验 • 1：偶性校验 • 2 或 3：反转 LCR[4] 并直接用于校验计算 对于 RS485 模式，数据包中的奇偶校验位（即第 9 位）用于指示该包是地址还是数据，而非奇偶校验： • 0 表示这是一个数据字节。 • 1 表示这是一个地址字节。
3	R/W	0x0	PEN Parity Enable，奇偶校验使能，用于选择是否使能发送接收串行字符中的奇偶校验生成与检测。 仅当 UART 空闲时（USR[0] 为 0）此位才可写。 • 0：奇偶检验未使能 • 1：奇偶检验使能
2	R/W	0x0	STOP Number of Stop Bits，停止位数，用于选择外围设备发送和接收的每个字符的停止位数。 仅当 UART 空闲时（USR[0] 为 0）此位才可写。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 线路控制寄存器 (Line Control)
位域	类型	默认值	描述
			注： 不管选择多少个停止位，接收器只检查第一个停止位。 • 0：1 个停止位 • 1：当 DLS (LCR[1：0]) 为 0 时，1.5 个停止位，否则 2 个停止位。当设为 1 且数据位设为 5 位时 (LCR[1：0])，传输 1.5 个停止位，否则传输 2 位停止位。
1:0	R/W	0x0	DLS Data Length Select，数据长度选择，用于选择外围设备发送和接收的每个字符的数据位数。 仅当 UART 空闲时（USR[0] 为 0）此位才可写。可选择的位数如下： • 0：5 位 • 1：6 位 • 2：7 位 • 3：8 位

9.4.6.9. 0x010 UART_MCR

默认值：0x00000000			UART 调制解调器控制寄存器 (Modem Control)
位域	类型	默认值	描述
31:8	–	–	–
7:6	R/W	0x0	UART_FUNCTION 选择 UART 或者 RS485 • 0：UART 模式 • 2：RS485 模式（常规 485，3 线模式，TX、RX 和 RTS） • 3：RS485–2 线模式（特殊 485，半双工，2 线模式，TX、RX，其中 TX 做数据输入输出，RX 做控制。）
5	R/W	0x0	AFCE Auto Flow Control Enable，自动流控制使能 当使能 FIFO 以及此位设 1 时，自动流控制功能使能。 • 0：自动流控制模式未使能 • 1：自动流控制模式使能
4	R/W	0x0	LOOP Loop Back Mode，回环模式，用于将 UART 置于调试模式以进行测试。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 调制解调器控制寄存器 (Modem Control)
位域	类型	默认值	描述
			• 0：正常模式 • 1：回环模式，调制解调器控制输入 (cts_n) 断开，输出 (rts_n) 在内部回环输入。 在 UART 模式下运行（MCR[7:6] 设为 0），tx 线上的数据保持为高，而串行数据输出在内部回环到 rx 线路，所有中断均正常。
3:2	–	–	–
1	R/W	0x0	RTS Request To Send，发送请求，用于直接控制发送请求 (rts_n) 输出。 • 0：rts_n 信号无效状态（高电平） • 1：rts_n 信号有效状态（低电平） rts_n 输出用于通知调制解调器 UART 已准备好交换数据。 • 当自动流控制未使能（MCR[5]设为 0），则需通过将此位设为 1，使 rts_n 处于低电平。 • 在自动流模式中（MCR[5] 设为 1）并且 FIFO 使能（FCR[0] 设为 1），也需通过将此位设为 1，使 rts_n 处于低电平，但同时也受到接收 FIFO 触发深度门控（当超过阈值时 n 处于高电平无效状态）。 • 当 MCR[1] 设为 0 时 rts_n 无效。 **注：** 在回环模式中（MCR[4] 设为 1），当该位置的值在内部回环输入时，rts_n 输出保持高电平无效状态。在 RS485 或 RS485–2 模式中，RTS 外接 485 收发器方向控制脚 DE，需通过设置此位控制发送接收方向，设 1 则为接收方向，设 0 则为发送方向。
0	–	–	–

9.4.6.10. 0x014 UART_LSR

默认值：0x00000060			UART 线路状态寄存器 (Line Status)
位域	类型	默认值	描述
31:8	–	–	–
7	R	0x0	FIFOERR RX Data Error In FIFO，FIFO 接收数据错误

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000060			UART 线路状态寄存器 (Line Status)
位域	类型	默认值	描述
			• 如果 FIFO 未使能，此位总为 0。 • 如果 FIFO 使能且接收 FIFO 中至少有 PE(LSR[2])、FE(LSR[3]) 和 BI(LSR[4]) 中一个，此位被置 1。 • 如果 FIFO 没有后续错误，则通过读取 LSR 寄存器清除此位。
6	R	0x1	TEMT Transmitter Empty，发送器为空 • 如果 FIFO 未使能，每当数据发送寄存器以及发送移位寄存器为空时，该位设 1。 • 如果 FIFO 使能，每当发送 FIFO 以及发送移位寄存器为空时，该位设 1。 • 以上任意情况下，当一个字符被写入发送数据信道时，该位被清除。
5	R	0x1	THRE TX Holding Register Empty，数据发送寄存器为空 • 如果 FIFO 未使能，每当数据发送寄存器为空并且准备接收新数据时，该位被设为 1。CPU 写入数据发送寄存器时，该位被清除。 • 如果 FIFO 使能，每当发送 FIFO 为空时，该位被设为 1。当至少有一个字符写入发送 FIFO 时，该位被清除。
4	RC	0x0	BI Break Interrupt，Break 中断，用于指示在串行输入数据上检测到中断序列。 break 条件会导致 UART 接收到仅且一个由 0 组成的字符。 • 在 FIFO 模式中，与 break 条件相关联的字符通过 FIFO 传输，当字符位于 FIFO 顶部时此位置 1，读取清除此位。 • 在非 FIFO 模式中，此位立即置 1 并持续到读取此位清除。
3	RC	0x0	FE Framing Error，帧错误，用于指示接收器中出现帧错误。 当接收器在接收的数据中没有检测到有效的停止位时，就会发生帧错误。在 FIFO 模式中，由于帧错误与接收到的字符相关，因此当具有帧错误的字符位于 FIFO 顶部时，才会显示该错误。帧错误出现时，UART 会尝试重新同步。接收器重新同步是通过假设错误是由下一个字符的起始位引起的，然后继续接收另一个数据位，以及奇偶检验位和停止位。 需要注意的是，如果发生 BI，则此位也置 1。 • 0：无帧错误 • 1：帧错误，读取 LSR 清除此位
2	RC	0x0	PE Parity Error，奇偶校验错误 此位用于指示在接收中发生奇偶校验错误。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000060			UART 线路状态寄存器 (Line Status)
位域	类型	默认值	描述
			• 0：无奇偶校验错误 • 1：奇偶校验错误，读取 LSR 清除此位 **注：** 仅在使能奇偶校验 (PEN) 位 (LCR[3]) 功能时此位有效。
1	RC	0x0	OE Overrun Error，溢出错误 • 0：无溢出错误 • 1：溢出错误，读取 LSR 清除此位 如果在读取先前数据之前接收到新的数据字符，则出现此错误。 • 在非 FIFO 模式，当从 RBR 读取先前字符之前接收一个新字符，则此位被置 1，发生这种情况时，RBR 中的数据则会被覆盖。 • 在 FIFO 模式，当 FIFO 为满时接收到一个新的字符，则会发生此错误，此时 FIFO 中的数据被保留，而接收移位寄存器中的数据丢失。
0	R	0x0	DR Data Ready，数据就绪 用于指示在 RBR 或者接收 FIFO 中至少包含一个字符。 • 0：无数据就绪 • 1：数据就绪 当非 FIFO 模式中读取 RBR 或者 FIFO 模式中 FIFO 为空时清除此位。

9.4.6.11. 0x018 UART_MSR

默认值：0x00000010			UART 调制解调器状态寄存器 (Modem Status)
位域	类型	默认值	描述
31:5	–	–	–
4	R	0x1	CTS Line State Of Clear To Send，可发送状态 用于指示调制解调器控制线 cts_n 信号的当前状态。当 cts_n 有效时表示调制解调器已准备好 UART 交换数据。 • 0：cts_n 无效（高电平状态） • 1：cts_n 有效（低电平状态）

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000010			UART 调制解调器状态寄存器 (Modem Status)
位域	类型	默认值	描述
			注： 在回环模式中（MCR[4] 设为 1），CTS 内部连接 RTS (MCR[1])。
3:1	–	–	–
0	RC	0x0	DCTS Delta Clear To Send，表示自上次读取 MSR 后 cts_n 信号发生了改变。 • 0：上一次读取 MSR 后 cts_n 无变化 • 1：上一次读取 MSR 后 cts_n 有变化 读取 MSR 清除此位。在回环模式中 (MSR[4]=1)，DCTS 反映 MCR[1] (RTS) 的变化。 注： 如果未设置此位，并且 cts_n 信号有效（低电平）以及发生复位（软件复位或其它情况），如 cts_n 信号仍然保持有效，在移除复位时此位置 1。

9.4.6.12. 0x01C UART_SCH

默认值：0x00000000			UART 暂存器 (Scratch)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	SCRATCH_REG 暂存器，为用户提供临时存储空间，UART 中未定义用途。

9.4.6.13. 0x07C UART_USR

默认值：0x00000006			UART 状态寄存器 (Status)
位域	类型	默认值	描述
31:5	–	–	–
4	R	0x0	RFF Receive FIFO Full，接收 FIFO 为满 用于指示接收 FIFO 已完全满。 • 0：接收 FIFO 未满 • 1：接收 FIFO 已满当接收 FIFO 不再满时自动清零
3	R	0x0	RFNE

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000006			UART 状态寄存器 (Status)
位域	类型	默认值	描述
			Receive FIFO Not Empty，接收 FIFO 非空 用于指示接收 FIFO 包含一个或多个数据。 • 0：接收 FIFO 为空 • 1：接收 FIFO 非空当接收 FIFO 为空时自动清零
2	R	0x1	TFE Transmit FIFO Empty，发送 FIFO 为空 用于指示发送 FIFO 完全空。 • 0：发送 FIFO 非空。 • 1：发送 FIFO 为空。当发送 FIFO 不再空时自动清零。
1	R	0x1	TFNF Transmit FIFO Not Full，发送 FIFO 未满 用于指示发送 FIFO 未满。 • 0：发送 FIFO 已满 • 1：发送 FIFO 未满。当发送 FIFO 已满时自动清零。
0	R	0x0	BUSY UART Busy Bit，UART 繁忙位 • 0：空闲 • 1：繁忙

9.4.6.14. 0x080 UART_TFL

默认值：0x00000000			UART 发送 FIFO 深度寄存器 (Transmit FIFO Level)
位域	类型	默认值	描述
31:9	–	–	–
8:0	R	0x0	TFL Transmit FIFO Level，发送 FIFO 深度 用于指示发送 FIFO 中的数据数量

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.4.6.15. 0x084 UART_RFL

默认值：0x00000000			UART 接收 FIFO 深度寄存器 (Receive FIFO Level)
位域	类型	默认值	描述
31:9	–	–	–
8:0	R	0x0	RFL Receive FIFO Level，接收 FIFO 深度 用于指示接收 FIFO 中的数据数量

9.4.6.16. 0x088 UART_HSK

默认值：0x000000A5			UART DMA 握手配置寄存器 (DMA Handshake Configuration)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0xA5	HSK Handshake Configuration，握手配置 • 0xA5：DMA wait cycle 模式 • 0xE5：DMA handshake 模式

9.4.6.17. 0x0A4 UART_HALT

默认值：0x00000000			UART 停止发送寄存器 (Halt TX)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	DMA_PTE_RX The Sending Of RX_DRQ，发送 RX_DRQ • 在 DMA1 模式中，当 RFL 大于或者等于触发深度/接收超时，发送 DRQ。 • 在 DMA0 模式中，如果 DMA_PTE_RX=1 并且 FIFO 使能，当 RFL 大于触发深度时，发送 DRQ。 • 在其它情况下，一旦接收数据有效，发送 DRQ。
6	R/W	0x0	PTE The Sending Of TX_REQ，发送 TX_REQ

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 停止发送寄存器 (Halt TX)
位域	类型	默认值	描述
			• 在 DMA1 模式（FIFO 使能）中： ◦ 如果 PTE 设为 1，当 TFL 小于触发深度时，发送 DMA 请求。 ◦ 如果 PTE 设为 0，当 FIFO 为空，发送 DMA 请求。当 FIFO 为满时，DMA 请求将停止。 • 在 DMA0 模式中： ◦ 如果 PTE 设为 1 并且 FIFO 使能，当 TFL 小于触发深度时，发送 DMA 请求。 ◦ 如果 PTE 设为 1 并且 FIFO 未使能，当 THRE 为空时，发送 DMA 请求。 ◦ 如果 PTE 设为 0，当 FIFO 为空时发送 DMA 请求。
5:1	–	–	–
0	R/W	0x0	HALT_TX 停止发送 此位用于停止传输以进行测试，以便在使能 FIFO 时，主控可以填充发送 FIFO。 • 0：停止发送未使能 • 1：停止发送使能 **注：** 如果 FIFO 未使能，设置此位对操作没有影响。

9.4.6.18. 0x0B0 UART_DBG_DLL

默认值：0x00000000			UART 低位除数调试寄存器 (DBG DLL)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	DEBUG DLL

9.4.6.19. 0x0B4 UART_DBG_DLH

默认值：0x00000000			UART 高位除数调试寄存器 (DBG DLH)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	DEBUG DLH

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.4.6.20. 0x0B8 UART_485_DE

默认值：0x000000ff			UART RS485 DE 时间寄存器 (RS485 DE Time)
位域	类型	默认值	描述
31:8	–	–	–
7:4	R/W	0xf	DE_DAT Driver Enable De-assertion Time，DE 无效时间 T2 串行数据结束位到 DE 信号下降沿之间的时间间隔，以串行时钟周期为单位。
3:0	R/W	0xf	DE_AT Driver Enable Assertion Time，DE 有效时间 T1 DE 信号上升沿到串行数据起始位之间的时间间隔，以串行时钟周期为单位

9.4.6.21. 0x0C0 UART_485_CTL

默认值：0x00000080			UART RS485 控制与状态寄存器 (RS485 Control and Status)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x1	RS485_CTL_MODE RS485 Control Mode，RS485 控制模式 • 0：硬件控制模式。DE 信号 (RTS) 在数据发送时通过内部硬件逻辑进行自动控制，发送数据前自动使能 DE 为有效高电平，发送移位寄存器为空且发送 FIFO 为空，则自动切换 DE 为无效低电平。 • 1：软件控制模式。DE 信号 (RTS) 在数据发送时通过外部软件配置进行手动控制，配置 MCR[1]=0 则 DE 为有效高电平可发送数据，MCR[1]=1 则 DE 为无效低电平可接收数据。
6	R/W1C	0x0	AAD_ADDR_F AAD 地址匹配标志 在 AAD 模式中，当 UART 接收到地址字节且与 RS485_ADDR_MATCH 相同时，该位将置为 1。如果 RS485 中断使能，则将产生 RS485 中断。 写 1 清除该位并且复位 RS485 中断。
5	R/W1C	0x0	RS485_ADDR_DET_F RS485 地址检测标志 此位为地址字节检测标志。当 UART 接收到地址字节时，此位将设为 1。如果 RS485 中断使能，则将产生 RS485 中断。 写 1 清除该位并且复位 RS485 中断。
4	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			UART RS485 控制与状态寄存器 (RS485 Control and Status)
位域	**类型**	**默认值**	**描述**
3	R/W	0x0	RX_BF_ADDR 地址之前接收 在 NMM 模式中，如果此位设为 1，UART 将在接收到一个地址字节之前将所有字节接收到 FIFO 中。如果设为 0，则不进行此操作。 • 1：接收 • 0：不接收
2	R/W	0x0	RX_AF_ADDR 地址之后接收 • 1：接收 • 0：不接收 在 NMM 模式中： • 如果此位设为 1，UART 将在接收到一个地址字节之后将所有字节接收到 FIFO 中。 • 如果设为 0，则不进行此操作。
1:0	R/W	0x0	RS485_SLAVE_MODE_SEL RS485 从机模式选择 RS485 从机模式： • 0：标准多点操作 (NMM) • 1：自动地址检测操作 (AAD) • 2：保留 • 3：保留

9.4.6.22. 0x0C4 RS485_ADDR_MATCH

默认值：0x00000000			UART RS485 地址匹配寄存器 (RS485 Address Match)
位域	**类型**	**默认值**	**描述**
31:8	–	–	–
7:0	R/W	0x0	ADDR_MATCH 地址匹配 在 AAD 模式下使用的匹配地址。 **注：** 仅在 AAD 模式下可用。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.4.6.23. 0x0C8 BUS_IDLE_CHK

默认值：0x00000000			UART RS485 总线空闲查询寄存器 (RS485 Bus Idle Check)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	BUS_IDLE_CHK_EN 总线空闲查询使能 • 1：使能总线空闲查询功能。 • 0：未使能总线空闲查询功能
6	R	0x0	BUS_STATUS 总线状态标志 • 1：繁忙 • 0：空闲
5:0	R	0x0	ADJ_TIME 总线空闲时间 单位为 8 × 16 × T_{clk}

9.4.6.24. 0x0CC TX_DLY

默认值：0x00000000			UART 发送延时寄存器 (TX Delay)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	DLY 发送延时 最后一个停止位与下一个开始位之间的延迟时间。单位为 16 × T_{clk}。它用于控制数据发送中两个字节之间的间隔。

9.4.6.25. 0x0D0 UART_DBR

默认值：0x00000000			UART 调试寄存器 (Debug Register)
位域	类型	默认值	描述
31:5	–	–	–
3	W	0x0	Bypass 预取调试
2:0	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.4.6.26. 0x0FC UART_VERSION

默认值：0x00000100			UART 版本号寄存器 (Version)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R	0x00000100	UART 版本号寄存器，V1.0

9.5. Controller Area Network (CAN)

CAN 是一种广泛应用于汽车控制系统和一般工业环境中的区域网络总线。作为一款多主机、多广播的通信协议，CAN 以其高可靠性和卓越的错误检测能力而著称。

9.5.1. 特性说明

- 支持 CAN2.0A 和 CAN2.0B 协议
- 支持 11 位标准格式标识符和 29 位扩展格式标识符
- 可编程通信速率最高可达 1 Mbps
- 支持多种操作模式：正常模式、只听模式、自测模式、休眠模式、复位模式
- 支持接收过滤器，支持两种过滤模式
- 64 bytes 缓冲器
- 支持错误检测与处理：错误计数、错误报警阈值可配置、错误捕获、仲裁丢失捕获

9.5.2. 原理框图

CAN 控制器原理如下：

- 位时序逻辑 BTL：负责同步位时序，确保数据传输的稳定性，以预先配置的波特率发送和接受报文。
- 位流处理器 BSP：负责对发送数据进行位填充、附加 CRC 等处理，并为位时序逻辑模块生成位流。负责对接收的位流进行去填充、验证 CRC 等处理。负责检测总线上的错误并将错误报告给错误管理逻辑。
- 接收过滤器：是一个可编程的报文过滤单元，允许控制器根据报文的标识符接收或拒绝该报文，可以过滤掉总线发送的与节点无关的消息，使节点效率提高。
- 缓冲 FIFO：大小为 64 bytes，负责存储通过接收过滤器的报文。FIFO 中的第一条报文将被映射到 13 bytes 的接收缓冲寄存器中可被 CPU 访问，直到该报文被清除，空间被释放。随后，接收缓冲寄存器将继续映射 FIFO 中的下一条报文。
- 错误管理逻辑 EML：负责更新发送错误计数 TEC 和接收错误计数 REC 的数值，记录错误类型、错误位置，更新控制器错误状态，确保 BSP 模块发送正确的错误标志。还负责记录报文仲裁丢失时的 bit 位置。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

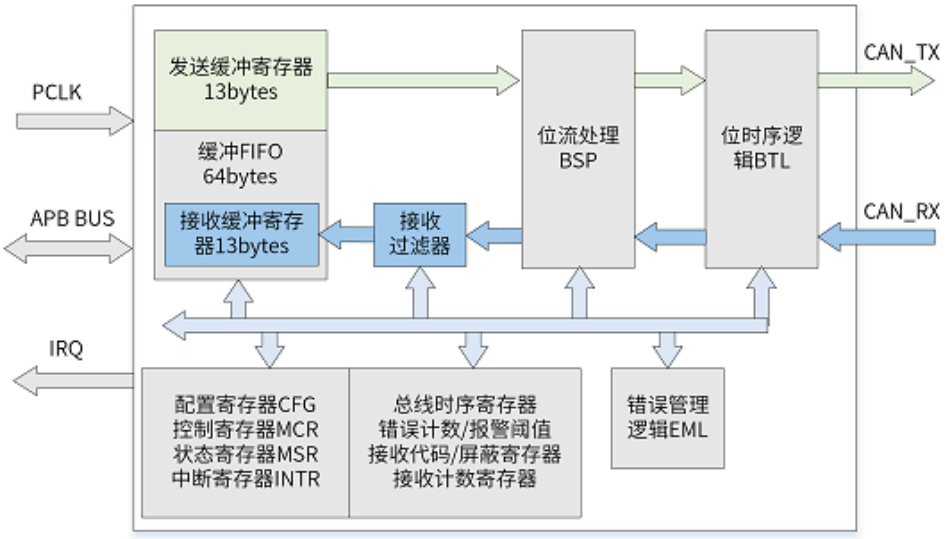
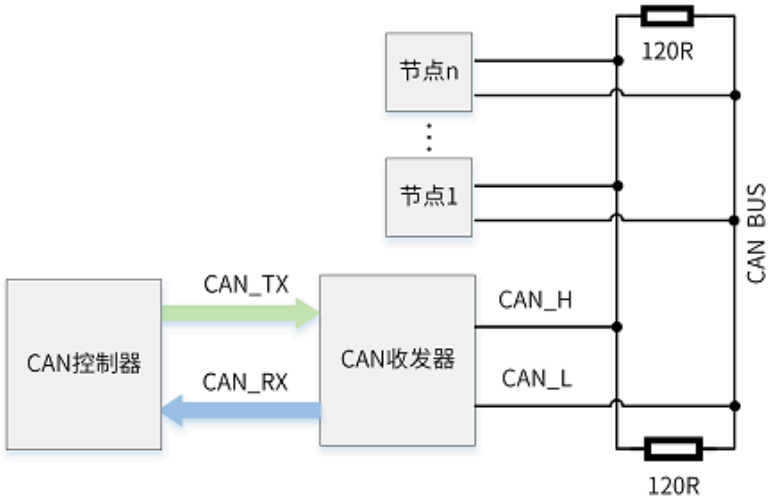


图 9–12 CAN 控制器原理框图

9.5.3. 典型应用

CAN 典型应用如图所示：



9.5.3.1. 运行模式

控制器包含五种运行模式，由模式寄存器 CAN_MODE 定义设置。

- 复位模式：Reset Mode。
  - 进入复位模式，控制器离线不参与总线任何活动，可修改 CAN 控制器的各种参数配置。
  - 退出复位模式，控制器需等待 11 个连续隐性位出现（等效于总线空闲），才能正常接收和发送报文。
- 正常模式： Normal Mode，CAN 控制器可以发送和接收包含错误信号在内的报文。
- 自测模式：Self–Test Mode，与正常模式相同，但在该模式下，CAN 控制器发送报文时，即使没有接收到应答，也不会产生应答错误。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

通常在控制器自测时使用。

- 只听模式： Listen Only Mode，CAN 控制器可以接收报文，但在 CAN 总线上保持完全被动。因此， CAN 控制器将无法发送任何报文、应答或错误信号，错误计数将保持冻结状态。

  通常用于 CAN 总线监控。

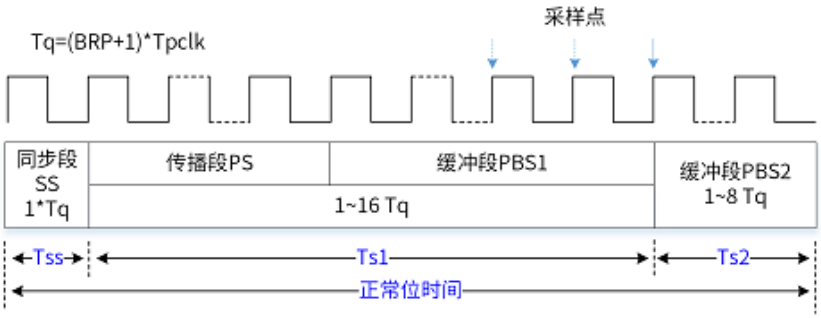
- 休眠模式：Sleep Mode，无总线活动及无中断发生，可进入低功耗休眠模式，该模式下时钟停止。

  SLEEP_MOD 为 0 或总线有信号输入时唤醒，产生唤醒中断。

9.5.3.2. 位时序

为了实现位同步，每个正常位时间划分为几个不重叠时间的片段，包括同步段 SS，传播段 PS，相位缓冲段 PBS1，相位缓冲段 PBS2，一个完整的位由 8~25 个时间定额 T_q 组成。

- 如图所示，将传播段 PS 和相位缓冲段 PBS1 合并形成新的时间段 T_{S1}。
- 在复位模式下，配置总线时序 0 寄存器 CAN_BTR0 和总线时序 1 寄存器 CAN_BTR1 中的 BRP、SJW、T_{S1}、T_{S2}、SAM 等参数，决定 CAN 的波特率。
- SJW 表示 CAN 波特率的容许偏差量，其大小与波特率值没有直接关系，SJW 值越大则总线获得更宽波特率容忍度。



位时序各参数计算关系如下：

- 时间定额 $T_q = 2 \times (BRP[5:0] + 1) \times T_{pclk}$，其中 T_{pclk} 为 APB 时钟 （通常为 24 MHz ）周期。
- 位时间 $T_{bit} = [1 + (T_{S1} + 1) + (T_{S2} + 1)] \times Tq$。
- 波特率 $Baud = 1 / T_{bit}$。
- 采样点 $SP = [1 + (T_{S1} + 1)]/ [1 + (T_{S1} + 1) + (T_{S2} + 1)]$。

位时序各参数计算

假设单次采样的参数值如下：

SAM = 0，且 SJW = 2，TS1 = 8，TS2 = 1，BRP = 0，则波特率为 24 MHz / [2 × (0 + 1) × (1 + 9 + 2)] = 1 Mbps，采样点为 (1 + 9) / (1 + 9 + 2) = 83%。

建议选取规则：

- $T_{S2} \geq SJW$
- BRP 尽量小、SJW 尽量大。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 采样点选取范围 75%~85% 之间。
- 尽量采用单次采样。

9.5.3.3. 通信报文

CAN 通信报文类型包含数据帧、远程帧、错误帧、过载帧和间隔帧。

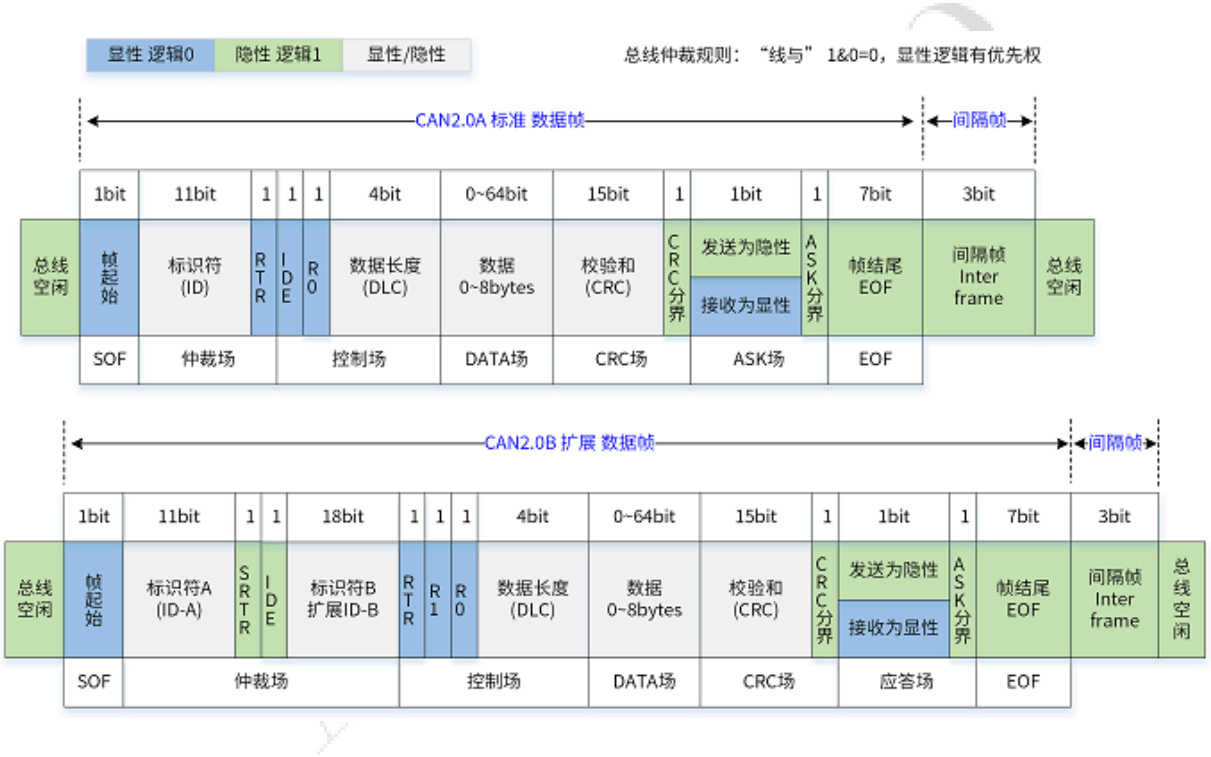


图 9–13 CAN 标准格式和扩展格式数据帧

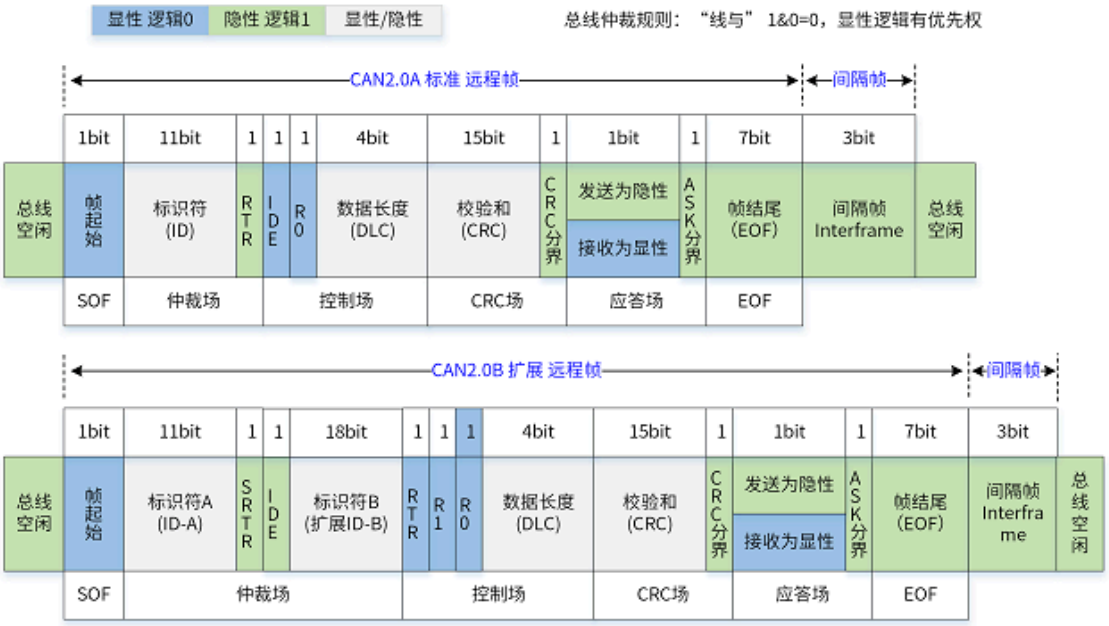


图 9–14 CAN 标准格式和扩展格式远程帧

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

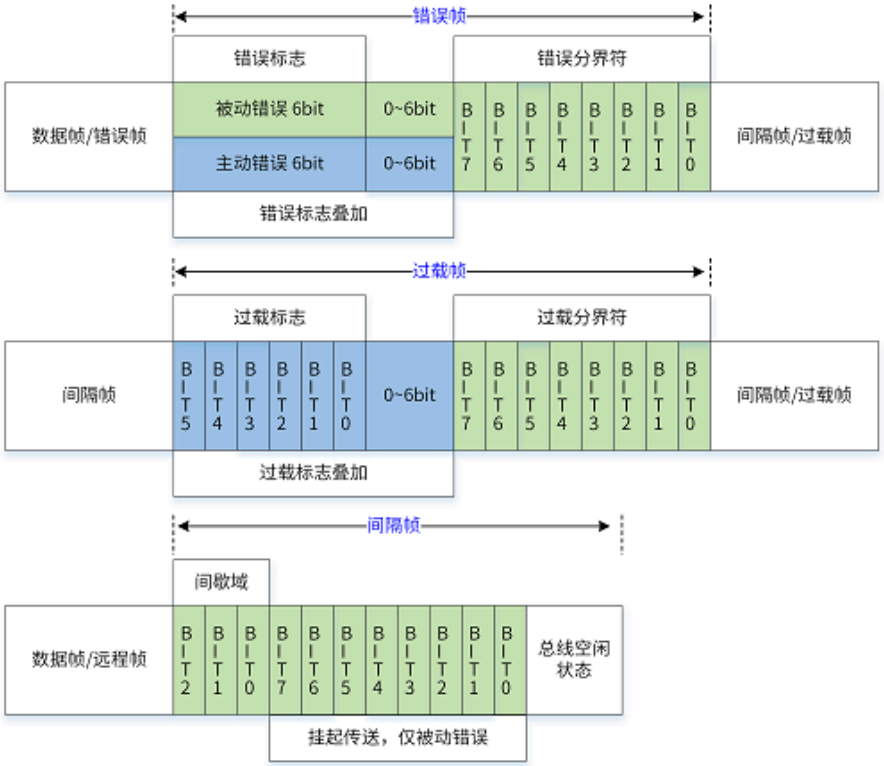


图 9–15 CAN 错误帧、过载帧、间隔帧

表 9–25 数据帧/远程帧描述

数据/远程帧	描述
SOF	帧起始，1 bit，用于同步总线上节点的单个显性位。
ID–A	标识符 A，11 bits，对应标准格式中的 11 位标识符（ID10~ ID0），或扩展格式中 29 位标识符的前 11–bit（ID28~ ID18）。
RTR	远程发送请求位，1 bit，显示当前报文是数据帧（显性 0）还是远程帧（隐性 1）。 当某个数据帧和远程帧有相同标识符时，数据帧始终优先于远程帧仲裁。
SRTR	代替远程发送请求位，1 bit，在扩展格式中以替代标准格式相同位置的 RTR 位。
IDE	标识符扩展位，1 bit，显示当前报文是标准格式（显性 0）还是扩展格式（隐性 1）。 当某标准帧和扩展帧有相同基标识符时，标准帧将始终优先于扩展帧仲裁。
ID–B	标识符 B，18 bits，扩展格式中 29 位标识符的剩余 18 bit（ID17 ~ ID0）。
R1	保留位，始终是显性位。
R0	保留位，始终是显性位。
DLC	数据长度代码， 4 bits，包含 0 ~ 8 中任一数值。 • 数据帧用于表示包含的数据字节数量。 • 远程帧用于表示从其它节点请求的数据字节数量。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–25 数据帧/远程帧描述 (续)

数据/远程帧	描述
数据字节	表示数据帧的数据负载量，该字节数量应与 DLC 的值匹配。首先发送数据字节 0，各数据字节优先发送最高有效位。
CRC	CRC 序列是一个 15–bit 的循环冗余校验码。具体实现方式为： 1. 被除多项式的系数由 SOF、仲裁场、控制场、数据场（若存在）及 15 位（最低系数）0 组成的未经填充的位流给定，而生成多项式为 $x^{15}+x^{14}+x^{10}+x^{8}+x^{7}+x^{4}+x^{3}+x^{0}$。 2. 被除多项式被生成多项式除（按模 2 计算），余数即为将要发送到总线上的 CRC 序列。 3. 发送节点和接收节点均采用相同方法生成 CRC 校验码，并与发送节点送出的 CRC 校验码进行比较： • 若出错，控制器依据仲裁原则及受损报文优先原则对已损坏报文自动重发。
CRC 分界符	分界符，1 bit，隐性位。
ASK 槽	应答槽，1 bit，用于接收节点，表示是否已成功接收数据帧或远程帧。发送节点将在应答槽中发送一个隐性位，若接收到的帧无错误，则接收节点用一个显性位以示应答。
ASK 分界符	分界符，1 bit，隐性位。
EOF	帧结束，7 bits，隐性位，标志着数据帧或远程帧的结束。

9.5.3.4. 中断管理

CAN 控制器提供八种中断，具体如下：

- 总线错误中断 ERRB_INT

  控制器在总线上检测到错误时触发此中断。错误类型和错误位置都将被捕获记录在状态寄存器 CAN_STAT 的 ERR_TYPE 和 ERR_CODE 中。状态被清除之前（通过 CPU 的读取），将不会再记录新的总线错误信息。

- 仲裁丢失中断 ARBLOST_INT

  控制器发送报文并且丢失仲裁时触发此中断。丢失仲裁位置将被捕获记录在状态寄存器 CAN_STAT 的 ARBLOST_CAP 中，状态被清除之前（通过 CPU 读取），将不会再记录新的仲裁丢失位置。

- 被动错误中断
- 唤醒中断
- 数据溢出中断
- 错误报警中断 ERRW_INT

  状态寄存器 CAN_STAT 中 ERR_STAT 或 BUS_STAT 的位值发生改变（由 0 变 1 或由 1 变 0）都会触发此中断。触发时状态值可分以下几种：

  ◦ ERR_STAT = 0 与 BUS_STAT = 0：

  • 如果控制器处于主动错误状态，则表示 TEC 和 REC 的值都返回 ERRWT 所设阈值之下。

  • 如果控制器此前处于总线恢复状态，则表示此时总线恢复已成功完成。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- ERR_STAT = 1 与 BUS_STAT = 0：表示 TEC 或 REC 数值已超过 ERRWT 所设阈值。
- ERR_STAT = 1 与 BUS_STAT = 1：表示控制器已进入离线状态（TEC ≥ 255）。
- ERR_STAT = 0 与 BUS_STAT = 1：表示总线恢复期间，控制器 TEC 数值已低于 ERRWT 所设阈值。

• 发送中断 TX_INT

当发送缓冲器空闲，将其它报文加载到缓冲器中等待发送时，都会触发此中断。

• 接收中断 RX_INT

当接收 FIFO 中有待读取报文（接收数据计数寄存器 CAN_RXC 中 RXC > 0）时触发此中断。计数的报文数量包括有效报文和溢出报文。直到通过 RXB_REL 指令位清除所有挂起接收报文后，接收中断才会失效。

中断可由中断寄存器 CAN_INTR 定义，设置中断使能寄存器 CAN_INTEN 中相应的使能位，可以单独允许和禁用每个中断源。中断的工作原理和规则如下：

• 当有一个或多个中断触发，控制器 IRQ 有效，当所有中断位都被清除，控制器 IRQ 失效。

• 中断寄存器被读取后，除接收中断外，其中的中断位将自动清除。

• 接收中断直到通过 RXB_REL 指令位清除所有接收报文后，才能被清除，否则会影响接收缓冲状态 RXB_STAT。

9.5.3.5. 数据缓冲器

数据缓冲寄存器组是缓存发送和接收帧的存储空间，其访问地址范围为 0x40~0x70，读写共用相同的地址空间。

> **注：**
>
> 复位状态下不可访问。

表 9-26 数据缓冲寄存器组

寄存器	偏移地址	标准格式内容	扩展格式内容
CAN_BUF0	0x40	TX/RX 帧信息	TX/RX 帧信息
CAN_BUF1	0x44	TX/RX 标识符 1	TX/RX 标识符 1
CAN_BUF2	0x48	TX/RX 标识符 2	TX/RX 标识符 2
CAN_BUF3	0x4C	TX/RX 数据 1	TX/RX 标识符 3
CAN_BUF4	0x50	TX/RX 数据 2	TX/RX 标识符 4
CAN_BUF5	0x54	TX/RX 数据 3	TX/RX 数据 1
CAN_BUF6	0x58	TX/RX 数据 4	TX/RX 数据 2
CAN_BUF7	0x5C	TX/RX 数据 5	TX/RX 数据 3
CAN_BUF8	0x60	TX/RX 数据 6	TX/RX 数据 4
CAN_BUF9	0x64	TX/RX 数据 7	TX/RX 数据 5

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–26 数据缓冲寄存器组 (续)

寄存器	偏移地址	标准格式内容	扩展格式内容
CAN_BUF10	0x68	TX/RX 数据 8	TX/RX 数据 6
CAN_BUF11	0x6C	保留	TX/RX 数据 7
CAN_BUF12	0x70	保留	TX/RX 数据 8

- 发送缓冲寄存器：CPU 对数据缓冲寄存器组的写操作访问，配置待发送报文，指定报文的帧类型、帧格式、帧标识符和数据。CPU 通过控制寄存器 CAN_MCR 配置发送报文模式：
  - 正常报文发送：TX_REQ 置 1。
  - 自发自收：SELF_REQ 置 1。
  - 单次发送：TX_REQ 和 ABORT_REQ 同时置 1。
- 接收缓冲寄存器：CPU 对数据缓冲寄存器组的读取操作访问，接收缓冲寄存器映射到缓冲 FIFO 中的第一条报文，获取第一条报文的帧类型、帧格式、帧标识符和数据。

  读取完接收缓冲寄存器中的报文后，CPU 通过控制寄存器 CAN_MCR 中的 RXB_REL 置 1 来释放接收缓冲寄存器。

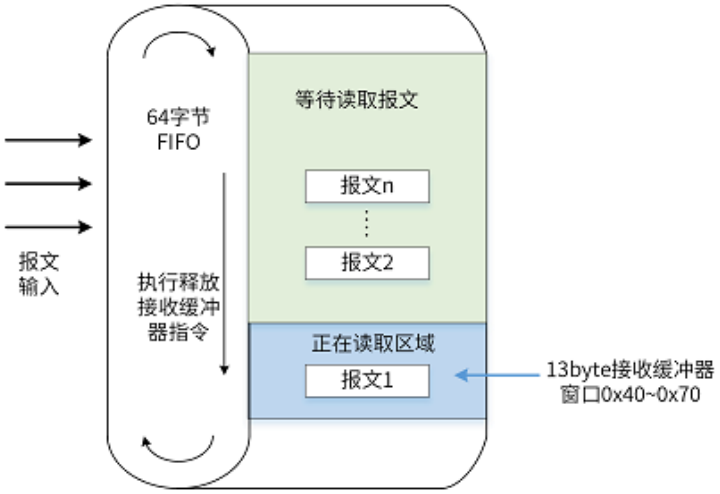
  若接收 FIFO 中仍有待处理的报文，按照接收报文的先后次序，将最早接收到的报文映射到接收缓冲寄存器中。
- 缓冲 FIFO： 是一个 64 字节大小的内部缓冲器，以先进先出原则存储接收到的报文。
  1. 接收缓冲寄存器为 FIFO 中可访问窗口，偏移地址 0x40~0x70，将被映射到 FIFO 中的第一条报文。

     一条报文可在 FIFO 中占 3 ~ 13 字节空间，其中字节序与接收缓冲寄存器相同。
  2. 当控制器接收到一条报文时，接收数据计数器 RXC 增加 1，最大值为 64。

     如果 FIFO 中有足够空间，报文内容将被写入到 FIFO 中。
  3. CPU 读取接收缓冲寄存器中的报文后，通过将 RXB_REL 置 1，释放 FIFO 中第一条报文所占的空间，RXC 将减小 1。
  4. 接收缓冲寄存器接着映射 FIFO 中的下一条报文。
- FIFO 数据溢出：任何情况下，FIFO 中可以存储的报文数量取决于各条报文的长度。当 FIFO 中没有足够空间完整地存储新报文时，控制器会产生数据溢出，通过状态位或数据溢出中断反馈给 CPU。

  FIFO 在内部将溢出报文标记为无效，后续接收到的溢出报文仍然将增加 RXC 到最大值 64。为了读取接收 FIFO 中的所有有效报文并清除所有溢出报文，应重复调用 RXB_REL，直到 RXC 为 0。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



9.5.3.6. 接收过滤器

接收过滤器，是一个可编程的报文过滤单元，允许控制器根据报文的标识符、帧类型、第一个数据字节接收或拒绝该报文。接收过滤器由四个接收代码寄存器 CAN_RXCODE 和四个接收屏蔽寄存器 CAN_RXMASK 定义组成。

图 9–16 : 接收过滤器原理中，每条报文中的位必须匹配 RXCODE 值所指定的模式或者被 RXMASK 值屏蔽，才能使该报文通过过滤并存储到接收 FIFO 中。

接收代码寄存器、接收屏蔽寄存器，分别与缓冲 0~3 寄存器（偏移地址 0x40~0x4C）、缓冲 4~7 寄存器（偏移地址 0x50~5C）地址空间相同，因此只有控制器在复位模式时，才允许访问这两个寄存器。

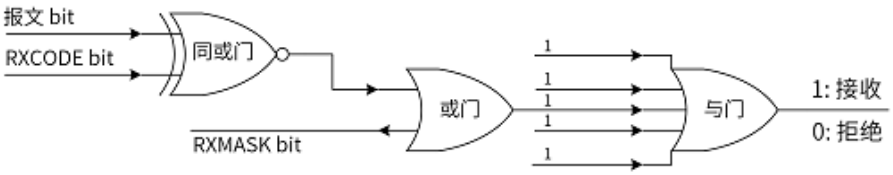


图 9–16 接收过滤器原理

- 单过滤模式：在模式寄存器 CAN_MODE 中将 FILTER_SEL 设置为 1 ，启动单过滤模式。

  根据 RXCODE/ RXMASK 的值定义单个过滤器，其定义及过滤报文格式如图所示。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

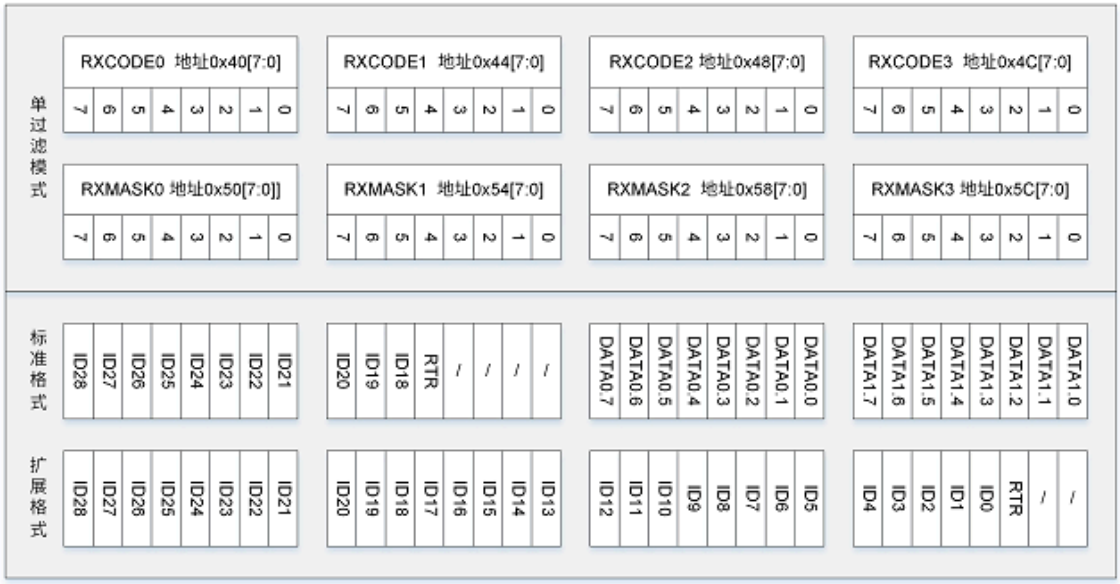


图 9–17 单过滤模式下单个过滤器定义及其可过滤报文格式

- 双过滤模式：在模式寄存器 CAN_MODE 中将 FILTER_SEL 设置为 0， 启动双过滤模式。

  根据 RXCODE/ RXMASK 的值将定义两个过滤器，分别为过滤器 0 和过滤器 1。两个过滤器的标准格式 (SFF) 和扩展格式 (EFF) 下的过滤报文定义分别如下图所示。双过滤模式下，如果报文通过至少一个滤波器，则表示报文成功通过过滤。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

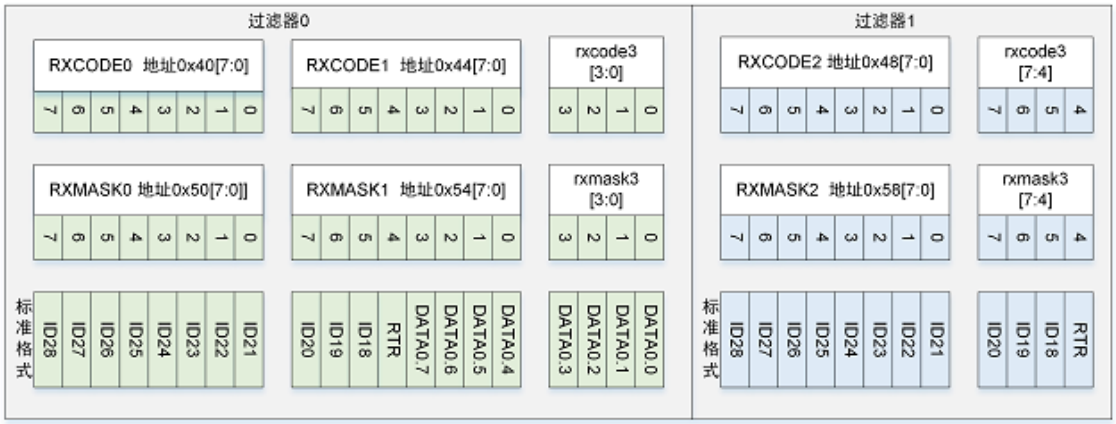


图 9–18 双过滤模式下 SFF 标准格式过滤报文定义

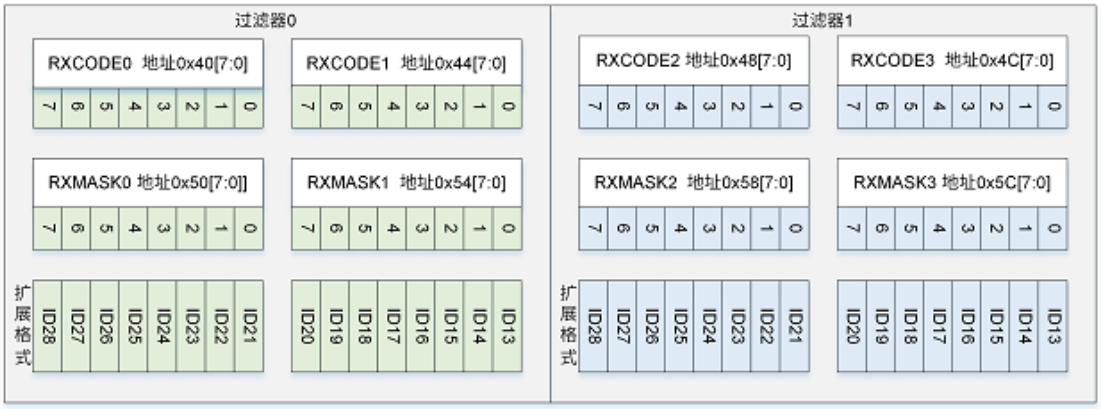


图 9–19 双过滤模式下 EFF 扩展格式过滤报文定义

9.5.3.7. 错误管理

错误计数包含发送错误计数 TEC 和接收错误计数 REC。错误计数决定 CAN 控制器当前的错误状态，例包括主动错误、被动错误或离线。

除了错误状态外，控制器还提供错误报警阈值 ERRWT 功能。ERRWT 功能可在控制器进入被动错误状态前，提醒用户当前发生的严重总线错误。

控制器当前的错误状态通过 TEC、REC、ERR_STAT 、BUS _STAT 和 ERRWT 体现，数值和状态位的变化可以触发中断，从而提醒用户当前的错误状态变化，详情可参考 中断管理。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

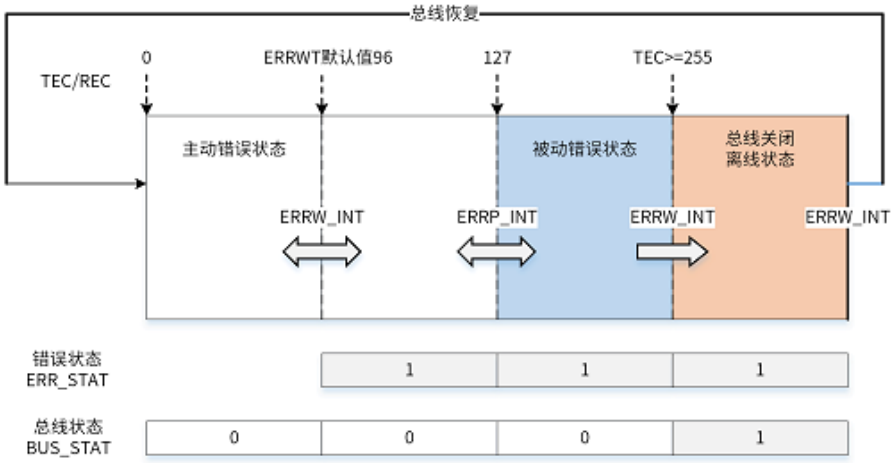


图 9–20 错误状态变化及中断关系

图 9–20 : 错误状态变化及中断关系表示了错误状态、计数数值、状态位以及相关中断之间的关系。

- 作为报警功能，错误报警阈值 ERRWT 可提示当前发生的总线错误，在控制器进入被动错误状态之前触发。在复位模式下，ERRWT 数值可在错误报警阈值寄存器 CAN_ERRWT 中进行配置。
  - 当 TEC 和 REC 中任意数值大于等于 ERRWT 时，ERR_STAT 被置 1。
  - 当 TEC 和 REC 数值都小于 ERRWT 时， ERR_STAT 被复位 0。
  - 只要 ERR_STAT 或 BUS_STAT 位值发生变化，便会触发错误报警中断 ERRW_INT。
- 当 TEC 或 REC 数值大于 127 时，节点进入被动错误状态。
- 当 TEC 和 REC 数值都小于等于 127 时，节点重新变为主动错误状态。

  节点在主动错误和被动错误状态之间切换时，都将触发被动错误中断 ERRP_INT。
- 当 TEC 数值大于 255 时，节点进入总线关闭离线状态。

  此时，控制器将 REC 数值置为 0，TEC 数值置为 127，BUS_STAT 位置 1，产生错误报警中断 ERRW_INT，控制器进入复位模式。
- 为了返回主动错误状态，必须进行离线恢复。
  1. 退出复位模式，进入正常操作模式。
  2. 要求节点在总线上检测到 128 次 11 个连续隐性位。

     每一次检测到 11 个连续隐性位时，TEC 数值都将减 1。
  3. 当离线恢复完成后（TEC 数值从 127 减小到 0），BUS_STAT 位复位为 0，从而触发错误报警中断 ERRW_INT。

9.5.3.8. 错误捕获

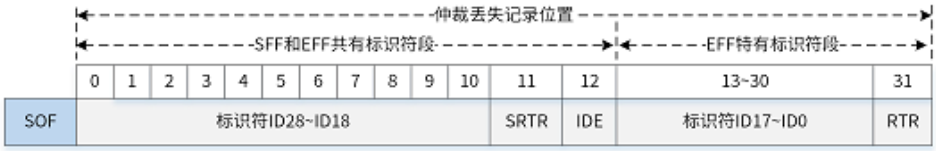
错误捕获功能允许控制器以错误代码的形式，记录总线错误类型和错误位置。

当检测到一个总线错误时，触发总线错误中断 ERRB_INT，状态寄存器 CAN_STAT 的 ERR_CODE 会记录相应的错误代码。在当前错误代码被读取前，后续的总线错误中断触发时，将不会再记录。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.3.9. 仲裁丢失捕获

仲裁丢失捕捉功能允许控制器记录仲裁丢失的 bit 位置。当控制器丢失仲裁时，所丢失 bit 位置将被记录在状态寄存器 CAN_STAT 的 ARBLOST_CAP 中，同时触发仲裁丢失中断 ARBLOST_INT。在当前仲裁丢失捕获 bit 位置被读取前，后续的仲裁丢失中断触发时，将不会再记录。



9.5.4. 寄存器列表

表 9–27 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	CAN_MODE	CAN 模式寄存器	0x000 CAN_MODE
0x004	CAN_MCR	CAN 控制寄存器	0x004 CAN_MCR
0x008	CAN_STAT	CAN 状态寄存器	0x008 CAN_STAT
0x00C	CAN_INTR	CAN 中断寄存器	0x00C CAN_INTR
0x010	CAN_INTEN	CAN 中断使能寄存器	0x010 CAN_INTEN
0x018	CAN_BTR0	CAN 总线时序 0 寄存器	0x018 CAN_BTR0
0x01C	CAN_BTR1	CAN 总线时序 1 寄存器	0x01C CAN_BTR1
0x02C	CAN_ARBLOST	CAN 仲裁丢失捕获寄存器	0x02C CAN_ARBLOST
0x030	CAN_ERRCODE	CAN 错误代码捕获寄存器	0x030 CAN_ERRCODE
0x034	CAN_ERRWT	CAN 错误报警阈值寄存器	0x034 CAN_ERRWT
0x038	CAN_RXERR	CAN 接收错误计数寄存器	0x038 CAN_RXERR
0x03C	CAN_TXERR	CAN 发送错误计数寄存器	0x03C CAN_TXERR
0x040	CAN_BUF0	CAN 缓冲 0 寄存器	0x040 CAN_BUF0
0x044	CAN_BUF1	CAN 缓冲 1 寄存器	0x044 CAN_BUF1
0x048	CAN_BUF2	CAN 缓冲 2 寄存器	0x048 CAN_BUF2
0x04C	CAN_BUF3	CAN 缓冲 3 寄存器	0x04C CAN_BUF3
0x050	CAN_BUF4	CAN 缓冲 4 寄存器	0x050 CAN_BUF4

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–27 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x054	CAN_BUF5	CAN 缓冲 5 寄存器	0x054 CAN_BUF5
0x058	CAN_BUF6	CAN 缓冲 6 寄存器	0x058 CAN_BUF6
0x05C	CAN_BUF7	CAN 缓冲 7 寄存器	0x05C CAN_BUF7
0x060	CAN_BUF8	CAN 缓冲 8 寄存器	0x060 CAN_BUF8
0x064	CAN_BUF9	CAN 缓冲 9 寄存器	0x064 CAN_BUF9
0x068	CAN_BUF10	CAN 缓冲 10 寄存器	0x068 CAN_BUF10
0x06C	CAN_BUF11	CAN 缓冲 11 寄存器	0x06C CAN_BUF11
0x070	CAN_BUF12	CAN 缓冲 12 寄存器	0x070 CAN_BUF12
0x040	CAN_RXCODE0	CAN 接收代码 0 寄存器	0x040 CAN_RXCODE0
0x044	CAN_RXCODE1	CAN 接收代码 1 寄存器	0x044 CAN_RXCODE1
0x048	CAN_RXCODE2	CAN 接收代码 2 寄存器	0x048 CAN_RXCODE2
0x04C	CAN_RXCODE3	CAN 接收代码 3 寄存器	0x04C CAN_RXCODE3
0x050	CAN_RXMASK0	CAN 接收屏蔽 0 寄存器	0x050 CAN_RXMASK0
0x054	CAN_RXMASK1	CAN 接收屏蔽 1 寄存器	0x054 CAN_RXMASK1
0x058	CAN_RXMASK2	CAN 接收屏蔽 2 寄存器	0x058 CAN_RXMASK2
0x05C	CAN_RXMASK3	CAN 接收屏蔽 3 寄存器	0x05C CAN_RXMASK3
0x074	CAN_RXC	CAN 接收数据计数寄存器	0x074 CAN_RXC
0x078	CAN_RSADDR	CAN 接收缓冲起始地址寄存器	0x078 CAN_RSADDR
0x080	CAN_RXFIFO	CAN 接收 FIFO 寄存器	0x080 CAN_RXFIFO
0x180	CAN_TXB_RO	CAN 发送缓冲只读寄存器	0x180 CAN_TXB_RO
0xFFC	CAN_VERSION	CAN 版本寄存器	0xFFC CAN_VERSION

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.5. 寄存器描述

9.5.5.1. 0x000 CAN_MODE

默认值：0x00000001			CAN 模式寄存器 (CAN_MODE)
位域	类型	默认值	描述
31:5	–	–	–
4	R/W	0x0	SLEEP_MOD 休眠模式 (Sleep Mode) • 0x0：正常操作，控制器唤醒。 • 0x1：休眠模式，CAN 无总线活动和无中断发生。 **注：** 仅复位状态可写
3	R/W	0x0	FILTER_MOD 接收过滤器模式 (Acceptance Filter Mode) • 0x0：双过滤模式，使用两个过滤器。 • 0x1：单过滤模式，使用一个 4 字节过滤器。
2	R/W	0x0	SELFTEST_MOD，。 自测模式 (Self Test Mode) • 0x0：正常操作，发送成功需有应答。 • 0x1：自测模式，在 SELF_REQ 自接收请求指令下，无需其它节点参与也能完成整个节点测试，发送成功无需应答。
1	R/W	0x0	LISTEN_MOD。 只听模式 (Listen Only Mode) • 0x0：正常操作，错误计数停止于当前值。 • 0x1：只听模式，只接收总线上数据，不产生应答信号，也不更新接收错误计数。
0	R/W	0x1	RST_MOD 复位模式 (Reset Mode) • 0x0：正常操作,控制器返回正常操作模式。 • 0x1：复位模式,发送或接收中止，控制器处于可配置状态。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.5.2. 0x004 CAN_MCR

默认值：0x00000000			CAN 控制寄存器 (CAN_MCR)
位域	类型	默认值	描述
31:6	–	–	–
4	WO	0x0	SELF_REQ 自接收请求 (Self Reception Request) • 0x0：无动作。 • 0x1：允许发送数据的同时接收总线上的数据。
3	WO	0x0	CLR_OVF_FLAG 清除溢出标志 (Clear Overflow Flag) • 0x0：无动作。 • 0x1：清除数据溢出标志位。
2	WO	0x0	RXB_REL 释放接收缓冲器 (Release Receive Buffer) • 0x0：无动作。 • 0x1：释放，缓冲器中存放信息的内存空间被释放。
1	WO	0x0	ABORT_REQ 中止发送 (Abort Transmission) • 0x0：无动作。 • 0x1：中止当前未开始的发送任务。
0	WO	0x0	TX_REQ 发送请求 (Transmission Request) • 0x0：无动作。 • 0x1：信息被发送。

9.5.5.3. 0x008 CAN_STAT

默认值：0x0000003C			CAN 状态寄存器 (CAN_STAT)
位域	类型	默认值	描述
31:8	–	–	–
7	RO	0x0	BUS_STAT 总线状态 (Bus Status)

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000003C			CAN 状态寄存器 (CAN_STAT)
位域	类型	默认值	描述
			• 0x0：正常状态,控制器参与总线活动。 • 0x1：Bus Off 离线状态,控制器不参与总线活动。
6	RO	0x0	ERR_STAT 错误状态 (Error Status) • 0x0：所有错误计数器低于警报限制值。 • 0x1：至少一个错误计数器高于警报限制值。
5	RO	0x1	TX_STAT 发送状态 (Transmit Status) • 0x0：无任何发送。 • 0x1：正在发送数据。
4	RO	0x1	RX_STAT 接收状态 (Receive Status) • 0x0：无任何接收。 • 0x1：正在接收数据。
3	RO	0x1	TXC_STAT 发送完成状态 (Transmission Complete Status) • 0x0：没有完成发送。 • 0x1：成功完成发送。
2	RO	0x1	TXB_STAT 发送缓冲状态 (Transmit Buffer Status) • 0x0：发送缓冲不可用，发送缓冲已锁定，不可访问。 • 0x1：发送缓冲可用，发送缓冲已释放，可写入数据。
1	RO	0x0	OVF_FLAG 溢出状态标志 (Overflow Flag) • 0x0：数据没有溢出。 • 0x1：数据溢出。
0	RO	0x0	RXB_STAT 接收缓冲状态 (Receive Buffer Status) • 0x0：接收缓冲为空，无数据可读。 • 0x1：接收缓冲不为空，有数据可读。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.5.4. 0x00C CAN_INTR

默认值：0x00000000			CAN 中断寄存器 (CAN_INTR)
位域	类型	默认值	描述
31:8	–	–	–
7	R/RC	0x0	ERRB_INT 总线错误中断 (Bus Error Interrupt) 节点检测到总线上发生了错误 读中断寄存器 CAN_INTR 任意位，清除该中断
6	R/RC	0x0	ARBLOST_INT 仲裁丢失中断 (Arbitration Lost Interrupt) 发送节点仲裁丢失 读中断寄存器 CAN_INTR 任意位，清除该中断
5	R/RC	0x0	ERRP_INT 被动错误中断 (Error Passive Interrupt) 节点在主动错误与被动错误状态间发生了切换，触发 读中断寄存器 CAN_INTR 任意位，清除该中断
4	RC	0x0	WAKEUP 唤醒中断 (Wake-Up Interrupt) 读中断寄存器 CAN_INTR 任意位，清除该中断
3	R/RC	0x0	OVF_INT 溢出中断 (Overflow Interrupt) 当前接收缓冲中存储的报文为溢出失效报文，触发 读中断寄存器 CAN_INTR 任意位，清除该中断
2	R/RC	0x0	ERRW_INT 错误报警中断 (Error Warning Interrupt) 错误状态和总线状态发生变化，触发 读中断寄存器 CAN_INTR 任意位，清除该中断
1	R/RC	0x0	TX_INT 发送中断 (Transmit Interrupt) 数据发送任务结束，可以执行新的数据发送任务，触发 读中断寄存器 CAN_INTR 任意位，清除该中断
0	R	0x0	RX_INT 接收中断 (Receive Interrupt) RXB_STAT=1 接收缓冲不为空时触发，有数据待处理 对控制寄存器 CAN_MCR[2] 写 1，清除该中断

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.5.5. 0x010 CAN_INTEN

默认值：0x00000000			CAN 中断使能寄存器 (CAN_INTEN)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	ERRB_EN 总线错误中断使能 (Bus Error Interrupt Enable)
6	R/W	0x0	ARBLOST_EN 仲裁丢失中断使能 (Arbitration Lost Interrupt Enable)
5	R/W	0x0	ERRP_EN 被动错误中断使能 (Error Passive Interrupt Enable)
4	R/W	0x0	WAKEUP_EN 唤醒中断使能 (Wake-Up Interrupt Enable)
3	R/W	0x0	OVF_EN 溢出中断使能 (Overflow Interrupt Enable)
2	R/W	0x0	ERRW_EN 错误报警中断使能 (Error Warning Interrupt Enable)
1	R/W	0x0	TXI_EN 发送中断使能 (Transmit Interrupt Enable)
0	R/W	0x0	RXI_EN 接收中断使能 (Receive Interrupt Enable)

9.5.5.6. 0x018 CAN_BTR0

默认值：0x00000000			CAN 总线时序 0 寄存器 (CAN_BTR0)
位域	类型	默认值	描述
30:8	–	–	–
7:6	R/W	0x0	SJW 重新同步跳转宽度 (Synchronization Jump Width) • 0x0：1Tq • 0x1：2Tq • 0x2：3Tq • 0x3：4Tq

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAN 总线时序 0 寄存器 (CAN_BTR0)
位域	类型	默认值	描述
			注： 仅复位模式可写
5:0	R/W	0x0	BRP 波特率预分频 (Baud Rate Prescaler)，$T_q = 2 \times (BRP[5:0] + 1) \times T_{pclk}$ 注： 仅复位模式可写

9.5.5.7. 0x01C CAN_BTR1

默认值：0x00000000			CAN 总线时序 1 寄存器 (CAN_BTR1)
位域	类型	默认值	描述
30:24	–	–	–
7	R/W	0x0	SAM 采样次数 (Sample Time) • 0x0：采样 1 次，用于高速总线 • 0x1：采样 3 次，用于低和中速总线。 注： 仅复位模式可写
6:4	R/W	0x0	TS2 缓冲时间段 2 的宽度 [0x0~0x7]：1~8T_q 注： 仅复位模式可写
3:0	R/W	0x0	TS1 缓冲时间段 1 的宽度 [0x0~0xF]：1~16T_q 注： 仅复位模式可写

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.5.8. 0x02C CAN_ARBLOST

默认值：0x00000000			CAN 仲裁丢失捕获寄存器 (CAN_ARBLOST)
位域	类型	默认值	描述
31:5	–	–	–
4:0	RO	0x00	ARBLOST_CAP 仲裁丢失捕获 (Arbitration Lost Capture)，记录丢失 bit 的位置 • 0x00~0x0A：SFF ID10~ID0 或者 EFF ID28~ID18 仲裁丢失 • 0x0B：SRTR 仲裁丢失 • 0x0C：IDE 仲裁丢失 • 0x0D~0x1E：EFF ID17~ID0 仲裁丢失 • 0x1F：RTR 仲裁丢失

9.5.5.9. 0x030 CAN_ERRCODE

默认值：0x00000000			CAN 错误代码捕获寄存器 (CAN_ERRCODE)
位域	类型	默认值	描述
31:8	–	–	–
7:6	RO	0x0	ERR_TYPE 错误类型 (Error Type) • 0x0：位错误 • 0x1：格式错误 • 0x2：填充错误 • 0x3：其它类型错误
5	RO	0x0	ERR_DIR (Error Direction) 错误发生时数据传输方向 • 0x0：错误发生于发送 • 0x1：错误发生于接收
4:0	RO	0x00	ERR_CODE 错误发生段代码 (Error Segment Code) • 0x03：SOF，帧起始 • 0x02：ID28~ID21，标识符 • 0x06：ID20~ID18，标识符 • 0x04：SRTR，代替远程发送请求位 • 0x05：IDE，标识符扩展位

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAN 错误代码捕获寄存器 (CAN_ERRCODE)
位域	类型	默认值	描述
			• 0x07：ID17~ID13，标识符 • 0x0F：ID12~ID5，标识符 • 0x0E：ID4~ID0，标识符 • 0x0C：RTR，远程发送请求位 • 0x0D：R1，保留位 • 0x09：R0，保留位 • 0x0B：DLC，数据长度代码 • 0x0A：数据场 • 0x08：CRC，CRC 序列 • 0x18：CRC 分界符 • 0x19：ASK，应答槽 • 0x1B：ASK 分界符 • 0x1A：EOF，帧结尾 • 0x12：间隔帧 • 0x11：主动错误标志 • 0x16：被动错误标志 • 0x13：兼容显性位 • 0x17：错误分界符 • 0x1C：过载标志

9.5.5.10. 0x034 CAN_ERRWT

默认值：0x00000060			CAN 错误报警阈值寄存器 (CAN_ERRWT)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x60	ERRWT 错误报警阈值 (Error Warning Threshold) **注：** 正常模式为只读状态，复位模式下可读写。任一错误计数值超过该阈值，触发错误报警中断（使能信号有效情况下）

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.5.11. 0x038 CAN_RXERR

默认值：0x00000000			CAN 接收错误计数寄存器 (CAN_RXERR)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	REC 接收错误计数 (Receive Error Counter) **注：** 正常模式为只读状态，复位模式下可读写。

9.5.5.12. 0x03C CAN_TXERR

默认值：0x00000000			CAN 发送错误计数寄存器 (CAN_TXERR)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	TEC 发送错误计数 (Transmit Error Counter) **注：** 正常模式为只读状态，复位模式下可读写。

9.5.5.13. 0x040 CAN_BUF0

默认值：0x00000000			CAN 缓冲 0 寄存器 (CAN_BUF0)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	IDE 标识符扩展位 (Identifier Extended)，用于明确报文格式 • 0x0：标准格式，SFF • 0x1：扩展格式，EFF **注：** 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。
6	R/W	0x0	RTR

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAN 缓冲 0 寄存器 (CAN_BUF0)
位域	类型	默认值	描述
			远程发送请求位 (Remote Transmit Request) • 0x0：数据帧 • 0x1：远程帧 注： 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。
5:4	–	–	–
3:0	R/W	0x0	DLC 数据长度代码 (Data Length Code) • 0x0：无数据内容 • 0x1~0x8：数据内容 注： 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。

9.5.5.14. 0x044 CAN_BUF1

默认值：0x00000000			CAN 缓冲 1 寄存器 (CAN_BUF1)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	ID • 标准格式标识符 [10:3] • 扩展格式标识符[28:21] 注： 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。

9.5.5.15. 0x048 CAN_BUF2

默认值：0x00000000			CAN 缓冲 2 寄存器 (CAN_BUF2)
位域	类型	默认值	描述
31:8	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAN 缓冲 2 寄存器 (CAN_BUF2)
位域	类型	默认值	描述
7:5	R/W	0x0	STID_EXID • 标准格式标识 [2:0] • 扩展格式标识符[20:18] 注： 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。
4:0	R/W	0x0	EXID • 扩展格式标识符[17:13] 注： 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。

9.5.5.16. 0x04C CAN_BUF3

默认值：0x00000000			CAN 缓冲 3 寄存器 (CAN_BUF3)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	STDATA1_EXID • EXID[12:5]，扩展格式标识符[12:5] • STDATA1[7:0]，标准格式数据字节 1 注： 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。

9.5.5.17. 0x050 CAN_BUF4

默认值：0x00000000			CAN 缓冲 4 寄存器 (CAN_BUF4)
位域	类型	默认值	描述
31:8	–	–	–
7:3	R/W	0x0	STDATA2_EXID • EXID[4:0]，扩展格式标识符[4:0] • STDATA2[7:3]，标准格式数据字节 2[7:3]

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAN 缓冲 4 寄存器 (CAN_BUF4)
位域	类型	默认值	描述
			注： 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。
2:0	R/W	0x0	STDATA2 • STDATA2[2:0]，标准格式数据字节 2[2:0] 注： 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。

9.5.5.18. 0x054 CAN_BUF5

默认值：0x00000000			CAN 缓冲 5 寄存器 (CAN_BUF5)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	STDATA3_EXDATA1 • STDATA3[7:0]，标准格式数据字节 3 • EXDATA1[7:0]，扩展格式数据字节 1 注： 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。

9.5.5.19. 0x058 CAN_BUF6

默认值：0x00000000			CAN 缓冲 6 寄存器 (CAN_BUF6)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	STDATA4_EXDATA2 • STDATA4[7:0]，标准格式数据字节 4 • EXDATA2[7:0]，扩展格式数据字节 2 注： 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.5.20. 0x05C CAN_BUF7

默认值：0x00000000			CAN 缓冲 7 寄存器 (CAN_BUF7)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	STDATA5_EXDATA3 • STDATA5[7:0]，标准格式数据字节 5 • EXDATA3[7:0]，扩展格式数据字节 3 **注：** 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。

9.5.5.21. 0x060 CAN_BUF8

默认值：0x00000000			CAN 缓冲 8 寄存器 (CAN_BUF8)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	STDATA6_EXDATA4 • STDATA6[7:0]，标准格式数据字节 6 • EXDATA4[7:0]，扩展格式数据字节 4 **注：** 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。

9.5.5.22. 0x064 CAN_BUF9

默认值：0x00000000			CAN 缓冲 9 寄存器 (CAN_BUF9)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	STDATA7_EXDATA5 • STDATA7[7:0]，标准格式数据字节 7 • EXDATA5[7:0]，扩展格式数据字节 5 **注：** 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.5.23. 0x068 CAN_BUF10

默认值：0x00000000			CAN 缓冲 10 寄存器 (CAN_BUF10)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	STDATA8_EXDATA6 • STDATA8[7:0]，标准格式数据字节 8 • EXDATA6[7:0]，扩展格式数据字节 6 **注：** 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。

9.5.5.24. 0x06C CAN_BUF11

默认值：0x00000000			CAN 缓冲 11 寄存器 (CAN_BUF11)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	EXDATA7 • EXDATA7[7:0]，扩展格式数据字节 7 **注：** 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。

9.5.5.25. 0x070 CAN_BUF12

默认值：0x00000000			CAN 缓冲 12 寄存器 (CAN_BUF12)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	EXDATA8 • EXDATA8[7:0]，扩展格式数据字节 8 **注：** 对于接收缓冲只读，发送缓冲只写，复位模式时可读写。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.5.26. 0x040 CAN_RXCODE0

默认值：0x00000000			CAN 接收代码 0 寄存器 (CAN_RXCODE0)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	RXCODE0 接收过滤代码 0 (Acceptance Code0)，详细描述见 接收过滤器 **注：** 正常模式只读，复位模式时可读写。

9.5.5.27. 0x044 CAN_RXCODE1

默认值：0x00000000			CAN 接收代码 1 寄存器 (CAN_RXCODE1)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	RXCODE1 接收过滤代码 1 (Acceptance Code1)，详细描述见 接收过滤器 **注：** 正常模式只读，复位模式时可读写。

9.5.5.28. 0x048 CAN_RXCODE2

默认值：0x00000000			CAN 接收代码 2 寄存器 (CAN_RXCODE2)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	RXCODE2 接收过滤代码 2 (Acceptance Code2)，详细描述见 接收过滤器 **注：** 正常模式只读，复位模式时可读写。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.5.29. 0x04C CAN_RXCODE3

默认值：0x00000000			CAN 接收代码 3 寄存器 (CAN_RXCODE3)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	RXCODE3 接收过滤代码 3 (Acceptance Code3)，详细描述见 接收过滤器 **注：** 正常模式只读，复位模式时可读写。

9.5.5.30. 0x050 CAN_RXMASK0

默认值：0x00000000			CAN 接收屏蔽 0 寄存器 (CAN_RXMASK0)
位域	类型	默认值	描述
7:0	R/W	0x0	RXMASK0 接收屏蔽 0 (Acceptance Mask0)，详细描述见 接收过滤器 **注：** 正常模式只读，复位模式时可读写。

9.5.5.31. 0x054 CAN_RXMASK1

默认值：0x00000000			CAN 接收屏蔽 1 寄存器 (CAN_RXMASK1)
位域	类型	默认值	描述
7:0	R/W	0x0	RXMASK1 接收屏蔽 1 (Acceptance Mask1)，详细描述见 接收过滤器 **注：** 正常模式只读，复位模式时可读写。

9.5.5.32. 0x058 CAN_RXMASK2

默认值：0x00000000			CAN 接收屏蔽 2 寄存器 (CAN_RXMASK2)
位域	类型	默认值	描述
7:0	R/W	0x0	RXMASK2

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAN 接收屏蔽 2 寄存器 (CAN_RXMASK2)
位域	类型	默认值	描述
			接收屏蔽 2 (Acceptance Mask2)，详细描述见 接收过滤器 **注：** 正常模式只读，复位模式时可读写。

9.5.5.33. 0x05C CAN_RXMASK3

默认值：0x00000000			CAN 接收屏蔽 3 寄存器 (CAN_RXMASK3)
位域	类型	默认值	描述
7:0	R/W	0x0	RXMASK3 接收屏蔽 3 (Acceptance Mask3)，详细描述见接收过滤器 **注：** 正常模式只读，复位模式时可读写。

9.5.5.34. 0x074 CAN_RXC

默认值：0x00000000			CAN 接收数据计数寄存器 (CAN_RXC)
位域	类型	默认值	描述
31:8	–	–	–
7:0	RO	0x0	RXC 接收数据计数 (Receive Message Counter)，存储接收缓冲中数据包个数。

9.5.5.35. 0x078 CAN_RSADDR

默认值：0x00000000			CAN 接收缓冲起始地址寄存器 (CAN_RSADDR)
位域	类型	默认值	描述
31:6	–	–	–
5:0	R/W	0x0	RSADDR 接收缓冲器起始地址 (Receive Buffer Start Address) **注：** 正常模式只读，复位模式时可读写。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.5.36. 0x080 CAN_RXFIFO

默认值：0x00000000			CAN 接收 FIFO 寄存器 (RX FIFO)
位域	类型	默认值	描述
31:8	–	–	–
7:0	RO	0x0	RXFIFO 接收 FIFO (Receive FIFO)，0x80~0x17C 共 64 bytes 注： 正常模式只读，复位模式时可读写。

9.5.5.37. 0x180 CAN_TXB_RO

默认值：0x00000000			CAN 发送缓冲只读寄存器 (TX Buffer Read Only)
位域	类型	默认值	描述
31:8	–	–	–
7:0	RO	0x0	TXB_RO 发送缓冲只读寄存器 (Transmit Buffer Read Only) 每个寄存器只有低 8 位可有效访问，其余高位被读时返回 0。

9.5.5.38. 0xFFC CAN_VERSION

默认值：0x00000000			CAN 版本寄存器 (VERSION)
位域	类型	默认值	描述
31:0	RO	0x00000000	Version 版本号，采用 BCD 码显示，V1.0

9.6. Inter Integrated Circuit (I2C)

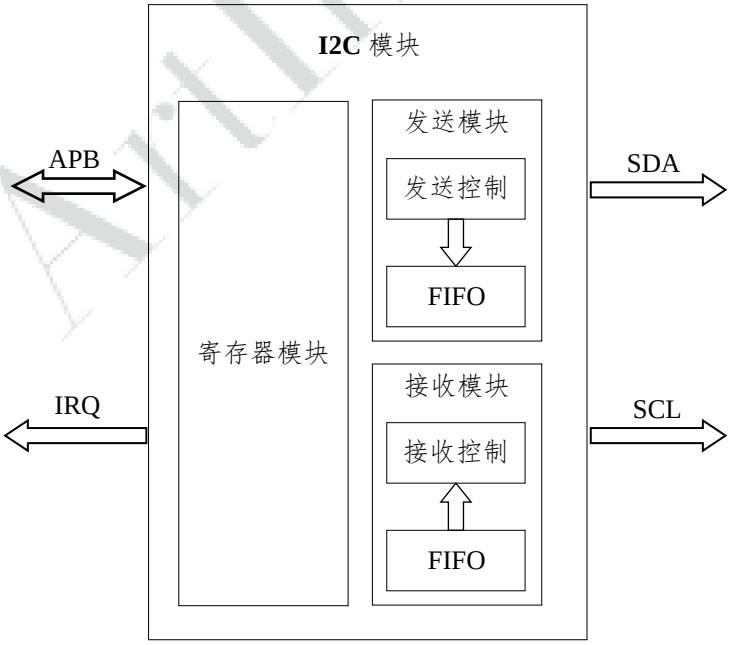
I2C 模块是一种用于连接 CPU 主机与 I^2C 总线之间的接口，包括一根串行数据线 (SDA) 和一根串行时钟线 (SCL)，分别用于传输数据和时钟信号，是实现 I2C 通信的基础。在 I^2C 总线上，每个设备都有一个唯一的地址。当主设备 (master) 希望与从设备 (slave) 通信时，会通过发送从设备 (slave) 的地址来建立连接。这种寻址方式允许在同一总线上连接多个设备，并进行精确的数据传输。主设备负责发起数据传输并生成时钟信号，而被主设备寻址的设备则作为从设备进行响应。这种主从关系确保了通信的有序性和有效性。此外，I2C 支持多种传输模式，以满足不同的应用需求。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.1. 特性说明

- 支持主和从模式
- 支持最高 400Kb/s 传输
- 支持 7 bits 和 10 bits 寻址
- 支持时钟同步
- 支持中断和轮询模式
- 可编程 SDA 保持时间
- 可编程防止 I²C 通信异常总线挂死

9.6.2. 原理框图



9.6.3. 功能描述

9.6.3.1. 协议约定

I²C 协议是一种应用广泛的串行通信协议，主要用于低速外设与处理器之间的数据传输。以下是对 I²C 协议中一些关键特性和机制的详细解析：

表 9-28 协议约定

类型	描述
数据帧	大小固定为 8 bits（一字节）

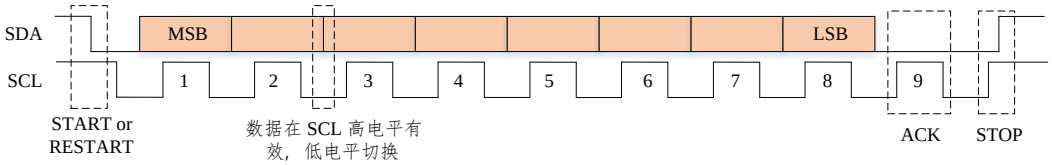
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–28 协议约定 (续)

类型	描述
传输方向	高位先发
总线释放状态	SCL 和 SDA 均为高电平，其中 SCL 一直由主设备控制。
启动信号（START）	SCL 高，SDA 由高转低
停止信号（STOP）	SCL 高，SDA 由低转高
应答信号	• ACK：主设备控制 SCL，发送完 8 bits 后释放 SDA，在第九个 SCL 波形时，从设备拉低 SDA。 • NACK：主设备控制 SCL，发送完 8 bits 后释放 SDA，在第九个 SCL 波形时，从设备不拉低 SDA。
从设备地址	• 含 CPU 的智能器件，地址由软件初始化时定义，但不能与其它的器件有冲突。 • 不含 CPU 的非智能器件： ◦ 高 4 bits 由厂家在器件内部固化，不可改变。 ◦ 低 3 bits 由引脚连接电平决定，例如 eeprom，三个引脚常用名字 A1、A2、A3。
读写位	1 bit，以 7 位地址模式为例，与 从设备地址的 7 bits，组成读写数据帧的数据内容（从设备 7 bits + 1 bit），0 表示写，1 表示读。
空闲检测	主设备检测到 SDA、 SCL 均为高电平。

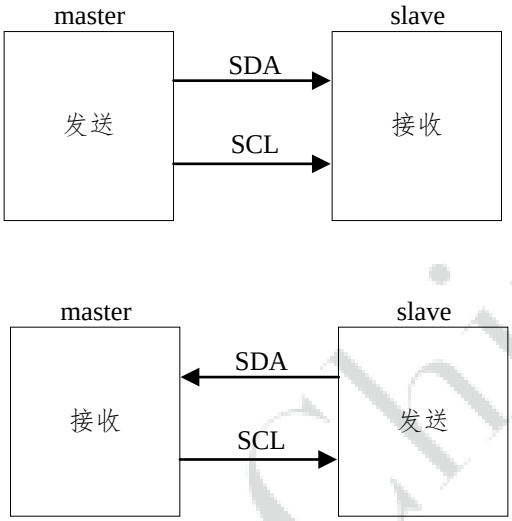
9.6.3.2. 主和从 模式

I²C 协议：



主设备和从设备关系图：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



主设备和从设备详细行为描述如下：

- 主设备发送操作：
  - 发起寻址：主设备通过 I2C_DATA_CMD[8] 写 0 进行发送请求。
  - 数据写入：主设备将数据写进 I2C_DATA_CMD[7:0]，然后发送到 I2C 总线。
  - 应答信号：响应的从设备从总线接收数据后，会向主设备发送 ACK 或 NACK 信号，以确认数据是否成功接收。
- 主设备接收操作：
  - 发起寻址：主设备通过 I2C_DATA_CMD[8] 写 1 进行接收请求。
  - 数据读取：响应的从设备将数据发送到 I2C 总线，由主设备从 I2C_DATA_CMD[7:0] 获取数据。
  - 应答信号：主设备在接收到数据后，会向从设备发送 ACK 或 NACK 信号。
- 从设备发送操作：
  - 接收请求：接收到主设备的接收请求后，从设备将数据写进 I2C_DATA_CMD[7:0]，然后发送到 I2C 总线。
  - 等待应答：从设备发送完数据后，等待主设备设备的应答信号。
- 从设备接收操作：
  - 接收数据：接收到主设备的发送请求后，从设备从 I2C_DATA_CMD[7:0] 获取数据。
  - 应答信号：从设备在接收数据后，向主设备发送 ACK 或 NACK 信号。
- 主设备发起寻址，发起 START 信号，生成 SCL，生成 STOP 信号，可发送和接收。从设备作为被寻址的一方，发起 ACK 或 NACK 信号，可发送和接收。

注：

I2C_DATA_CMD[8] 只能在主模式下配置，I2C 任何的通信行为都由主设备主动发起。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.3.3. 7–bit & 10–bit 寻址

I²C 协议的寻址方式主要分为 7 位寻址和 10 位寻址，两种方式各有其特点和应用场景，以适应不同规模和复杂度的系统需求。了解寻址方式有助于正确配置和使用 I²C 设备，实现高效的数据传输和通信。

7-bit 寻址格式：允许主设备通过发送一个字节来寻址从设备，进行数据的读写操作。

在 7 位寻址模式下，I2C 设备的从机地址由 7 位组成，第 8 位是读写位（R/W），用于指示数据的方向：0 表示写操作，1 表示读操作。具体来说，I2C_TAR[6:0] 对应此 7 位地址，而 I2C_DATA_CMD[8] 则作为 R/W 位。

	MSB						LSB		
START	A6	A5	A4	A3	A2	A1	A0	R/W	ACK

注：

在某些情况下，从机设备可能支持 START 字节，即主设备先发起 0000 0001 字节（不需要 ACK），再发起 START 信号进行寻址。

10-bit 寻址格式：

在 10 位寻址模式下，寻址过程分为两个字节发送，确保了即使地址空间扩大到 10 位，也能保持与 7 位寻址的兼容性：

- 第一个字节：该字节的 bit[7:3] 向从设备指示这是一个 10 bit 的地址。紧接着的 bit[2:1]为 I2C_TAR[9:8]，而 R/W 为 I2C_DATA_CMD[8]。

  这个字节用于告诉从机接下来的是一个 10 位地址。

- 第二个字节：这个字节直接包含 I2C_TAR[7:0]，即从机的后 8 位地址。

START	1	1	1	1	0	A9	A8	R/W	A7	A6	A5	A4	A3	A2	A1	A0	ACK

9.6.3.4. Restart 说明

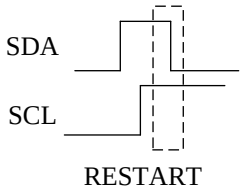
在 I²C 通信协议中，Restart（重复起始条件）是一种重要的信号，允许主设备在不产生停止条件的情况下继续与从设备进行通信。这种机制使得数据传输更加高效和连贯，尤其是在需要连续执行多次读写操作的场景中。

与起始条件类似，重复起始条件发生在停止条件之前。主设备在一个字节传输完成后，不产生停止条件而是发送重复起始条件来启动下一次传输，以便继续给从设备发送消息。

Restart 的时序要求与起始条件类似，都是在 SCL（串行时钟线）为高电平时，产生一个 SDA（串行数据线）的下降沿。具体来说，需要先令 SDA 和 SCL 都处于高电平状态，再令 SDA 拉低，以形成重复起始条件的时序。在 Restart 过程中，SDA 的下降沿必须在 SCL 为高电平时发生，这是判断是否为有效 Restart 的关键。

Restart 时序：

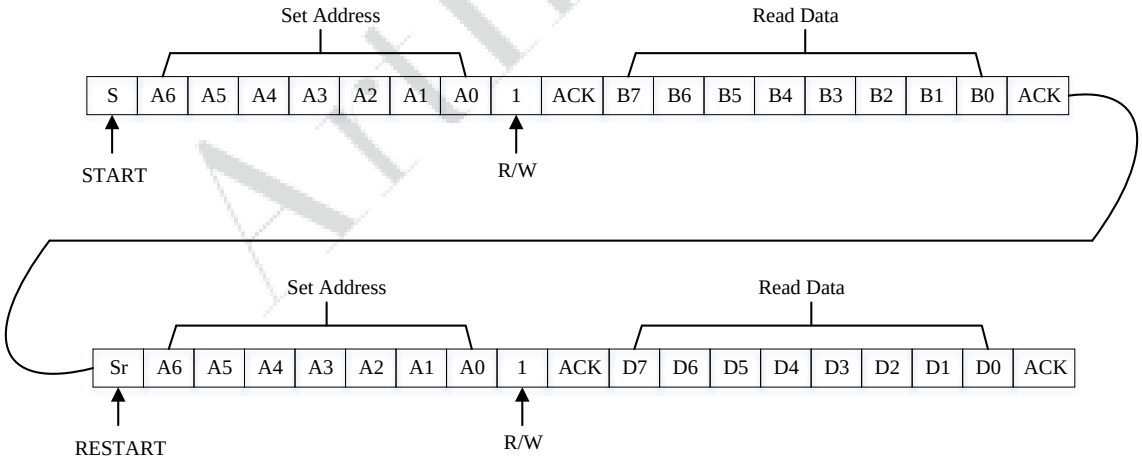
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



Restart 传输时序具有多种应用场景，示例如下：

多次读数据：

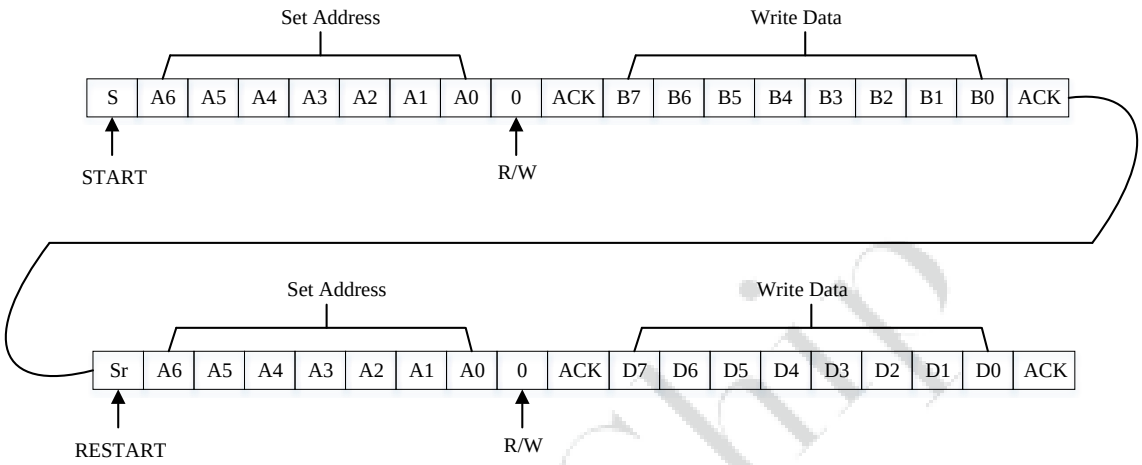
- 当主设备需要从从设备的多个寄存器中读取数据时，可以使用 Restart 来避免在每次读取之间产生停止条件。
- 主设备首先发送起始条件和从设备地址，然后发送要读取的第一个寄存器的地址。在接收到从设备返回的数据后，主设备不产生停止条件，而是直接发起 Restart，再次发送起始条件和从设备地址，以及下一个要读取的寄存器的地址。如此重复，直到所有需要的数据都被读取完毕。



多次写数据：

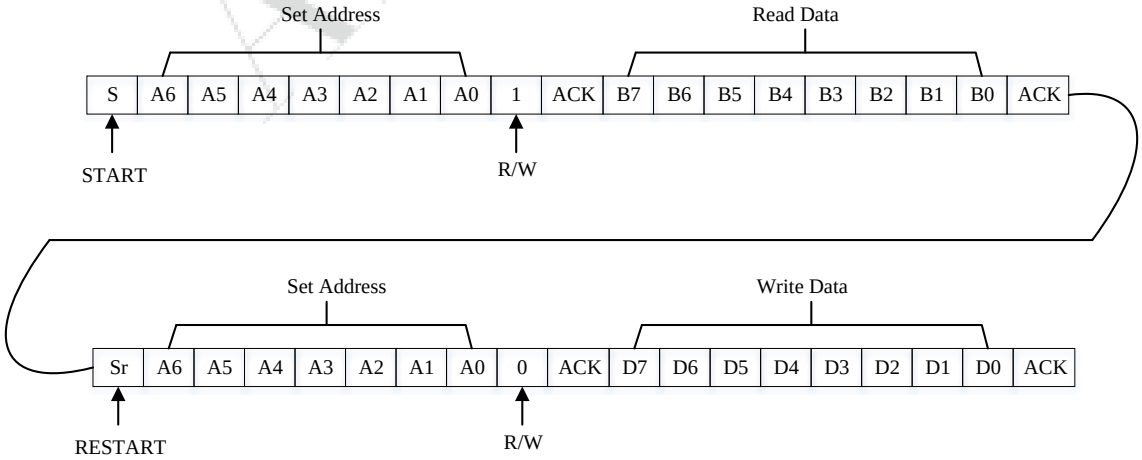
- 当主设备需要从从设备的多个寄存器中写入数据时，可以使用 Restart 来避免在每次写入之间产生停止条件。
- 主设备首先发送起始条件和从设备地址，然后发送要写入的第一个寄存器的地址和数据。在完成这次写入后，主设备不产生停止条件，而是直接发起 Restart，再次发送起始条件和从设备地址，以及下一个要写入的寄存器的地址和数据。如此重复，直到所有需要的数据都被写入完毕。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



读数据转写数据：

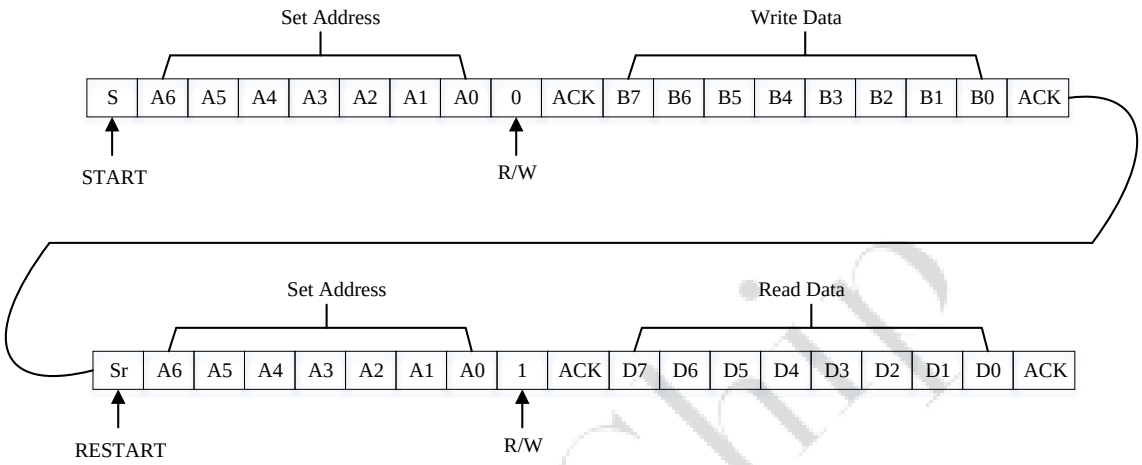
- 在某些情况下，主设备可能需要先从从设备读取数据，然后根据读取到的数据来决定是否需要写入新的数据。
- 主设备首先发送起始条件和从设备地址，然后发送要读取的寄存器的地址。在接收到从设备返回的数据后，主设备可以根据需要决定是否发起 Restart 并切换到写模式。如果需要写入新的数据，则主设备再次发送起始条件和从设备地址，以及要写入的寄存器的地址和数据。



写数据转读数据：

- 某些情况下，主设备可能需要先向从设备写入数据，然后再读取从设备的状态或响应。
- 主设备首先发送起始条件和从设备地址，然后发送要写入的寄存器的地址和数据。在完成这次写入后，如果主设备需要读取从设备的状态或响应，则可以发起 Restart 并切换到读模式。具体来说，主设备再次发送起始条件和从设备地址，然后发送要读取的寄存器的地址。从设备会根据请求返回相应的数据或状态信息给主设备。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



9.6.3.5. SDA_SETUP_TIME 和 SDA_HOLD_TIME 说明

在 I²C 通信协议中，SDA_SETUP_TIME 和 SDA_HOLD_TIME 是两个至关重要的时序参数，确保了数据在传输过程中的准确性和稳定性。这两个参数主要涉及到 SDA（串行数据线）在 SCL（串行时钟线）上升沿或下降沿前后的状态保持时间。

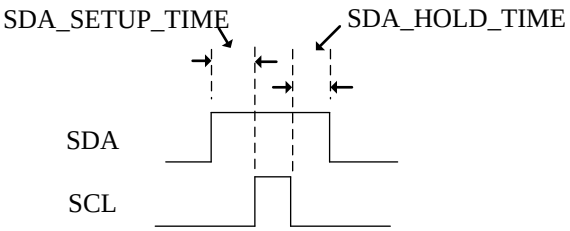
- SDA_SETUP_TIME：SCL 延迟时间，表示 SDA 在 SCL 上升沿到来之前需要保持稳定的时间，仅当 I2C 作为 从设备发送数据时使用。

  SDA_SETUP_TIME 确保了接收设备能够在 SCL 上升沿到来之前正确地读取 SDA 上的数据。如果 SDA 在 SCL 上升沿到来之前未能稳定，接收设备可能会读取到错误的数据。

- SDA_HOLD_TIME：SDA 保持时间，表示 SDA 在 SCL 上升沿到来之后需要保持稳定的时间。

  SDA_HOLD_TIME 确保了接收设备在 SCL 上升沿到来之后有足够的时间来读取并处理 SDA 上的数据。如果 SDA 在 SCL 上升沿到来之后未能保持稳定，接收设备可能无法正确读取数据。

SETUP 和 HOLD 说明：



9.6.3.6. START BYTE 机制

START BYTE 机制是一种用于 I²C 通信中的技术，特别适用于片上系统没有专用的 I2C 模块的情况。这种机制通过延长开始条件的过程，使得处理器可以以较低的频率采样 SDA 线，从而降低功耗并提高系统效率。通过在生成 START 条件后，继续发送一个特定的字节信号 (0000_0001)，主设备持续的将 SDA 线拉低七个周期，使得处理器可以在低速下侦听总线，一旦检测到起始字节中的任一 0 位，便切换到高速模式进行后续的数据传输。

当 I2C 设为从设备时，无需使用 START BYTE 机制。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

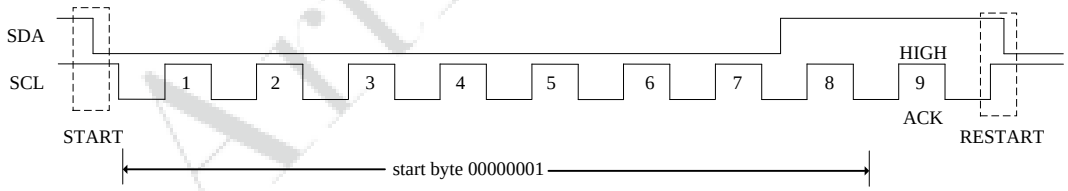
START BYTE 的过程：

1. 主设备先产生一个 START 条件。
2. 主设备 发送 byte（0000_0001），并发送 ACK 信号。

   主设备在整个字节发送期间保持 SDA 线为低电平。
3. 在此过程中，不能有任何从设备响应 ACK。
4. 主设备生成 restart 信号，标志着 START BYTE 机制的结束，随后进入正常的数据传输阶段。

START BYTE 时序要求如下：

- START 条件要求在 SCL 为高电平时，SDA 发生高到低的跳变；随后在 SCL 的第一个时钟周期内，SDA 必须保持低电平。
- 在发送特定字节信号时，主设备需确保在每个时钟周期内 SDA 线的正确电平状态，特别是要在整个字节期间保持 SDA 为低电平。
- RESTART 信号的产生时机是在特定字节信号发送完毕后，此时 SCL 应处于低电平状态，而 SDA 需由低电平跳变至高电平。



在整个 START BYTE 过程中，主设备需要严格控制时钟信号（SCL）和数据信号（SDA）的配合，确保时序的准确性和稳定性。

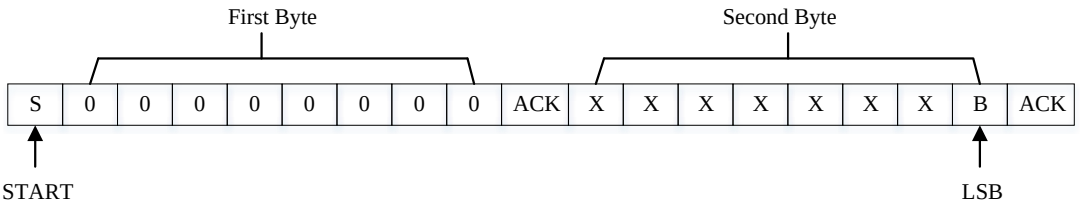
9.6.3.7. 通用广播地址

通用广播地址 (General call address) 是 I^2C 协议中的一种特殊机制，用于同时寻址总线上的所有设备。这种机制允许主设备通过发送特定的地址来广播消息或命令到所有连接在 I2C 总线上的从设备。

- 不需要使用广播功能的设备，可以不响应广播。
- 需要使用广播功能的设备，则在检测到广播地址后发送响应，并作为从设备接收读取总线上发送的数据。

  主设备不知道总线上发送响应的从设备数量，总线上所有可以响应广播的从设备读取广播地址后的第二个以及后面的字节，不能处理广播数据的 从设备不发送响应来忽略广播。因此主设备检测不到未响应的从设备

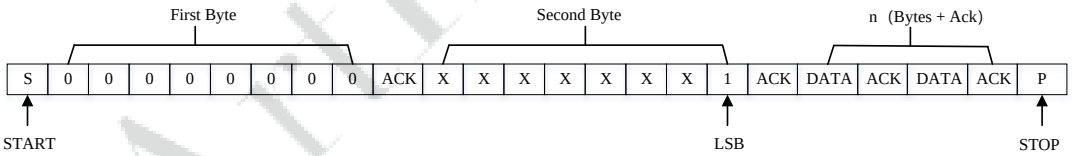
广播信息的含义在第二个字节决定，如下所示：



Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

GEN_CALL 格式有两种情况，详细说明如下：

1. 第二个 Byte 最低位 B 为 0：
   - 0000_0110(06h)：设备复位并通过硬件写数据到从设备的可编程部分。所有可以响应此类广播的从设备，收到此两个字节后，进行复位并进入其地址的可编程部分。
   - 0000_0100(04h)：通过硬件写内容到从设备的可编程部分，作用类似 (06h)，但设备不复位。
   - 0000_0000(00h)：不允许作为第二个字节使用。
2. 第二个 Byte 最低位 B 为 1：
   - 该两字节广播定义为硬件广播，由一个硬件 主设备器件发送，例如键盘扫描器。硬件广播不能编程，无法发送一个期望的从设备地址。由于硬件主设备预先不知道报文要传输给哪个器件，只能产生包含自身地址的硬件广播呼叫，便于系统识别。
   - 第二个字节中前 7 位是硬件主设备的地址，可由连接到总线的智能器件识别并指引硬件主设备的信息，例如，一个连接到总线的微控制器。如果硬件 主设备也可以作为从设备，其从设备地址和 主设备地址相同。
   - 硬件广播格式：



9.6.3.8. 总线挂死恢复机制

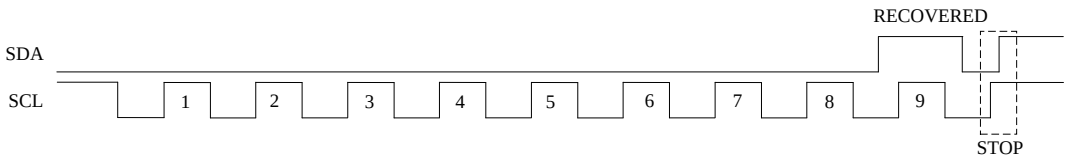
总线挂死恢复分为以下情况：

- **SDA 挂死恢复**：当检测到 SDA 挂死条件时，会触发恢复机制。

I2C 通信异常可能会造成总线挂死情况，例如从设备应答 ACK 拉低 SDA 时出现异常。此时设备无法释放总线，造成主设备无法继续掌握总线进行通信。

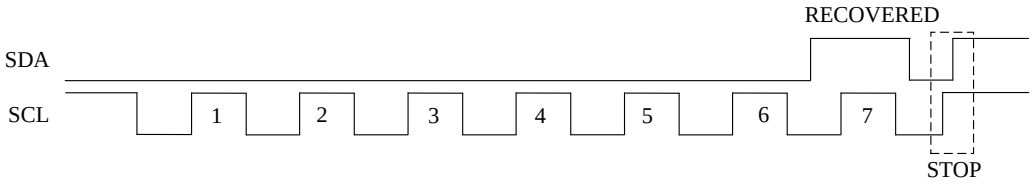
1. 主设备尝试在 SDA 发送逻辑 1 并且检查 SDA 是否恢复，最多连续发送 9 个时钟周期。
2. 如果 SDA 在九个时钟周期内恢复，主设备则发送一个 STOP 信号释放总线。

   下图表示第九个时钟恢复：



   下图表示第七个时钟恢复

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



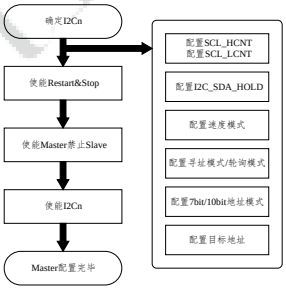
3. 如果 SDA 在九个时钟周期内未恢复，则系统需要硬件复位。

- **SCL 挂死恢复**

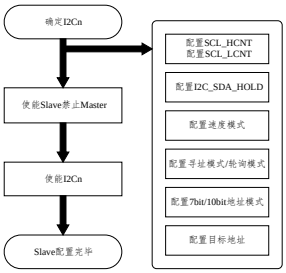
通常只有在电路电气发生故障才存在 SCL 一直处于低电平，除了硬件复位系统外，没有有效的方法来解决此问题，若使能 SCL 挂死中断，可查看 I2C_INTR_STAT[14] 检查 SCL 状态。

9.6.4. 编程指南

9.6.4.1. 主模式初始化流程



9.6.4.2. 从模式初始化流程



9.6.5. 寄存器列表

表 9–29 I2C 寄存器列表

偏移地址	缩写	寄存器名称	章节
0x000	I2C_CTL	I2C 控制	0x000 I2C_CTL
0x004	I2C_TAR	I2C 目标设备	0x004 I2C_TAR

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–29 I2C 寄存器列表 (续)

偏移地址	缩写	寄存器名称	章节
0x008	I2C_SAR	I2C 从机地址	0x008 I2C_SAR
0x00C	I2C_ACK_GEN_CALL	I2C 响应广播	0x00C I2C_ACK_GEN_CALL
0x010	I2C_DATA_CMD	I2C 数据命令	0x010 I2C_DATA_CMD
0x020	I2C_SS_SCL_HCNT	I2C 标准速度时钟高位计数	0x020 I2C_SS_SCL_HCNT
0x024	I2C_SS_SCL_LCNT	I2C 标准速度时钟低位计数	0x024 I2C_SS_SCL_LCNT
0x028	I2C_FS_SCL_HCNT	I2C 快速时钟高位计数	0x028 I2C_FS_SCL_HCNT
0x02C	I2C_FS_SCL_LCNT	I2C 快速时钟低位计数	0x02C I2C_FS_SCL_LCNT
0x030	I2C_SDA_HOLD	I2C SDA 保持时间	0x030 I2C_SDA_HOLD
0x034	I2C_SDA_SETUP	I2C SDA 建立时间	0x034 I2C_SDA_SETUP
0x038	I2C_INTR_MASK	I2C 中断屏蔽	0x038 I2C_INTR_MASK
0x03C	I2C_INTR_CLR	I2C 中断清除	0x03C I2C_INTR_CLR
0x040	I2C_RAW_INTR_STAT	I2C 中断状态	0x040 I2C_RAW_INTR_STAT
0x048	I2C_ENABLE	I2C 使能	0x048 I2C_ENABLE
0x04C	I2C_ENABLE_STATUS	I2C 使能状态	0x04C I2C_ENABLE_STATUS
0x050	I2C_STATUS	I2C 状态	0x050 I2C_STATUS
0x054	I2C_TX_ABRT_SOURCE	I2C 发送停止源	0x054 I2C_TX_ABRT_SOURCE
0x090	I2C_RX_TL	I2C 接收阈值	0x090 I2C_RX_TL
0x094	I2C_TX_TL	I2C 发送阈值	0x094 I2C_TX_TL
0x098	I2C_TXFLR	I2C 发送 FIFO 水位	0x098 I2C_TXFLR
0x09C	I2C_RXFLR	I2C 接收 FIFO 水位	0x09C I2C_RXFLR
0x0A0	I2C_SCL_STUCK_TIMEOUT	I2C SCL 挂死超时	0x0A0 I2C_SCL_STUCK_TIMEOUT
0x0A4	I2C_SDA_STUCK_TIMEOUT	I2C SDA 挂死超时	0x0A4 I2C_SDA_STUCK_TIMEOUT
0x0B0	I2C_FS_SPIKELEN	I2C 快速模式毛刺抑制时长	0x0B0 I2C_FS_SPIKELEN
0x0FC	VERSION	I2C 版本号	0x0FC VERSION

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.6. 寄存器描述

9.6.6.1. 0x000 I2C_CTL

默认值：0x0000006F			I2C 控制 （I2C Control）
位域	类型	默认值	描述
31:11	–	–	–
10	R/W	0x0	BUS_CLEAR_FEATURE_CTL 总线清除控制 • 0：BUS_CLEAR_FEATURE 禁止 • 1：BUS_CLEAR_FEATURE 使能 此位置 1，SDA 挂死机制使能以及 SCL_STUCK_AT_LOW 中断可触发 仅主模式有效
9	R/W	0x0	RX_FIFO_FULL_HLD_CTL RX_FIFO 满状态保持总线控制，仅在 主模式下： • 0：RX_FIFO 满状态时数据溢出 • 1：RX_FIFO 满状态时保持总线
8	R/W	0x0	TX_EMPTY_CTL TX_EMPTY 中断控制 • 0：TX_EMPTY 中断行为 0 • 1：TX_EMPTY 中断行为 1 （详细描述见 I2C_INTR_STAT[4]）
7	R/W	0x0	STOP_DET_IFADDRESSED STOP_DET 中断控制，在从模式下： • 0：不管被寻址与否，都发出 STOP_DET 中断 • 1：仅在被寻址时发出 STOP_DET 中断 **注：** 此位设为 1 时，且在 GEN_CALL 下，即使响应也不会发出 STOP_DET 中断
6	R/W	0x1	RESTART_ENABLE 重开始使能控制 • 0：主模式 RESTART 禁止 • 1：主模式 RESTART 使能 主设备 发送 RESTART 信号控制，一些旧从设备不支持处理 RESTART 信号。当 RESTART 禁止时，主设备 被禁止执行以下功能：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000006F			I2C 控制（I2C Control）
位域	类型	默认值	描述
			• 发送 START 字节 • 使用 10bit 寻址模式进行读操作
5:4	R/W	0x2	SPEED_MODE_SELECT 速率模式选择 • 1：标准模式（100 Kb/s） • 2：快速模式（<=400 Kb/s） 此位只能写 1 或者 2。
3	R/W	0x1	10BITADDR_SELECT_SLAVE 从模式被寻址 bit 选择 • 0：7 bits 寻址模式 • 1：10 bits 寻址模式
2	R/W	0x1	10BITADDR_SELECT_MASTER 主模式寻址 bit 选择 • 0：7 bits 寻址模式 • 1：10 bits 寻址模式
1	R/W	0x1	SLAVE_MODE_DISABLE 从模式使能控制 • 0：从模式使能 • 1：从模式禁止 当 I2C_CTL[0]设置为 1 时，此位也需设置为 1。I2C_CTL [0]设置为 0 时，此位也设置为 0。
0	R/W	0x1	MASTER_MODE_ENABLE 主模式使能控制 • 0：主模式禁止 • 1：主模式使能 当 I2C_CTL [1]设置为 1 时，此位也需设置为 1。I2C_CTL [1]设置为 0 时，此位也设置为 0。

9.6.6.2. 0x004 I2C_TAR

默认值：0x0000005A			I2C 目标设备（I2C Target）
位域	类型	默认值	描述
31:12	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000005A			I2C 目标设备（I2C Target）
位域	类型	默认值	描述
11	R/W	0	GEN_CALL_CTL • 0：GEN_CALL 模式禁止 • 1：GEN_CALL 模式使能 此位配 1，当 bit[10]为 0 时，主设备进行广播模式寻址，无视 bit[9:0]中的目标地址，进行 GEN_CALL 模式，GEN_CALL 模式只允许进行写操作，尝试读操作会导致 TX_ABRT（I2C_INTR_STAT[6]）中断产生。当 bit[10]为 1 时，start 字节使能时，主设备先发起 start 字节，再进行目标寻址。
10	R/W	0	START_BYTE_CTL Start 字节控制 • 0：start 字节禁止 • 1：start 字节使能
9:0	R/W	0x5A	I2C_TAR 目标地址 主设备依此目标地址寻址建立通信。如果 I2C_TAR 和 I2C_SAR 相同，则存在回环，但是 FIFO 在主设备与从设备之间共享，因此双向传输是不可行的，只能单向传输。主设备不能传输数据给自己，只能传输给从设备。 当进行 GEN_CALL 时，无视此地址。

9.6.6.3. 0x008 I2C_SAR

默认值：0x0000005A			I2C 从机地址（I2C Slave Address）
位域	类型	默认值	描述
31:10	–	–	–
9:0	R/W	0x5A	I2C_SAR 从模式被寻址的地址 当为 7 bit 寻址时，只有 bit[6:0]有效。此位仅在 I2C 禁止时可写（I2C_ENABLE[0]写 0），其它时间写入无效。

9.6.6.4. 0x00C I2C_ACK_GEN_CALL

默认值：0x00000001			I2C 响应广播（I2C Acknowledge General Call）
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x1	ACK_GEN_CALL

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			I2C 响应广播（I2C Acknowledge General Call）
位域	类型	默认值	描述
			GEN_CALL 应答状态。 • 0：接收到 GEN_CALL 地址后不应答 • 1：接收到 GEN_CALL 地址后应答

9.6.6.5. 0x010 I2C_DATA_CMD

默认值：0x00000000			I2C 数据命令（I2C Data Command）
位域	类型	默认值	描述
31:11	–	–	–
10	W	0x0	RESTART 重开始行为控制 • 0：当传输方向与上一个传输命令的方向不同时。如果 RESTART_ENABLE(I2C_CTL[6]) 为 1，发出 RESTART 信号；如果 RESTART_ENABLE (I2C_CTL[6]) 为 0，则在发送一个 STOP 信号后接着发送一个 START 信号。 • 1：无论当前数据传输方向与上一个传输命令的方向是否相同。如果 RESTART_ENABLE(I2C_CTL[6]) 为 1，发出 RESTART 信号；如果 RESTART_ENABLE (I2C_CTL[6]) 为 0，则在发送一个 STOP 信号后接着发送一个 START 信号。
9	W	0x0	STOP STOP 命令控制 • 0：一个 byte 传输完后不接着 STOP 信号 • 1：一个 byte 传输完后接着 STOP 信号
8	W	0x0	CMD 操作命令，仅在主模式下有效 • 0：主模式写操作命令 • 1：主模式读操作命令 **注：** 如果在收到 RD_REQ 请求后此位写 1，则产生 TX_ABRT 中断。
7:0	R/W	0x0	DAT 数据缓冲区 发送数据时，数据需写入此位段。接收数据时，数据亦接收到此位段。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.6.6. 0x020 I2C_SS_SCL_HCNT

默认值：0x00000060			I2C 标准速度时钟高位计数（I2C Standard SCL High Count）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x60	I2C_SS_SCL_HCNT 标准速率模式下 SCL 高电平持续时间计数。 此位仅在 I2C 禁止时可写（I2C_ENABLE[0] 写 0），其它时间写入无效。最小值为 0x6，写入小于 0x6 的数值无效。 计算方法： • 标准速率 SCL 高电平最小时间：4000 ns • 标准速率 SCL 低电平最小时间：4700 ns 以标准速度模式为例： • SCL 高电平时间 = (I2C_SS_SCL_HCNT + I2C_FS_SPIKELEN + 8) * I2C_clk_period • I2C_clk_period 为 I2C 模块输入时钟周期

9.6.6.7. 0x024 I2C_SS_SCL_LCNT

默认值：0x00000070			I2C 标准速度时钟低位计数（I2C Standard SCL Low Count）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x70	I2C_SS_SCL_LCNT 标准速率模式下 SCL 低电平持续时间计数。 此位仅在 I2C 禁止时可写（I2C_ENABLE[0] 写 0），其它时间写入无效。最小值为 0x8，写入小于 0x8 的数值无效。 计算方法： • 标准速率 SCL 高电平最小时间：4000 ns • 标准速率 SCL 低电平最小时间：4700 ns 以标准速度模式为例 • SCL 低电平时间 = (I2C_SS_SCL_LCNT + 1) * I2C_clk_period • I2C_clk_period 为 I2C 模块输入时钟周期。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.6.8. 0x028 I2C_FS_SCL_HCNT

默认值：0x0000000F			I2C 快速时钟高位计数（I2C Fast SCL High Count）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0xF	I2C_FS_SCL_HCNT 快速模式下 SCL 高电平持续时间计数。 此位仅在 I2C 禁止时可写（I2C_ENABLE[0]写 0），其它时间写入无效。最小值为 0x6，写入小于 0x6 的数值无效。 计算方法： • 快速 SCL 高电平最小时间：600ns • 快速 SCL 低电平最小时间：1300ns 以快速模式为例 • SCL 高电平时间 = (I2C_FS_SCL_HCNT + I2C_FS_SPIKELEN + 8) * I2C_clk_period • I2C_clk_period 为 I2C 模块输入时钟周期

9.6.6.9. 0x02C I2C_FS_SCL_LCNT

默认值：0x0000001F			I2C 快速时钟低位计数（I2C Fast SCL Low Count）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x1F	I2C_FS_SCL_LCNT 快速模式下 SCL 低电平持续时间计数。此位仅在 I2C 禁止时可写（I2C_ENABLE[0]写 0），其它时间写入无效。最小值为 0x8，写入小于 0x8 的数值无效。 计算方法： • 快速 SCL 高电平最小时间：600ns • 快速 SCL 低电平最小时间：1300ns 以快速模式为例 • SCL 低电平时间 = (I2C_FS_SCL_LCNT + 1) * I2C_clk_period • I2C_clk_period 为 I2C 模块输入时钟周期

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.6.10. 0x030 I2C_SDA_HOLD

默认值：0x00000001			I2C SDA 保持时间（I2C SDA Hold Time）
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W	0x0	I2C_SDA_RX_HOLD I2C 接收时设置所需的 SDA 保持时间，以 I2C_clk 周期为单位
15:0	R/W	0x1	I2C_SDA_TX_HOLD I2C 发送时设置所需的 SDA 保持时间，以 I2C_clk 周期为单位

9.6.6.11. 0x034 I2C_SDA_SETUP

默认值：0x00000002			I2C SDA 建立时间（I2C SDA Setup Time）
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x2	I2C_SDA_SETUP SDA 设置时间，数值为（该值-1），以 I2C_clk 周期为单位。 如默认值为 (2-1)个 cycle 建议如果需要延迟 1000 ns，则对于 10 Mhz 的 I2C，时钟频率此字段设为 11，此字段最小值设 2

9.6.6.12. 0x038 I2C_INTR_MASK

默认值：0x000048FF			I2C 中断屏蔽（I2C Interrupt Mask）
位域	类型	默认值	描述
31:15	–	–	–
14	R/W	0x1	M_SCL_STUCK_AT_LOW • 0：中断屏蔽 • 1：中断未屏蔽
13	R/W	0x0	M_MASTER_ON_HOLD • 0：中断屏蔽 • 1：中断未屏蔽
12	–	–	–
11	R/W	0x1	M_GEN_CALL

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000048FF			I2C 中断屏蔽（I2C Interrupt Mask）
位域	类型	默认值	描述
			• 0：中断屏蔽 • 1：中断未屏蔽
10	R/W	0x0	M_START_DET • 0：中断屏蔽 • 1：中断未屏蔽
9	R/W	0x0	M_STOP_DET • 0：中断屏蔽 • 1：中断未屏蔽
8	R/W	0x0	M_ACTIVITY • 0：中断屏蔽 • 1：中断未屏蔽
7	R/W	0x1	M_RX_DONE • 0：中断屏蔽 • 1：中断未屏蔽
6	R/W	0x1	M_TX_ABRT • 0：中断屏蔽 • 1：中断未屏蔽
5	R/W	0x1	M_RD_REQ • 0：中断屏蔽 • 1：中断未屏蔽
4	R/W	0x1	M_TX_EMPTY • 0：中断屏蔽 • 1：中断未屏蔽
3	–	–	–
2	R/W	0x1	M_RX_FULL • 0：中断屏蔽 • 1：中断未屏蔽
1	–	–	–
0	R/W	0x1	M_RX_UNDER

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000048FF			I2C 中断屏蔽（I2C Interrupt Mask）
位域	类型	默认值	描述
			• 0：中断屏蔽 • 1：中断未屏蔽

9.6.6.13. 0x03C I2C_INTR_CLR

默认值：0x00000000			I2C 中断清除（I2C Interrupt Clear）
位域	类型	默认值	描述
31:15	–	–	–
14	R/W1C	0x0	CLR _SCL_STUCK_AT_LOW • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT
13	R/W1C	0x0	CLR _M_MASTER_ON_HOLD • 0：中断未激活 • 1：写 1 清零
12	–	–	–
11	R/W1C	0x0	CLR _GEN_CALL • 0：中断未激活 • 1：写 1 清零 ACK 需持续一个 SCL 周期，在此期间无法对 GEN_CALL 中断清零详细描述见 I2C_INTR_STAT
10	R/W1C	0x0	CLR _START_DET • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT
9	R/W1C	0x0	CLR _STOP_DET • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT
8	R/W1C	0x0	CLR _ACTIVITY • 0：中断未激活 • 1：写 1 清零

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 中断清除（I2C Interrupt Clear）
位域	类型	默认值	描述
			详细描述见 I2C_INTR_STAT
7	R/W1C	0x0	CLR _RX_DONE • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT
6	R/W1C	0x0	CLR _TX_ABRT • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT
5	R/W1C	0x0	CLR _RD_REQ • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT
4:1	–	–	–
0	R/W1C	0x0	CLR _RX_UNDER • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT

9.6.6.14. 0x040 I2C_RAW_INTR_STAT

默认值：0x00000000			I2C 中断状态（I2C Interrupt Status）
位域	类型	默认值	描述
31:15	–	–	–
14	R	0x0	SCL_STUCK_AT_LOW • 0：中断未触发 • 1：中断触发 指示 SCL 处于低电平的持续时间是否为 I2C_SCL_STUCK_TIMEOUT 设置的时间，需配置 I2C_CTL[10]为 1
13	R	0x0	MASTER_ON_HOLD • 0：中断未触发 • 1：中断触发

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 中断状态（I2C Interrupt Status）
位域	类型	默认值	描述
			指示 主设备是否保持总线并且 TX FIFO 为空，硬件自动清零
12	–	–	–
11	R	0x0	GEN_CALL • 0：中断未触发 • 1：中断触发 仅在接收到 GEN_CALL 地址并且回复 ACK 时触发。
10	R	0x0	START_DET • 0：中断未触发 • 1：中断触发 指示主或者 从模式下，是否检测到一个 START 信号
9	R	0x0	STOP_DET • 0：中断未触发 • 1：中断触发 指示 主或者从 模式下，是否检测到一个 STOP 信号。 在 从模式下：当 I2C_CON[7]（STOP_DET_IFADDRESSED）设为 1，中断 STOP_DET 仅在寻址模式下触发，GEN_CALL 模式下不触发。当 I2C_CON[7]（STOP_DET_IFADDRESSED）设为 0，中断 STOP_DET 不管是否被寻址都会触发。
8	R	0x0	ACTIVITY • 0：中断未触发 • 1：中断触发 指示 I2C 捕获活动状态并且一直保持为 1 直到被清零，清除此位有 3 种方式： • 关闭 I2C • I2C_INTR_CLR[8]写 1 清零 • 系统复位 一旦此位被设为 1，即使 I2C 处于空闲状态，也会保持直到以上其中一种方式清零
7	R	0x0	RX_DONE • 0：中断未触发 • 1：中断触发 当 I2C 作为从设备发送数据时，若主设备不再回复一个 ACK，则此位设为 1。此中断在传输的最后一个字节发生，指示传输结束
6	R	0x0	TX_ABRT • 0：中断未触发 • 1：中断触发

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 中断状态（I2C Interrupt Status）
位域	类型	默认值	描述
			指示 I2C 作为发送者无法完成对发送 FIFO 内容的预期操作。主和从模式都可发生此中断。当此中断发生时，I2C_TX_ABRT_SOURCE 寄存器指示发生停止发送的原因
5	R	0x0	RD_REQ • 0：中断未触发 • 1：中断触发 当此位设为 1 时，表明在 从模式下，主设备在尝试读取 I2C 的数据。I2C 将总线保持为等待状态，直到此中断被服务，这意味这从设备已经被主设备寻址。当中断发生时，处理器必须响应此中断，将请求的数据写入 I2C_DATA_CMD 寄存器。
4	R	0x0	TX_EMPTY • 0：中断未触发 • 1：中断触发 TX_EMPTY_CTL 设为 0：当发送缓冲器小于等于 I2C_TX_TL 寄存器设定的阈值时，此位设为 1。 TX_EMPTY_CTL 设为 1：当发送缓冲器小于等于 I2C_TX_TL 寄存器设定的阈值时，并且最新命令的地址/数据从内部的移位寄存器传输完成，此位设为 1。 当缓冲器数据量超过 I2C_TX_TL 寄存器设定值硬件会自动清零。
3	–	–	–
2	R	0x0	RX_FULL • 0：中断未触发 • 1：中断触发 当接收缓冲器达到或超过 I2C_RX_TL 寄存器设定的阈值时，此位设 1。当缓冲器深度低于阈值，硬件自动清零。
1	–	–	–
0	R	0x0	RX_UNDER（接收下溢出） • 0：中断未触发 • 1：中断触发 如果接收缓冲器为空时，通过 I2C_DATA_CMD 读取数据则设为 1。

9.6.6.15. 0x048 I2C_ENABLE

默认值：0x00000000			I2C 使能（I2C Enable）
位域	类型	默认值	描述
31:4	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 使能（I2C Enable）
位域	类型	默认值	描述
3	R/W	0x0	SDA_STUCK_RECOVERY_ENABLE SDA 挂死恢复使能控制 • 0: 主模式禁止 SDA 挂死恢复机制 • 1: 主模式使能 SDA 挂死恢复机制 如果 SDA 挂死状态由 I2C_TX_ABRT_SOURCE[17] 指示的 TX_ABORT 中断，然后此位发起一个恢复机制，即发送 9 个 SCL 时钟和一个 STOP 信号释放 SDA 线，之后此位清零
2	–	–	–
1	R/W	0x0	ABORT， 传输停止控制 • 0：不发起传输停止或者传输停止已完成 • 1：停止正在进行的操作 软件设置此位可以停止主模式下的传输。只有在 ENABLE 设为 1 的情况下才能对此位操作，否则操作无效。一旦 ABORT 设为 1，软件则无法清除。响应一个 ABORT，控制器在当前传输完成后发出 STOP 信号并且冲刷 TX FIFO，然后在完成停止操作后设置 TX_ABORT 中断（I2C_INTR_STAT[6]）
0	R/W	0x0	ENABLE I2C 使能控制 • 0：I2C 禁止 • 1：I2C 使能

9.6.6.16. 0x04C I2C_ENABLE_STATUS

默认值：0x00000000			I2C 使能状态（I2C Enable Status）
位域	类型	默认值	描述
31:3	–	–	–
2	R	0x0	SLV_RX_DATA_LOST 从模式接收数据丢失。 • 0：从模式接收数据不丢失 • 1：从模式接收数据丢失 指示从模式接收下是否由于 I2C_ENABLE[0]由 1 设为 0 导致至少一个数据丢失。
1	R	0x0	SLV_DISABLED_WHILE_BUSY 从模式禁用时状态

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 使能状态（I2C Enable Status）
位域	类型	默认值	描述
			• 0：从模式活跃时禁用 • 1：从模式空闲时禁用 指示由于 I2C_ENABLE[0]由 1 设为 0 时，导致活跃或者潜在的 从设备操作被停止。
0	R	0x0	I2C_EN_STATUS I2C 使能状态 • 0：I2C 禁止状态 • 1：I2C 使能状态

9.6.6.17. 0x050 I2C_STATUS

默认值：0x00000006			I2C 状态（I2C Status）
位域	类型	默认值	描述
31:12	–	–	–
11	R	0x0	SDA_STUCK_NOT_RECOVERED SDA 挂死未恢复 • 1：SDA 挂死触发恢复机制后未恢复 • 0：SDA 挂死触发恢复机制后已恢复 此位仅在主模式有效，从模式无效
10	R	0x0	SLV_HOLD_RX_FIFO_FULL 从设备因 RX FIFO 为满保持总线 • 0：从设备未保持总线或者总线保持非因 RX FIFO 为满 • 1：RX FIFO 为满，从设备保持总线 指示当 RX FIFO 为满并且接收额外的字节数据，从设备则保持总线停止接收。
9	R	0x0	SLV_HOLD_TX_FIFO_EMPTY 从设备因 TX FIFO 为空保持总线 • 0：从设备未保持总线或者总线保持非因 TX FIFO 为空 • 1：TX FIFO 为空，从设备保持总线 指示当从设备收到读请求而 TX FIFO 为空，从设备则保持总线直到 TX FIFO 有数据响应读请求
8	R	0x0	MST_HOLD_RX_FIFO_FULL 主设备因 RX FIFO 为满保持总线 • 0：主设备未保持总线或者总线保持非因 RX FIFO 为满 • 1：RX FIFO 为满，主设备保持总线

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000006			I2C 状态（I2C Status）
位域	类型	默认值	描述
			指示当 RX FIFO 为满并且接收额外的字节数据，主设备则保持总线停止接收。
7	R	0x0	MST_HOLD_TX_FIFO_EMPTY 主设备因 TX FIFO 为空保持总线 • 0：主设备未保持总线或者总线保持非因 TX FIFO 为空 • 1：TX FIFO 为空，主设备保持总线 指示当 TX FIFO 为空并且最后一个字节数据没有 STOP 信号，主设备则保持总线停止发送。
6	R	0x0	SLV_ACTIVITY 从模式状态 • 0：从模式空闲状态 • 1：从模式活跃状态 当从模式处于活跃状态，此位置 1
5	R	0x0	MST_ACTIVITY 主模式状态 • 0：主模式空闲状态 • 1：主模式活跃状态 当主模式有限状态机处于活跃状态，此位置 1
4	R	0x0	RFF（RX FIFO FULL） 接收 FIFO 为满状态标志 • 0：接收 FIFO 非满 • 1：接收 FIFO 为满 当接收 FIFO 包含一个或多个数据时，此位置为 0。FIFO 为满时为 1
3	R	0x0	RFNE（RX FIFO NOT EMPTY） 接收 FIFO 非空状态标志 • 0：接收 FIFO 为空 • 1：接收 FIFO 非空 当接收 FIFO 包含一个或多个数据时，此位置 1。FIFO 为空时清零
2	R	0x1	TFE（TX FIFO EMPTY） 发送 FIFO 为空状态标志 • 0：发送 FIFO 非空 • 1：发送 FIFO 为空 当发送 FIFO 为空时，此位置 1。当 FIFO 包含一个或多个数据时清零。此位不请求中断

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000006			I2C 状态（I2C Status）
位域	类型	默认值	描述
1	R	0x1	TFNF（TX FIFO NOT FULL） 发送 FIFO 非满状态标志 • 0：发送 FIFO 为满 • 1：发送 FIFO 非满 当发送 FIFO 包含一个或多个数据时，此位置 1。FIFO 为满时清零
0	R	0x0	ACTIVITY I2C 状态 • 0：I2C 处于空闲状态 • 1：I2C 处于活跃状态

9.6.6.18. 0x054 I2C_TX_ABRT_SOURCE

默认值：0x00000000			I2C 发送停止源（I2C Transport Abort Source）
位域	类型	默认值	描述
31:23	R	0x0	TX_FLUSH_CNT。 此位域指示由于 TX_ABRT 中断而冲刷的 TX FIFO 数据命令数。
22:18	–	–	–
17	R	0x0	ABRT_SDA_STUCK_AT_LOW • 0：不生成停止操作。 • 1：生成停止操作。 仅在主模式有效，主设备检测 SDA 持续低电平的时间超过 I2C_SDA_STUCK_TIMEOUT 设置的阈值。
16	R	0x0	ABRT_USER_ABRT • 0：不生成停止操作。 • 1：生成停止操作。 仅在 主模式有效，主设备检测到传输中止 (I2C_ENABLE[1])，生成停止操作。
15	R	0x0	ABRT_SLVRD_INTX • 0：不生成停止操作 。 • 1：生成停止操作。 从模式下正在进行发送数据给远程主设备，此时用户在 I2C_CMD_DATA[8] 写 1，则产生停止操作。
14	R	0x0	ABRT_SLV_ARBLOST

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 发送停止源（I2C Transport Abort Source）
位域	类型	默认值	描述
			• 0：不生成停止操作。 • 1：生成停止操作。 指示在向远程主设备传输时，从模式丢失总线，同时 I2C_TX_ABRT_SOURCE[12] 设 1，生成停止操作。
13	R	0x0	ABRT_SLVFLUSH_TXFIFO • 0：不生成停止操作 。 • 1：生成停止操作。 指示从模式已接收到读取命令，并且某些数据存在于 TX FIFO 中，因此 从模式发出 TX_ABRT 中断以刷新 TX FIFO 中的旧数据，则生成停止操作。
12	R	0x0	ABRT_LOST • 0：不生成停止操作。 • 1：生成停止操作。 指示主模式失去仲裁，或者设置了 I2C_TX_ABRT_SOURCE[14],则从模式失去仲裁，生成停止操作。
11	R	0x0	ABRT_MASTER_DIS • 0：不生成停止操作。 • 1：生成停止操作。 指示用户在主模式禁用的情况下发起一个 主模式操作，则生成停止操作。
10	R	0x0	ABRT_10B_RD_NORSTRT • 0：不生成停止操作。 • 1：生成停止操作。 指示当 RESTART 禁止时（I2C_CTL[6]设 0），主设备在 10bit 寻址模式发送一个读操作，则生成停止操作。
9	R	0x0	ABRT_SBYTE_NORSTRT • 0：不生成停止操作 。 • 1：生成停止操作。 指示在 RESTART 禁止时（I2C_CTL[6]设 0）用户发送一个 START 字节清除此位，需修复造成此位生成停止操作的源，RESTART 必须先使能（I2C_CTL[6]设 1），I2C_TAR[11]或者 I2C_TAR[10]必须清除。一旦此位的源被修复，此位就可以读取清零。若在修复源之前尝试读取此位清零，则此位在一个周期内清除，随后重新赋值。
8	–	–	–
7	R	0x0	ABRT_SBYTE_ACKDET • 0：不生成停止操作。 • 1：生成停止操作。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 发送停止源 （I2C Transport Abort Source）
位域	类型	默认值	描述
			指示 主设备发送一个 START 字节并且被应答 （错误行为），则生成停止操作。
6	–	–	–
5	R	0x0	ABRT_GCALL_READ • 0：不生成停止操作 。 • 1：生成停止操作。 指示 I2C 发送一个 GEN_CALL 但是紧接着用户进行一个读操作 （I2C_DATA_CMD[8]写 1），则生成停止操作。
4	R	0x0	ABRT_GCALL_NOACK • 0：不生成停止操作。 • 1：生成停止操作。 指示主模式发出一个 GEN_CALL,而总线上没有从设备 应答，则生成停止操作。
3	R	0x0	ABRT_TXDATA_NOACK • 0：不生成停止操作 。 • 1：生成停止操作。 仅在 主模式，当发送一个地址并且收到应答，接着发送数据而没有收到应答，则生成停止操作。
2	R	0x0	ABRT_10ADDR2_NOACK • 0：不生成停止操作。 • 1：生成停止操作。 仅在主模式，当 10 bit 寻址模式发送第一个地址并且收到应答，接着发送第二个地址而没有收到应答，则生成停止操作。
1	R	0x0	ABRT_10ADDR1_NOACK • 0：不生成停止操作。 • 1：生成停止操作。 仅在主模式，当 10 bit 寻址模式发送第一个地址没有收到应答，则生成停止操作。
0	R	0x0	ABRT_7B_ADDR_NOACK • 0：不生成停止操作。 • 1：生成停止操作。 仅在 主模式，当 7 bit 寻址模式发送第一个地址没有收到应答，则生成停止操作。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.6.19. 0x090 I2C_RX_TL

默认值：0x00000000			I2C 接收阈值（I2C Receive Threshold）
位域	类型	默认值	描述
31:3	–	–	–
2:0	R/W	0x0	RX_TL 接收 FIFO 阈值深度。 控制触发 RX_FULL 中断的数据数量，接收数据数量大于等于此值时触发。有效范围为 0–7，硬件不允许该值设置为大于缓冲寄存器的最大深度。值 0 设置 1 项的阈值，值 7 设置 8 项的阈值。

9.6.6.20. 0x094 I2C_TX_TL

默认值：0x00000000			I2C 发送阈值（I2C Transport Threshold）
位域	类型	默认值	描述
31:3	–	–	–
2:0	R/W	0x0	TX_TL 发送 FIFO 阈值深度。 控制触发 TX_EMPTY 中断的数据数量，发送数据数量小于等于此值时触发。有效范围为 0–7，硬件不允许该值设置为大于缓冲寄存器的最大深度。值 0 设置 0 项的阈值，值 7 设置 7 项的阈值。

9.6.6.21. 0x098 I2C_TXFLR

默认值：0x00000000			I2C 发送 FIFO 水位（I2C Transport FIFO Level）
位域	类型	默认值	描述
31:4	–	–	–
3:0	R	0x0	TXFLR，显示发送 FIFO 数据量。

9.6.6.22. 0x09C I2C_RXFLR

默认值：0x00000000			I2C 接收 FIFO 水位（I2C Receive FIFO Level）
位域	类型	默认值	描述
31:4	–	–	–
3:0	R	0x0	RXFLR，接收 FIFO 数据量。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.6.23. 0x0A0 I2C_SCL_STUCK_TIMEOUT

默认值：0xFFFFFFFF			I2C SCL 挂死超时（I2C_SCL_STUCK_TIMEOUT）
位域	类型	默认值	描述
31:0	R/W	0xffff_ffff	I2C_SCL_STUCK_TIMEOUT SCL 挂死时间设置。 如果 I2C 检测 SCL 处于低的时间超过此位域设定的时间，则产生相应的中断（SCL_STUCK_AT_LOW）。仅在 I2C 禁止时（I2C_ENABLE[0] 设为 0）可配置，其它时间写入无效。

9.6.6.24. 0x0A4 I2C_SDA_STUCK_TIMEOUT

默认值：0xFFFFFFFF			I2C SDA 挂死超时（I2C_SDA_STUCK_TIMEOUT）
位域	类型	默认值	描述
31:0	R/W	0xffff_ffff	I2C_SDA_STUCK_TIMEOUT SDA 挂死时间设置。 如果 I2C 检测 SDA 处于低的时间超过此位域设定的时间，并且 I2C_ENABLE[3]设为 1，则触发 SDA 挂死恢复机制。

9.6.6.25. 0x0B0 I2C_FS_SPIKELEN

默认值：0x00000002			I2C 快速模式毛刺抑制时长（I2C_FS_SPIKELEN）
位域	类型	默认值	描述
31:0	R/W	0x2	I2C_FS_SPIKELEN I2C FS 模式毛刺抑制寄存器。 此位设置 SCL 与 SDA 线持续抑制毛刺的最长时间，以 I2C_clk 周期为单位。 此位只有在 I2C_ENABLE[0]设为 0 时可配置，其它时间配置无效。此位最小值为 1，硬件会阻止写入小于此值的配置，即写 0 则此位会被设为 1。

9.6.6.26. 0x0FC VERSION

默认值：0x00000100			I2C 版本号（VERSION）
位域	类型	默认值	描述
31:0	RO	0x00000100	Version (模块版本号) 采用 BCD 码显示，V1.0。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.7. Parallel Bus (PBUS)

Parallel Bus (PBUS) 模块功能主要实现了一组外部并行总线，可与外部 FPGA 和 SRAM 等元器件实现连接和高效通信，提高系统的灵活性和扩展性。此外，PBUS 模块支持 AHB 总线访问配置寄存器和外部设备，从而有效管理和控制与之相连的外部设备，确保数据的顺畅传输。通过合理的寄存器配置和使用约定的映射地址空间，PBUS 模块可提供更多的操作灵活性并提高系统性能。

9.7.1. 特性说明

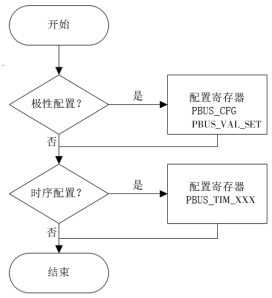
- 支持 AHB 总线访问配置寄存器和外部设备地址空间
- AHB 与 PBUS 仅支持 Single 操作，不支持 Burst 操作
- 16–bit 地址和数据总线复用
- 外部设备地址空间为 64 KB
- 每笔操作可实现 16 bit 数据读/ 写
- 可灵活配置 NCS/ NADV/ NWE/ NOE/ AD 信号时序
- 可支持 DMA 对外部设备地址空间进行读写访问

9.7.2. 功能描述

PBUS 可通过映射地址空间 0x1080_0000~0x1080_ffff 进行 PBUS 外设的读写访问：

- 如果直接使用寄存器默认值，则只需使能 CMU 模块时钟以及松开复位，即可实现基本操作。
- 用户也可以根据需要配置寄存器 0x000 PBUS_CFG0、0x004 PBUS_CFG1 和 0x008 PBUS_CFG2 的相关参数，实现更多自定义的操作选项。

PBUS 详细使用流程如下图所示：



关于详细的时序配置描述，可查看总线时序与配置说明。

关于 PBUS 工作流程的详细说明，可查看 PBUS 工作流程。

关于寄存器的参数配置，可查看寄存器描述。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.7.2.1. 总线时序与配置说明

PBUS 模块的时钟周期，均指内部 PBUS CLK 周期。PBUS CLK 从 HCLK 时钟分频得到，通过配置 CLK_DIV 字段可以从 HCLK 进行 2/ 4/ 8 分频，从而获得灵活的时钟配置选项，来适应不同的操作需求。

PBUS 每个信号含义如下所示：

表 9–30 PBUS 信号描述

信号名称	输入/输出	信号描述
CLK	O	外部总线时钟信号被访问外设不需要时钟信号，工作在异步模式；被访问外设需要时钟信号，则工作在同步模式。
NCS	O	外设片选信号，默认低电平有效
NADV	O	总线地址有效信号，默认低电平有效。电平为低时，指示 AD[15:0] 为地址。
NWE	O	总线读写控制信号，默认低电平为写，高电平为读。
NOE	O	外设输出使能信号，默认低电平有效。有效时允许外设往 AD[15:0] 输出读数据信号。
AD[15:0]	I/O	地址/ 数据总线 此总线 16–bit 位宽，地址与数据复用，并且可传输读写双向数据可访问地址空间为 64K，映射地址为 0x1080_0000~0x1080_ffff。

9.7.2.1.1. 并行接口组合配置

在下列时序示例中，每一个信号可调整以下类别的参数：

• THxx：信号保持的 BUS CLK 周期数，包括但不限于 TH_CS、TH_ADV、TH_WE、TH_AD 和 TH_WD。

• TDxx ：信号有效时刻点相对 NCS 有效时刻点的延迟，包括但不限于 TD_ADV、TD_WE 、TD_AD 和 TD_WD。

图 9–21 : 最小延迟为两次操作之间的最小延迟：NCS 信号除了有一个 TH_CS 参数之外，还有一个规定了两次 NCS 有效的最短时间间隔参数 TD_CS，表示两次传输之间必须保持一定的间隔，避免两次传输之间 AD[15:0] 信号冲突。

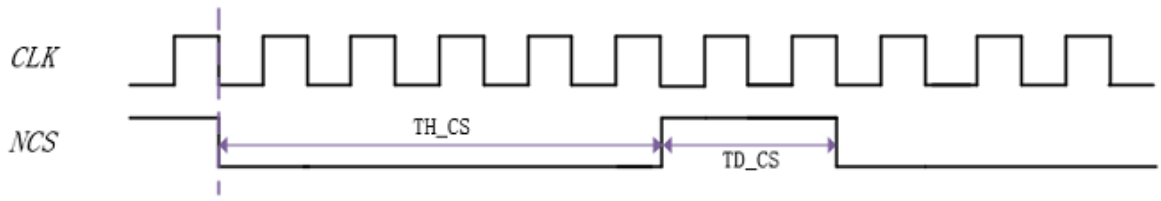


图 9–21 最小延迟

地址/ 数据总线写时序

调整以下参数，可灵活配置具体的输出时序。图 9–22 : 地址/数据总线写时序示例中给出了一组参数配置示例：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- CS_PRE = 0,CS_PHA0 = 8,CS_POST = 1
- CS_IDLE_VAL = 1,CS_PRE_VAL = 1,CS_PHA0 = 0,CS_POST = 1
- ADV_PRE = 1,ADV_PHA0 = 2,ADV_POST = 1
- ADV_IDLE_VAL = 1,ADV_PRE_VAL = 1,ADV_PHA0 = 0,ADV_POST = 1
- WE_PRE = 1,WE_PHA0 = 6,WE_WAIT = 0,WE_PHA1 = 0
- WE_IDLE_VAL = 1,WE_PRE_VAL = 1,WE_PHA0_VAL = 0
- ADDR_PRE = 1,ADDR_PHA0 = 2
- DATA_PRE = 1,DATA_PHA0 = 2

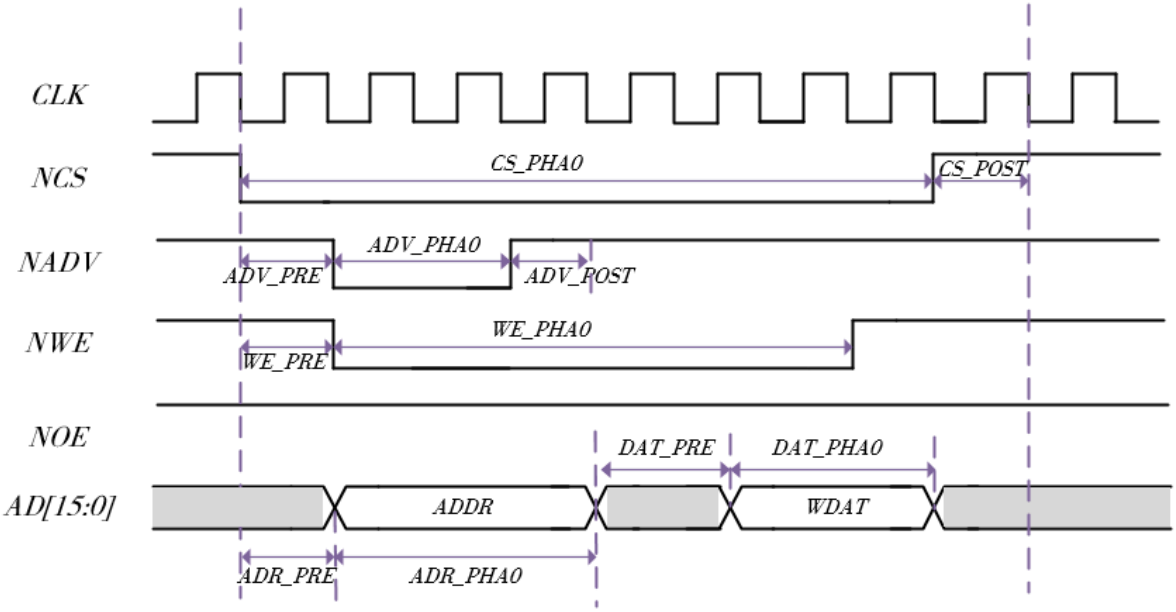


图 9–22 地址/数据总线写时序示例

地址/ 数据总线读时序

调整以下参数，可灵活配置具体的输出时序。图 9–23 : 地址/数据总线读时序示例中给出了一组参数配置示例：

- CS_PRE = 0,CS_PHA0 = 8,CS_POST = 1
- CS_IDLE_VAL = 1,CS_PRE_VAL = 1,CS_PHA0 = 0,CS_POST = 1
- ADV_PRE = 1,ADV_PHA0 = 2,ADV_POST = 1
- ADV_IDLE_VAL = 1,ADV_PRE_VAL = 1,ADV_PHA0 = 0,ADV_POST = 1
- OE_PRE = 5,OE_PHA0 = 2,OE_WAIT = 0,OE_PHA1 = 0
- OE_IDLE_VAL = 1,OE_PRE_VAL = 1,OE_PHA0_VAL = 0
- ADDR_PRE = 1,ADDR_PHA0 = 3

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

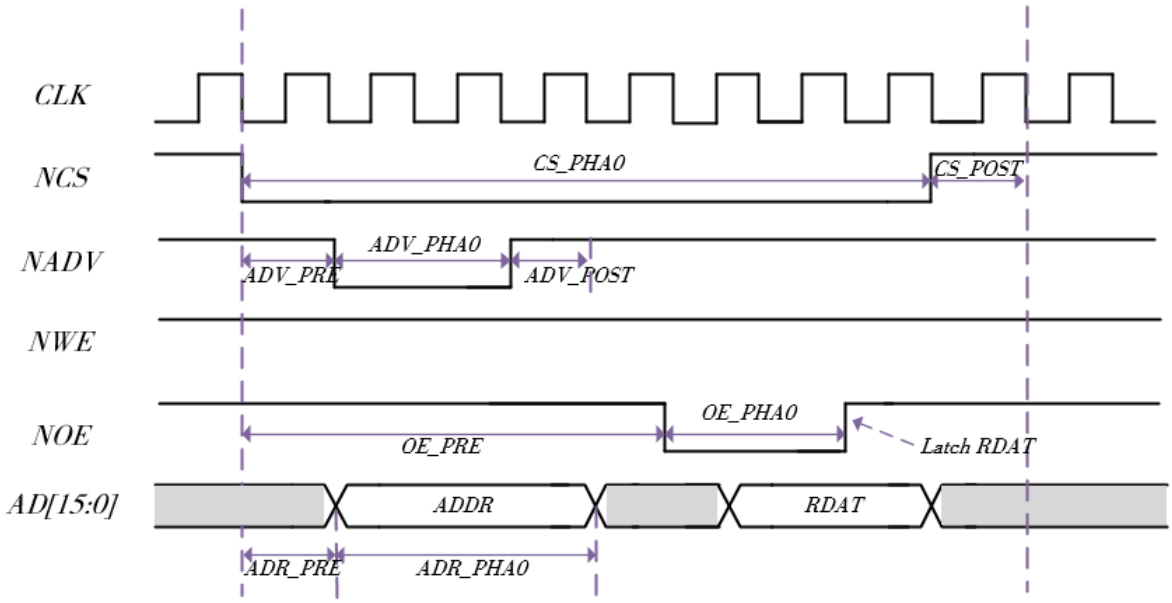


图 9–23 地址/数据总线读时序示例

9.7.2.2. PBUS 工作流程

写操作：Check TD_CS →

- NCS 有效 → Check TH_CS → NCS 无效
- Check TD_ADV → NADV 有效 → Check TH_ADV → NADV 无效
- Check TD_WE → NWE 有效 → Check TH_WE → NWE 无效
- Check TD_AD → ADDR 输出 → Check TH_AD → 关闭 ADDR 输出，同时 Check TD_WD → WDAT 输出 → Check TH_WD → 关闭 WDAT 输出

读操作：Check TD_CS →

- NCS 有效 → Check TH_CS → NCS 无效
- Check TD_ADV → NADV 有效 → Check TH_ADV → NADV 无效
- Check TD_AD → ADDR 输出 → Check TH_AD → 关闭 ADDR 输出，同时 Check TD_OE → NOE 有效 → Check TH_OE → NOE 无效，同时锁存 RDAT

9.7.3. 寄存器列表

表 9–31 PBUS 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	PBUS_CFG0	PBUS 配置 0	0x000 PBUS_CFG0
0x004	PBUS_CFG1	PBUS 配置 1	0x004 PBUS_CFG1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–31 PBUS 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x008	PBUS_CFG2	PBUS 配置 2	0x008 PBUS_CFG2
0xFFC	VERSION	版本寄存器	0xFFC VERSION

9.7.4. 寄存器描述

9.7.4.1. 0x000 PBUS_CFG0

默认值：0x00000001			PBUS 配置 0（PBUS_Configuration_0）
位域	类型	默认值	描述
31:12	–	–	–
11	R/W	0	NOE_POL 外设输出使能极性控制 用于控制外设输出使能 NOE 的输出极性。 • 0：NOE 低电平有效 • 1：NOE 高电平有效
10	R/W	0	NWE_POL 读写指示信号极性控制 用于控制读写指示 NWE 的输出极性。 • 0：NWE 低电平为写，高电平为读 • 1：NWE 高电平为写，低电平为读
9	R/W	0	NADV_POL 地址有效信号极性控制 用于控制地址有效 NADV 的输出极性。 • 0：NADV 低电平有效 • 1：NADV 高电平有效
8	R/W	0	NCS_POL 外设片选信号极性控制 用于控制外设片选 NCS 的输出极性。 • 0：NCS 低电平有效 • 1：NCS 高电平有效
7:6	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			PBUS 配置 0（PBUS_Configuration_0）
位域	类型	默认值	描述
5	R/W	0	CLK_POL 总线时钟极性控制 用于控制 CLK 的输出极性 • 0：控制信号与地址/数据总线在下降沿发生跳变 • 1：控制信号与地址/数据总线在上升沿发生跳变。
4	R/W	0	CLK_OE 总线时钟输出使能 • 0：禁止时钟信号输出，被访问外设不需要时钟信号，工作在异步模式 • 1：使能时钟信号输出，被访问外设需要时钟信号，工作在同步模式。 当总线工作在同步模式（Sync）时，需要通过此字段使能总线时钟信号输出。
3:2	–	–	–
1:0	R/W	0x1	CLK_DIV 总线时钟分频 总线时钟 PBUS CLK 从模块 AHB 总线的 HCLK 经过分频产生 • 0：未定义 • 1：HCLK/2 • 2：HCLK/4 • 3：HCLK/8 此字段控制总线时钟的分频系数。

9.7.4.2. 0x004 PBUS_CFG1

默认值：0x26310802			PBUS 配置 1（PBUS_Configuration_1）
位域	类型	默认值	描述
31:28	R/W	0x2	TH_WD 写数据输出保持时间 规定了写数据输出（WDAT）有效的保持时间，单位为 CLK 的周期数。 此字段有效值为 0~15，分别表示 TH_WD 参数为 0~15 个 CLK 周期。 **注：** 此字段配置可以设为 0，但使用上时序的要求不允许设为 0
27:24	R/W	0x6	TD_WD 写数据输出延迟时间

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x26310802			PBUS 配置 1（PBUS_Configuration_1）
位域	类型	默认值	描述
			规定了写数据输出（WDAT）相对于 NCS 有效时刻的延迟时间，单位为 CLK 的周期数。 此字段有效值为 0~15，分别表示 TD_WD 参数为 0~15 个 CLK 周期。
23:20	R/W	0x3	TH_AD 地址输出保持时间 规定了地址输出（ADDR）每次有效的保持时间，单位为 CLK 的周期数。 此字段有效值为 0~15，分别表示 TH_AD 参数为 0~15 个 CLK 周期。 **注：** 此字段配置可以设为 0，但使用上时序的要求不允许设为 0
19:16	R/W	0x1	TD_AD 地址输出延迟时间 规定了地址输出（ADDR）相对于 NCS 有效时刻的延迟时间，单位为 CLK 的周期数。 此字段有效值为 0~15，分别表示 TD_AD 参数为 0~15 个 CLK 周期。
15:13	–	–	–
12:8	R/W	0x8	TH_CS 外设片选信号的有效保持时间 规定了外设片选信号（NCS）有效的保持时间，单位为 CLK 的周期数。 此字段有效值为 0~31，分别表示 TH_CS 参数为 0~31 个 CLK 周期。 **注：** 此字段可以设为 0，但使用上时序要求不允许设为 0。
7:5	–	–	–
4:0	R/W	0x2	TD_CS 外设片选信号的有效最小间隔 规定了外设片选信号（NCS）连续两次有效的最小间隔，单位为 CLK 的周期数。 此字段有效值为 0~31，分别表示 TD_CS 参数为 0~31 个 CLK 周期。

9.7.4.3. 0x008 PBUS_CFG2

默认值：0x00256121			PBUS 配置 2（PBUS_Configuration_2）
位域	类型	默认值	描述
31:24	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00256121			PBUS 配置 2（PBUS_Configuration_2）
位域	类型	默认值	描述
23:20	R/W	0x2	TH_OE 外设输出使能保持时间 规定了外设输出使能（NOE）每次有效的保持时间，单位为 CLK 的周期数。 此字段有效值为 0~15，分别表示 TH_OE 参数为 0~15 个 CLK 周期。 **注：** 此字段配置可以设为 0，但使用上时序的要求不允许设为 0
19:16	R/W	0x5	TD_OE 外设输出使能延迟时间 规定了外设输出使能（NOE）相对于 NCS 有效时刻的延迟时间，单位为 CLK 的周期数。 此字段有效值为 0~15，分别表示 TD_OE 参数为 0~15 个 CLK 周期。
15:12	R/W	0x6	TH_WE 读写控制信号保持时间 规定了读写控制信号（NWE）每次有效的保持时间，单位为 CLK 的周期数。 此字段有效值为 0~15，分别表示 TH_WE 参数为 0~15 个 CLK 周期。 **注：** 此字段配置可以设为 0，但使用上时序的要求不允许设为 0
11:8	R/W	0x1	TD_WE 读写控制信号延迟时间 规定了地址有效信号（NWE）相对于 NCS 有效时刻的延迟时间，单位为 CLK 的周期数。 此字段有效值为 0~15，分别表示 TD_WE 参数为 0~15 个 CLK 周期。
7:4	R/W	0x2	TH_ADV 地址有效信号保持时间 规定了地址有效信号（NCS）每次有效的保持时间，单位为 CLK 的周期数。此字段有效值为 0~15，分别表示 THadv 参数为 0~15 个 CLK 周期。 **注：** 此字段配置可以设为 0，但使用上时序的要求不允许设为 0
3:0	R/W	0x1	TD_ADV 地址有效信号延迟时间 规定了地址有效信号（NADV）相对于 NCS 有效时刻的延迟时间，单位为 CLK 的周期数。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00256121			PBUS 配置 2（PBUS_Configuration_2）
位域	类型	默认值	描述
			此字段有效值为 0~15，分别表示 TD_ADV 参数为 0~15 个 CLK 周期。

9.7.4.4. 0xFFC VERSION

默认值：0x00000100			PBUS 版本号（VERSION）
位域	类型	默认值	描述
31:0	RO	0x00000100	Version 模块版本号，采用 BCD 码显示，V1.0

9.8. General Purpose Input Output (GPIO)

General Purpose Input Output (GPIO)，通用引脚控制器，用于管理具有通用电气特性的引脚，区别于 USB、DDR 等带专用 PHY 的引脚。

9.8.1. 特性说明

- 每个引脚可单独配置为关闭，通用功能和最多七个专用功能
- 每个引脚可单独使能输出，可单独配置中断触发模式
- 每个引脚驱动能力单独配置，可选有八个档位
- 每个引脚上下拉单独配置，可选无上下拉/ 上拉 33 KΩ/ 下拉 33 KΩ
- 五组引脚 (PA/ PB/ PC/ PD/ PE/ PF))，IO 电源分为三组 (VCC33_IO0/ VCC33_IO1/ VCC33_IO2)
- 每组 IO 电源应用上统一用 3.3 V 供电
- 每组引脚输入中断脉宽可配置，时间可配置为 10 ns~9.83 ms

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.8.2. 原理框图

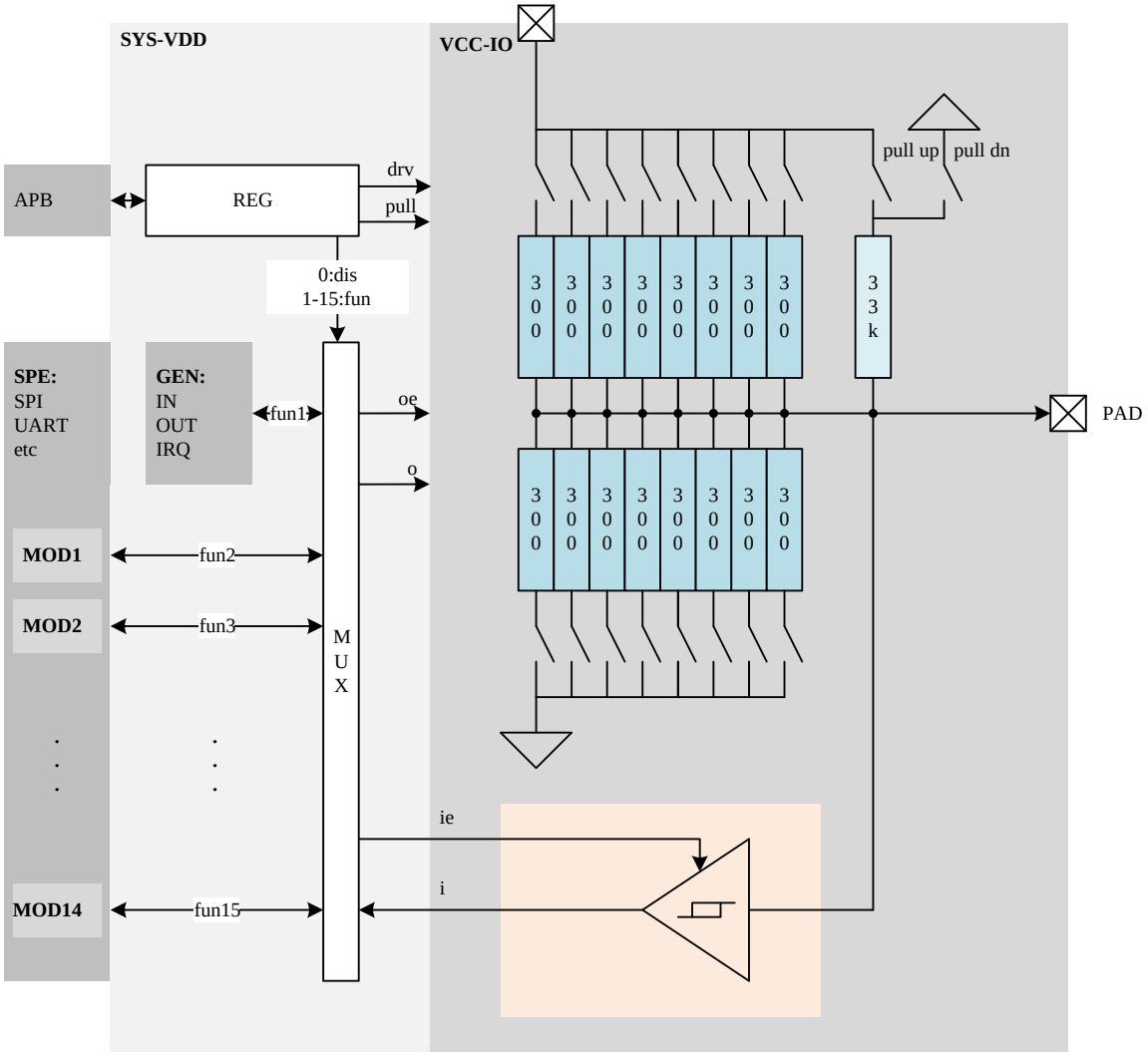


图 9–24 GPIO 原理框图

9.8.3. 功能描述

GPIO 有以下几种配置：

- 关闭
- 通用功能：在 GPIO 模块内部控制。通用功能又分为以下三个功能：
  - 读取输入电平：当引脚配置为通用功能后，使能 GEN_IE，即可在 GEN_IN_STA 对应的位读取到当前的输入电平。
  - 设置输出电平：当引脚配置为通用功能后，使能 GEN_OE，即可配置 GEN_OUT_CFG 使得对应的引脚输出电平。
  - 中断设置：当使用到中断检测功能，同样需要使能 GEN_IE，每个引脚可配置中断模式为：
    - 下降沿中断
    - 上升沿中断

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 低电平中断
- 高电平中断
- 双沿中断（上升沿或下降沿）

通用功能的输入，支持两级去抖，详情可查看通用输入去抖功能。

- 专用功能：指复用到其它模块使用，比如 UART、I2C 等。

9.8.3.1. 通用输入去抖功能

通用功能的输入，支持两级去抖，去抖后作用于寄存器和产生中断，如下所示：

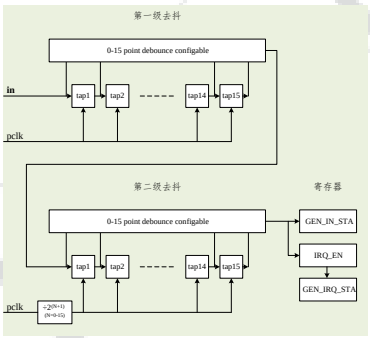


图 9–25 通用输入去抖功能示意图

- 第一级去抖用于滤除高频脉冲，去抖可配置使用 1–15 个参考点（配置为 0 表示不做去抖）。典型应用示例如下：

表 9–32 第一级去抖典型应用示例

参数	对应数值示例
APB0 时钟频率	100 MHz
采样周期	10 ns
过滤脉冲	最小为 10 ns，最大为 150 ns

- 第二级去抖用于滤除宽脉冲，如机械按键抖动等，去抖可配置使用 1–15 个参考点（配置为 0 表示不做去抖）。典型应用示例如下：

表 9–33 第二级去抖典型示例

参数	对应数值示例
APB0 时钟频率	100 MHz
采样周期	最大采样周期为0.65 ms 配置方式为 $2^{(N+1)}$ (N = 0 – 15)
过滤脉冲	最大过滤脉冲为9.83 ms

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.8.4. 寄存器列表

表 9–34 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x00+G*0x100	GEN_IN_STA	GPIO 通用输入状态寄存器	0x00+G*0x100 GEN_IN_STA
0x04+G*0x100	GEN_OUT_CFG	GPIO 通用输出控制寄存器	0x04+G*0x100 GEN_OUT_CFG
0x08+G*0x100	GEN_IRQ_EN	GPIO 通用中断使能寄存器	0x08+G*0x100 GEN_IRQ_EN
0x0C+G*0x100	GEN_IRQ_STA	GPIO 通用中断状态寄存器	0x0C+G*0x100 GEN_IRQ_STA
0x10+G*0x100	GEN_OUT_CLR	GPIO 通用输出清除寄存器	0x10+G*0x100 GEN_OUT_CLR
0x14+G*0x100	GEN_OUT_SET	GPIO 通用输出置位寄存器	0x14+G*0x100 GEN_OUT_SET
0x18+G*0x100	GEN_OUT_TOG	GPIO 反转寄存器	0x18+G*0x100 GEN_OUT_TOG
0x80+P*0x4+G*0x100	PIN_CFG	GPIO 引脚功能配置寄存器	0x80+P*0x4+G*0x100 PIN_CFG
0xFFC	VERSION	GPIO 版本寄存器	0xFFC VERSION

其中，P 和 G 取值范围如下：

表 9–35 P 和 G 取值范围

分组	偏移地址	G 取值	P 取值
PA	0x000	0	0~15
PB	0x100	1	0~17
PC	0x200	2	0~11
PD	0x300	3	0~27
PE	0x400	4	0~17
PU	0xE00	14	0~1

9.8.5. 寄存器描述

9.8.5.1. 0x00+G*0x100 GEN_IN_STA

注：

该寄存器在满足以下任一情况下才有效：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- PIN_FUN=1 且 GEN_IN_EN=1 时有效。
- PIN_FUN = 2~15 且 SPE_IE_FORCE=1 时有效。

默认值：0x00000000			GPIO 通用输入状态寄存器
位域	类型	默认值	描述
31:0	RO	0x0	IN_STA 引脚输入状态 • 0: 表示输入为低电平 • 1: 表示输入为高电平 每位对应一个引脚。

9.8.5.2. 0x04+G*0x100 GEN_OUT_CFG

注：

该寄存器仅在 PIN_FUN=1 且 GEN_OUT_EN=1 时有效。

默认值：0x00000000			GPIO 通用输出控制寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	OUT_CFG 引脚输出配置 • 0: 输出设置为低电平 • 1: 输出设置为高电平 每位对应一个引脚。

9.8.5.3. 0x08+G*0x100 GEN_IRQ_EN

注：

该寄存器仅在 PIN_FUN=1 且 GEN_IN_EN=1 时有效。

默认值：0x00000000			GPIO 通用中断使能寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	IRQ_EN 引脚中断使能 • 0: 关闭 • 1: 使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPIO 通用中断使能寄存器
位域	类型	默认值	描述
			每位对应一个引脚。

9.8.5.4. 0x0C+G*0x100 GEN_IRQ_STA

注：

该寄存器仅在同时满足以下条件时才有效：

- PIN_FUN=1
- GEN_IN_EN=1
- IRQ_EN=1

默认值：0x00000000			GPIO 通用中断状态寄存器
位域	类型	默认值	描述
31:0	R/W1C	0x0	IRQ_STA 引脚中断状态，该寄存器写 1 清零，即对对应位写 1 为清除对应的寄存器 • 0: 无中断 • 1: 有中断 每位对应一个引脚。

9.8.5.5. 0x10+G*0x100 GEN_OUT_CLR

默认值：0x00000000			GPIO 通用输出清除寄存器
位域	类型	默认值	描述
31:0	WO	0x0	OUT_CFG_CLR 输出控制寄存器清除 • 0: 对应引脚电平保持不变 • 1: 对应引脚设置为低电平 每位对应一个引脚。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.8.5.6. 0x14+G*0x100 GEN_OUT_SET

默认值：0x00000000			GPIO 通用输出置位寄存器
位域	类型	默认值	描述
31:0	WO	0x0	OUT_CFG_SET 输出控制寄存器置位 • 0: 对应引脚电平保持不变 • 1: 对应引脚设置为高电平 每位对应一个引脚。

9.8.5.7. 0x18+G*0x100 GEN_OUT_TOG

默认值：0x00000000			GPIO 反转寄存器
位域	类型	默认值	描述
31:0	WO	0x0	OUT_CFG_TOG 输出控制寄存器置位 • 0: 对应引脚电平不变 • 1: 对应引脚电平反转 每位对应一个引脚。

9.8.5.8. 0x80+P*0x4+G*0x100 PIN_CFG

默认值：PA8~11: 0x00000338 默认值：PB12~17: 0x00000338 默认值：OTHERS: 0x00000000			GPIO 引脚功能配置寄存器
位域	类型	默认值	描述
31:28	R/W	0x0	GEN_IN_DB1_POINT 通用输入第二级去抖参考点数，仅在 PIN_FUN=1 且 GEN_IE=1 才有效。 该配置值为去抖采样点数，配置为 0 则关闭本级去抖。
27:24	R/W	0x0	GEN_IN_DB1_SAMP 通用输入第二级去抖采样除频，仅在 PIN_FUN=1 且 GEN_IE=1 才有效。 第二级去抖采样周期为 $2^{(SAMP+1)}$ 个 APB0 时钟 (100 MHz) 周期。
23:20	R/W	0x0	GEN_IN_DB0_POINT 通用输入第一级去抖采样点数，仅在 PIN_FUN=1 且 GEN_IE=1 才有效。 第一级去抖采样周期为一个 APB0 时钟 (100 MHz) 周期。 该配置值为去抖采样点数，配置为 0 则关闭本级去抖。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：PA8~11: 0x00000338 默认值：PB12~17: 0x00000338 默认值：OTHERS: 0x00000000			GPIO 引脚功能配置寄存器
位域	**类型**	**默认值**	**描述**
19	–	–	–
18	R/W	0x0	SPE_IE_FORCE 专用功能输入强制使能，仅在 PIN_FUN=2~6 才有效 • 0: 关闭 • 1: 打开 此字段用于调试使用，强制使能输入，并将输入状态存到通用输入状态寄存器。
17	R/W	0x0	GEN_OE 通用功能输出使能，仅在 PIN_FUN=1 才有效。 • 0: 关闭 • 1: 打开
16	R/W	0x0	GEN_IE 通用功能输入使能，仅在 PIN_FUN=1 才有效。 • 0: 关闭 • 1: 打开
15	–	–	–
14:12	R/W	0x0	GEN_IRQ_MODE 通用功能中断检测模式，仅在 PIN_FUN=1 且 GEN_IE=1 才有效： • 0: 下降沿 • 1: 上升沿 • 2: 低电平 • 3: 高电平 • 4: 双沿（上升沿或下降沿） • 5~7: 预留
11:10	–	–	–
9:8	R/W	PA8~11: 3 PB12~17: 3 OTHERS: 0	PIN_PULL 引脚上下拉设置 • 0: 关闭，引脚处于高阻态 • 1: 预留 • 2: 下拉 33 KΩ 到 GND • 3: 上拉 33 KΩ 到 VCC–IO

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

<table>
<tr><td colspan="3">默认值：PA8~11: 0x00000338
默认值：PB12~17: 0x00000338
默认值：OTHERS: 0x00000000</td><td>GPIO 引脚功能配置寄存器</td></tr>
<tr><td>位域</td><td>类型</td><td>默认值</td><td>描述</td></tr>
<tr><td></td><td></td><td></td><td>注：
引脚功能设置 PIN_FUN 配置为通用功能或专用功能，该寄存器都起作用。</td></tr>
<tr><td>7</td><td>–</td><td>–</td><td>–</td></tr>
<tr><td>6:4</td><td>R/W</td><td>PA8~11: 3
PB12~17: 3
OTHERS: 0</td><td>PIN_DRV
引脚输出驱动能力
<table>
<tr><th>–</th><th>3.3V</th><th>1.8V</th></tr>
<tr><td>0</td><td>180Ω</td><td>300Ω</td></tr>
<tr><td>1</td><td>90Ω</td><td>150Ω</td></tr>
<tr><td>2</td><td>60Ω</td><td>100Ω</td></tr>
<tr><td>3</td><td>45Ω</td><td>75Ω</td></tr>
<tr><td>4</td><td>36Ω</td><td>60Ω</td></tr>
<tr><td>5</td><td>30Ω</td><td>50Ω</td></tr>
<tr><td>6</td><td>26Ω</td><td>43Ω</td></tr>
<tr><td>7</td><td>23Ω</td><td>38Ω</td></tr>
</table>
注：
引脚功能设置 PIN_FUN 配置为通用功能或专用功能，该寄存器都起作用。</td></tr>
<tr><td>3:0</td><td>R/W</td><td>PA8~PA11: 8
PB12~PB17: 8
OTHERS: 0</td><td>PIN_FUN
引脚功能设置
• 0: 关闭
• 1: 通用功能 (GEN)
• 2~15: 专用功能 (SPE)</td></tr>
</table>

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

9.8.5.9. 0xFFC VERSION

默认值：0x00000100			GPIO 版本寄存器
位域	类型	默认值	描述
31:0	RO	0x00000100	VERSION GPIO 版本，V1.0。

ArtInChip

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

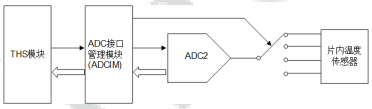
10. 模拟

10.1. ADC Interface Module (ADCIM)

ADC 接口管理模块 (ADCIM) 接收来自不同功能应用模块的指令来控制 ADC 运行。通过控制 ADC 进行数据转换操作，将模拟信号转换为数字信号，并将转换后的数据返回给相应的功能应用模块，供其进一步处理和使用。

ADC 的功能应用模块为 THS 模块。在 M680x 芯片中，ADC2 为专门用于测量片内温度传感器的 ADC。在 THS 模块启动之前，需要先配置 ADCIM 模块，否则 THS 模块无法访问到 ADC2。

10.1.1. 原理框图



10.1.2. 功能描述

10.1.2.1. ADC 校准功能说明

ADC 接口管理模块（ADCIM）在实际应用中可以提供 ADC 硬件自动校准功能，以确保采样数据的准确性，提高数据转换的精度。

ADC 硬件自动校准是一种特殊的采样功能，通过将一个参考电平输入到 ADC 进行采样，并计算出偏差值来校准后续的采样数据。理论上，采样返回的结果应该是（ 2^{12})/2=2048，但实际上总会存在偏差，此时硬件会计算出此偏差，并把此偏差应用于对后续采样数据的校准。

ADCIM 模块默认情况下会对采样数据进行校准，并将校准后的数据输出到 ADC 应用模块。然而，软件也可以通过寄存器修改校准值或禁用校准功能：

- 硬件自动校准：把 **CALVAL** 回写到 **CALCSR.CALVAL**，并且开启校准功能。

  硬件会自动进行校准过程，将计算出的偏差值应用到后续的采样数据上。

  硬件自动校准可以提供更精确的结果，但需要额外的硬件支持。

- 软件校准：根据 `DATA （计算之后结果） = ADC_DATA - (CALVAL - 2048)` 公式进行校准，并且屏蔽校准功能。

  软件校准则更加灵活，可以在不需要修改硬件的情况下进行校准。

ADC 校准的算法： `DATA = ADC_DATA - (CALVAL - 2048)`。其中

- **DATA** ：ADCIM 模块经过校准后输出到 ADC 应用模块的数据。
- **ADC_DATA**：ADC 数据串并转换后未经过校准的数据。
- **CALVAL**：**CALCSR.CALVAL** 寄存器值

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

10.1.3. 编程指南

10.1.3.1. 初始化流程

在 RTP/ GPAI/ THS 工作之前，需要对 ADCIM 进行时钟使能，即 CMU 开启 ADCIM 时钟。

10.1.3.2. 自动校准

ADCIM 使能 ADC 对参考电平的中间值进行采样 (CALEN=1)。理论上返回结果应该是 (2^{12}) / 2 = 2048，但实际上总会存在偏差， 硬件会计算出此偏差，并把此偏差应用于对后续采样数据的校准。

自动校准流程：

1. CMU 使能 ADCIM 模块。
2. 使能自动校准 （ CALEN = 1 ）。
3. 轮询自动校准使能 (bit) 是否为 0 (CALEN = 0)。
4. 自动校准使能 (bit) 为 0，自动校准完成。
5. 获取自动校准完成之后的 ADCIM_CALCSR.CALVAL。

10.1.4. 寄存器列表

表 10–1 ADCIM 寄存器列表

偏移	缩写	寄存器名称	章节
0x000	ADCIM_MCSR	ADCIM 模块控制状态	0x000 ADCIM_MCSR
0x004	ADCIM_CALCSR	ADCIM 校准控制	0x004 ADCIM_CALCSR
0x008	ADCIM_FIFOSTS	ADCIM FIFO 状态	0x008 ADCIM_FIFOSTS
0xFFC	ADCIM_VERSION	ADCIM 模块版本	0xFFC ADCIM_VERSION

10.1.5. 寄存器描述

10.1.5.1. 0x000 ADCIM_MCSR

默认值：0x00000000			ADCIM 模块控制状态 (ADCIM Module Control State Register)
位域	类型	默认值	描述
31:17	_	_	_
16	RO	0x0	SAMPLE STATE 采样状态

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			ADCIM 模块控制状态 (ADCIM Module Control State Register)
位域	**类型**	**默认值**	**描述**
			• 0: ADC 模块处于空闲状态，没有采样命令需要处理。 • 1: ADC 模块正处于 工作 状态，正在处理采样命令（包括捕获和转换）。
15:8	R/W	0x00	SEMFLAG 信号量标志 • 8–bit 寄存器，可以为软件任意读写，不会对硬件行为产生任何影响。 • 作为 ADCIM 被多个应用模块共享时的信号量标志。 • 每个寄存器位由软件自由定义。
7:4	–	–	–
3:0	RO	0x00	CHN 正在处理的通道号 (Number of Channel Processing) 作为 debug 使用，表示当前正在采样的通道号。

10.1.5.2. 0x004 ADCIM_CALCSR

默认值：0x08002F00			ADCIM 校准控制 (ADCIM Calibration Control Set Register)
位域	**类型**	**默认值**	**描述**
31	R/WAC	0x0	CALVAL_UPD ADC 校准值更新 (Calibration Value Update) 软件设置 CALVAL 的同时设置 CALVAL_UPD 为 1，表示软件需要更新 CALVAL 值，CALVAL_UPD 被置为 1 后会触发内部更新，硬件马上置 CALVAL _UPD 为 0。
30:28	–	–	–
27:16	R/W	0x800	CALVAL ADC 校准输出值 (Calibration Value) ADC 的校准过程如下： 1. ADC 采样一个参考电压，并返回一个 12 bits 的值。 2. 硬件保存并使用 12 bits 的值对所有的采样数据进行校准。 3. 如希望使用一个非硬件自动校准取得的值对 ADC 数据进行校准，可通过软件设置一个合适的值，则硬件会参考该值对 ADC 采样数据进行自动校准。
15:8	R/W	0x2F	ADC_ACQ ADC 校准捕获时间 (ADC Acquire) 校准时 ADC 通道的捕获时间长度。 计数值单位为 ADC_CLK 的周期数，$T_{ADC_ACQ} = (ADC_ACQ+1) \times T_{ADC_CLK}$。假设 ADC_CLK = 24 MHz，ADC_ACQ = 0x2F，则 $T_{ADC_ACQ} = (47 + 1) \times 41.67\ ns = 2\ us$。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x08002F00			ADCIM 校准控制 (ADCIM Calibration Control Set Register)
位域	类型	默认值	描述
7:2	_	_	_
1	R/W	0x0	DCALMASK 采样数据校准屏蔽 (Data Calibration Mask) • 0：硬件默认对采样数据进行校准后送给 ADC 应用功能模块。 • 1：屏蔽采样数据校准功能，模块直接把来自 ADC 模拟电路的采样数据不经校准地送给 ADC 应用功能模块。
0	R/WAC	0x0	CALEN ADC 校准使能 (Calibration Enable) 使能信号由软件置位，使能 ADC 校准。 • ADC 校准完后，硬件会对 CALEN 自动清零。软件查询到 CALEN 被清零后，意味着校准已完成。 • 自动校准存在一个固定偏差 (OFFSET)，需要进行校准。 • OFFSET= 40 。

10.1.5.3. 0x008 ADCIM_FIFOSTS

默认值：0x00000040			ADCIM FIFO 状态 (ADCIM FIFO States)
位域	类型	默认值	描述
31:7	_	_	_
6	RO	0x1	ADC Arbiter Status ADC 仲裁状态： 仅 debug 使用 • 0：ADC 接口模块正在接收其它模块的命令。 • 1：ADC 接口模块正处于 Idle 状态。
5	RO	0x0	FIFO Error Status FIFO 错误状态： 仅 debug 使用 • 0：表示命令 FIFO 正常。 • 1：表示命令 FIFO Error (Overflow 或者 Underflow)。
4:0	RO	0x00	FIFOCTR FIFO 计数器 (FIFO Counter)，用于显示采样命令 FIFO 的占用情况。 仅 debug 使用。 FIFO 深度为 16，有效值为 0~16（0x00 ~ 0x10），表示 FIFO 内未处理的采样命令数。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

10.1.5.4. 0xFFC ADCIM_VERSION

默认值：0x00000100			模块版本 (ADCIM Version)
位域	类型	默认值	描述
31:0	RO	0x00000100	Version 模块版本号 采用 BCD 码显示，V1.0。

10.2. Thermal Sensor (THS)

THS 温度传感器模块，可以管理和读取芯片内置温度传感器，并基于读取的温度值进行高低温警告功能。

THS 温度传感器模块通过 ADC 来获取内部温度传感器温度值，因此在启动之前，需要先启动 ADC Interface Module (ADCIM) 模块。

10.2.1. 特性说明

- 支持两路温度传感器
- ADC 与温度传感器捕获时间可配
- 支持单次读取和周期读取两种模式
- 支持一次多点读取，并进行算术平均滤波
- 基于周期读取模式时，支持高/ 低温报警（产生中断）和过温保护功能（产生中断/复位）

10.2.2. 原理框图

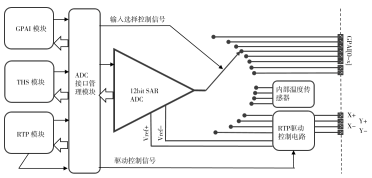


图 10–1 THS 接口模块与 ADC 连接关系

10.2.3. 功能描述

10.2.3.1. 中断与过温保护复位产生机制

THS 模块的中断输出，以及过温保护系统复位输出如下图所示。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

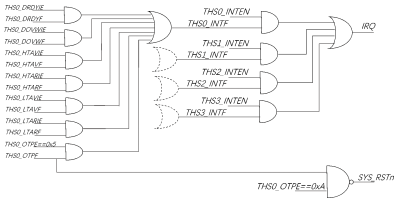


图 10–2 中断，以及过温保护系统复位输出

10.2.3.2. 高/ 低温报警的双阈值描述

由于温度在边界处反复低幅度变动时，单阈值容易产生频繁报警的问题，因此高/ 低温报警采用了双阈值，详情如下所示：

- 高温报警：
  - 高温报警有效阈值 (HTAVV)
  - 高温报警解除阈值 (HTARV)
- 低温报警：
  - 低温报警有效阈值 (LTAVV)
  - 低温报警解除阈值 (LTARV)

双阈值的使用示意图如下：

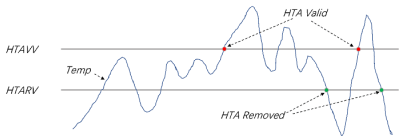


图 10–3 高温报警（HTA）双阈值判断示意图

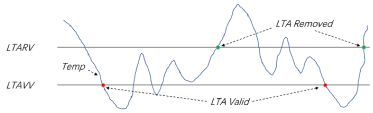


图 10–4 低温报警（LTA）双阈值判断示意图

注：

- 通常情况下，LTAVV < LTARV < HTARV < HTAVV。
- 在周期模式下，仅对采样后取平均值进行阀值判断，而不对原始数据进行阀值判断，避免某一次误触发。
- 温度越高，输入电压越高，ths 值越大

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

10.2.4. 寄存器列表

表 10–2 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	MCR	THS 模块控制	0x000 MCR
0x004	MINTR	THS 中断控制与状态	0x004 MINTR
0x100+n*0x20	THSn_CFG	THS 通道控制配置	0x100+n*0x20 THSn_CFG
0x104+n*0x20	THSn_ITV	THS 通道采样间隔配置	0x104+n*0x20 THSn_ITV
0x108+n*0x20	THSn_FIL	THS 采样滤波配置	0x108+n*0x20 THSn_FIL
0x10C+n*0x20	THSn_DATA	THS 数据	0x10C+n*0x20 THSn_DATA
0x110+n*0x20	THSn_INT	THS 中断状态	0x110+n*0x20 THSn_INT
0x114+n*0x20	THSn_HTAV	THS 高温报警阈值设置	0x114+n*0x20 THSn_HTAV
0x118+n*0x20	THSn_LTAV	THS 低温报警阈值设置	0x118+n*0x20 THSn_LTAV
0x11C+n*0x20	THSn_OTPV	THS 过温保护阈值设置	0x11C+n*0x20 THSn_OTPV
0xFFC	VERSION	THS 版本号	0xFFC VERSION

10.2.5. 寄存器描述

10.2.5.1. 0x000 MCR

默认值：0x00000000			THS 模块控制 (THS Module Control Register)
位域	类型	默认值	描述
31:18	–	–	–
17	R/W	0	THS1_EN THS1 Enable, THS1 传感器使能 • 0: THS1 禁止 • 1: THS1 使能
16	R/W	0	THS0_EN THS0 Enable, THS0 传感器使能 • 0: THS0 禁止 • 1: THS0 使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 模块控制 (THS Module Control Register)
位域	类型	默认值	描述
15:8	R/W	0x2F	THS_ACQ THS Acquisition Time，THS 捕获时间，温度传感器的捕获时间长度。 计数值单位为 ADC_CLK 的周期数，T (THS_ACQ) = (THS_ACQ+1) * TADC_CLK。假设 ADC_CLK = 24 MHz，THS_ACQ = 0x2F，T (THS_ACQ) = (47 + 1) * 41.67 ns = 2 us。
7:6	–	–	–
5:4	RO	0x3	THS_MAX THS 最大编号 THSn 中 n 的最大编号，n+1 即为模块最多支持温度传感器数量。小于等于 3，即传感器数量最少为 1 个，最多为 4 个。
3:1	–	–	–
0	R/W	0	EN 模块使能 • 0: 本模块被禁止，本模块停止工作 • 1: 本模块被使能

10.2.5.2. 0x004 MINTR

默认值：0x00000000			THS 中断控制与状态 (THS Module Interrupt Register)
位域	类型	默认值	描述
31:20	–	–	–
19	RO	0	THS3_INTF THS3 Interrupt Flag，THS3 中断标志，只可读。 只要清除了相应 THS 的中断标志，就会自动清零 • 0: THS3 无中断请求 • 1: THS3 有中断请求
18	RO	0	THS2_INTF（ ） THS2 Interrupt Flag，THS2 中断标志，只可读。 只要清除了相应 THS 的中断标志，就会自动清零 • 0: THS2 无中断请求 • 1: THS2 有中断请求
17	RO	0	THS1_INTF THS1 Interrupt Flag，THS1 中断标志，只可读。 只要清除了相应 THS 的中断标志，就会自动清零

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 中断控制与状态 (THS Module Interrupt Register)
位域	类型	默认值	描述
			• 0: THS1 无中断请求 • 1: THS1 有中断请求
16	RO	0	THS0_INTF（ ） THS0 Interrupt Flag，THS0 中断标志，只可读。 只要清除了相应 THS 的中断标志，就会自动清零 • 0: THS0 无中断请求 • 1: THS0 有中断请求
15:4	–	–	–
3	R/W	0	THS3_INTEN THS3 Interrupt Enable，THS3 中断使能信号 • 0：禁止 THS3 中断 • 1：使能 THS3 中断
2	R/W	0	THS2_INTEN THS2 Interrupt Enable，THS2 中断使能信号 • 0：禁止 THS2 中断 • 1：使能 THS2 中断
1	R/W	0	THS1_INTEN THS1 Interrupt Enable，THS1 中断使能信号 • 0：禁止 THS1 中断 • 1：使能 THS1 中断
0	R/W	0	THS0_INTEN THS0 Interrupt Enable，THS0 中断使能信号 • 0：禁止 THS0 中断 • 1：使能 THS0 中断

10.2.5.3. 0x010 MAXMACQ

默认值：0x00030100			THS 最大数量与捕获时间 (THS MAX NUM AND ACQ Register)
位域	类型	默认值	描述
31:18	–	–	–
17:16	RO	0x3	THS_MAX

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00030100			THS 最大数量与捕获时间 (THS MAX NUM AND ACQ Register)
位域	类型	默认值	描述
			THS 最大编号，规定了 THSn 中 n 的最大编号 n+1，即为本模块实际使用的温度传感器数量。n 小于等于 3，即传感器数量最少为 1 个，最多为 4 个。
15:12	–	–	–
11:0	R/W	0x100	THS_ACQ THS 捕获时间，定义了温度传感器的捕获时间长度。 计数值单位为 ADC_CLK 的周期数。T（THS_ACQ ）=（THS_ACQ+1 ）*TADC_CLK。假设 ADC_CLK=24MHz ， THS_ACQ=0x2F， T(THS_ACQ)= (47+1)*41.67ns = 2us。

10.2.5.4. 0x100+n*0x20 THSn_CFG

(1)

默认值：0x000(n+8)2F00			THS 通道控制配置 (THS Channel N Config)
位域	类型	默认值	描述
31:28	–	0x0	–
26:20	–	–	–
19:16	RO	n+8	ADC_CHN ADC Channel Number，ADC 通道号 显示系统分配的 ADC 通道号，硬件会根据此通道号匹配 ADC 并获取返回的数据，软件驱动不需要使用，仅作 Debug 用。
15:8	R/W	0x2F	ADC_ACQ ADC Acquisition Time，ADC 捕获时间 ADC 通道的捕获时间长度。 • 计数值单位为 ADC_CLK 的周期数，T(ADC_ACQ) = (ADC_ACQ+1) * T(ADC_CLK) • 假设 ADC_CLK = 24 MHz，ADC_ACQ = 0x2F，T (ADC_ACQ) = (47 + 1) * 41.67 ns = 2 us。
7:5	–	–	–
4	R/W	0x0	ADC_PRI ADC Priority，ADC 采样的优先级控制 • 0：低优先级非实时采样，采样命令与其它非实时采样命令进入采样队列。 • 1：高优先级实时采样，采样命令会被直接处理，不进入采样队列。
3	–	–	–

(1) n = 0~1 为 ths 通道号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000(n+8)2F00			THS 通道控制配置 (THS Channel N Config)
位域	类型	默认值	描述
2	R	0x0	THS THS Channel State，工作状态： • 0: 当前 THS 通道处于空闲状态 • 1: 当前 THS 通道处于忙碌状态
1	R/W	0x0	PSEN Periodic Sample Enable，温度传感器周期采样使能。 • 0：停止相应温度传感器周期采样。 • 1：启动相应温度传感器周期采样。 采样间隔由 THSn_ITV 寄存器设定。如果在软件清零之前硬件已经启动了一次新的采样，新采样会继续完成，并最终返回数据。 **注：** 不允许同时使能周期采样与单次采样，即 SSEN 与 PSEN 不能同时有效。
0	R/WAC	0x0	SSEN Single Sample Enable，温度传感器单点采样使能。 • 0：相应传感器的温度单点采样已完成。 • 1：启动相应传感器的温度单点采样。 由硬件自动清零，表示相应传感器的温度单点采样已完成。 **注：** 尽管描述为单点采样，但为了避免单次采样误差，可能需要通过单点多次采样后的数据进行算术平均，得到一个相对稳定的温度值，因此单点采样实际上会包含多次采样。对应的由硬件向 ADC 接口控制器连续发出多个采样命令。连续发出采样命令的个数由滤波器配置 FIL 设定。例如滤波器配置为 0x1（2 点平均），则每次启动 SSEN，硬件会连续发出 2 个采样命令，接收到 2 个温度数据之后，硬件自动清零 SSEN。

10.2.5.5. 0x104+n*0x20 THSn_ITV

(2)

默认值：0x016EFFFF			THS 通道采样间隔配置 (THS Channel N Interval)
位域	类型	默认值	描述
31:16	R/W	0x016E	ITV Interval，采样间隔

(2) n = 0~1 为 ths 通道号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x016EFFFF			THS 通道采样间隔配置 (THS Channel N Interval)
位域	类型	默认值	描述
			周期采样的采样间隔，单位为 Multiple * TPCLK，即采样间隔 = ITV* Multiple * TPCLK。 假设 PCLK = 24 MHz，ITV = 0x16E = 366，DIV=65535，采样间隔 = 366 * (65535 + 1) * 41.67 ns = 1 s **注：** 不可为 0。硬件自动保护：当软件配置为 0 时，效果等同于 1。
15:0	R/W	0xFFFF	DIV Divide CLK，分频时钟 时钟 (div_clk) 分频系数，单位为 PCLKT (div_clk) = (DIV+1) *T (PCLK)

10.2.5.6. 0x108+n*0x20 THSn_FIL

(3)

默认值：0x00000000			THS 采样滤波配置 (THS Channel Filter)
位域	类型	默认值	描述
31:2	–	–	–
1:0	R/W	0x0	FIL Filter，滤波器配置 温度传感器采样数据算数平均滤波器的输入样本数。 • 0x0：无滤波 • 0x1：2 • 0x2：4 • 0x3：8 定义了单次采样和周期采样每次的连续采样命令数量（采样点数），控制器接收对应的采样点数据后，进行算数平均，并把平均值通过本传感器的 THSn_DATA 寄存器返回。

10.2.5.7. 0x10C+n*0x20 THSn_DATA

(4)

默认值：0x00000000			THS 数据 (THS Channel N Data)
位域	类型	默认值	描述
31:12	–	–	–

(3) n = 0~1 为 ths 通道号

(4) n = 0~1 为 ths 通道号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 数据 (THS Channel N Data)
位域	类型	默认值	描述
11:0	RO	0x000	DATA ADC DATA,，ADC 采样数据 温度传感器的 ADC 采样数据结果。 • 如果 THSn_FIL.FIL 为 0x0，直接返回 ADC 的采样值。 • 否则返回的是多个采样点的算数平均值。 **注：** 模块无数据 FIFO，本寄存器只能暂存一次的采样结果，如果未被及时读取，则会被后来新的采样数据直接覆盖。

10.2.5.8. 0x110+n*0x20 THSn_INT

(5)

默认值：0x00000000			THS 中断状态 (THS Channel N Interrupt)
位域	类型	默认值	描述
31:29	–	–	–
28	R/W1C	0x0	OTPF Over–Temperature–Protected Flag，过温保护标志，仅周期采样模式（THSn_CFG. PSEN=1）时有效。 操作方式为硬件置位，软件写 1 清零。当温度传感器采样值超过 THSn_OTPV.OTPV，就会置为 1。 • 如果 OTPS = 中断使能，则产生中断信号。 • 如果 OTPS = 复位使能，则产生系统复位信号
27	R/W1C	0x0	LTARF Low–Temperature–Alarm Removed Flag，低温警告解除标志 • 仅周期采样模式 (THSn_CFG. PSEN = 1) 时有效。 • 硬件置位，软件写 1 清零。 • 当温度传感器采样值从高于 THSn_LTAV.LTARV 值到低于 THSn_LTAV.LTAVV 值，会置为 1。
26	R/W1C	0x0	LTAVF Low–Temperature–Alarm Valid Flag，低温警告有效标志

(5) n = 0~1 为 ths 通道号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 中断状态 (THS Channel N Interrupt)
位域	类型	默认值	描述
			• 仅周期采样模式 (THSn_CFG. PSEN = 1) 时有效。 • 硬件置位，软件写 1 清零。 • 当温度传感器采样值从低于 THSn_LTAV.LTARV 值到高于 THSn_LTAV.LTAVV 值，会置为 1。
25	R/W1C	0x0	HTARF High-Temperature-Alarm Removed Flag，高温警告解除标志 • 仅周期采样模式（THSn_CFG. PSEN = 1）时有效。 • 硬件置位，软件写 1 清零。 • 当温度传感器采样值从低于 THSn_HTAV.HTAVV 值到高于 THSn_HTAV.HTARV 值，会置为 1。
24	R/W1C	0x0	HTAVF High-Temperature-Alarm Valid Flag，高温警告有效标志 • 仅周期采样模式（THSn_CFG. PSEN = 1）时有效。 • 硬件置位，软件写 1 清零。 • 当温度传感器采样值从高于 THSn_HTAV.HTARV 值到低于 THSn_HTAV.HTARV 值，会置为 1。
23:18	–	–	–
17	R/W1C	0x0	DOVWF Data Overwrite Flag，数据覆盖标志 硬件置位，软件写 1 清零。当 DRDYF = 1（软件未清零数据有效标志），而且又有新的有效数据时，硬件置为 1，表示数据寄存器由于软件未及时读取，产生了上次有效数据被覆盖的情况。
16	R/W1C	0x0	DRDYF Data Ready Flag，数据有效标志 硬件置位，软件写 1 清零。当 THSn_DATA 寄存器有新的有效数据时，硬件置为 1，软件读取数据后，由软件操作清除。
15:12	–	–	OTPS Over-Temperature-Protection Select，过温保护功能选择 使能之后，当温度传感器采样值超过 THSn_OTPV.OTPV，THS 模块会输出中断或者系统复位（SYS_RSTn），从而引起 CPU 中断或者系统复位。 • 0x5: 过温保护中断使能 • 0xA: 过温保护复位使能 • Others: 过温保护禁止

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 中断状态 (THS Channel N Interrupt)
位域	类型	默认值	描述
11	R/W	0x0	LTARIE Low–Temperature–Alarm Removed Interrupt Enable，低温警告解除中断使能 当使能时，低温警告解除标志 (LTARF) 的状态就会传递到温度传感器的总中断。 • 0：禁止低温警告解除中断。 • 1：使能低温警告解除中断。
10	R/W	0x0	LTAVIE Low–Temperature–Alarm Valid Interrupt Enable，低温警告有效中断使能 当使能时，低温警告有效标志 (LTAVF) 的状态就会传递到温度传感器的总中断。 • 0：禁止低温警告有效中断。 • 1：使能低温警告有效中断。
9	R/W	0x0	HTARIE High–Temperature–Alarm Removed Interrupt Enable，高温警告解除中断使能 当使能时，高温警告解除标志 (HTARF) 的状态就会传递到温度传感器的总中断。 • 0：禁止高温警告解除中断。 • 1：使能高温警告解除中断。
8	R/W	0x0	HTAVIE High–Temperature–Alarm Valid Interrupt Enable，高温警告有效中断使能 当使能时，高温警告有效标志 (HTAVF) 的状态就会传递到温度传感器的总中断。 • 0：禁止高温警告有效中断。 • 1：使能高温警告有效中断。
7:2	–	–	–
1	R/W	0x0	DOVWIE Data Overwrite Interrupt Enable，数据覆盖中断使能 当使能时，数据覆盖标志 (DOVWF) 的状态就会传递到温度传感器的总中断。 • 0：禁止数据覆盖中断。 • 1：使能数据覆盖中断。
0	R/W	0x0	DRDYIE Data Ready Interrupt Enable，数据有效中断使能 当使能时，数据有效标志 (DRDYF) 的状态就会传递到温度传感器的总中断。 • 0：禁止数据有效中断。 • 1：使能数据有效中断。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

10.2.5.9. 0x114+n*0x20 THSn_HTAV

默认值：0x00000000			THS 高温报警阈值设置 (Channel N High-Temperature Alarm Value)
位域	类型	默认值	描述
31	R/W	0	HTAE 高温警报使能 • 0：禁止高温警报功能，高温警报阈值无效。 • 1：使能高温警报功能，高温警报阈值有效。
30:28	–	–	–
27:16	R/W	0x000	HTARV 高温警报解除阈值 当温度从高于高温警报有效阈值 (HTAVV) 的数值，降到高温警报解除阈值（HTARV）以下，高温警报解除标志（HTARF）就会被硬件置位。 **注：** HTARV> HTAVV。
15:12	–	–	–
11:0	R/W	0x000	HTAVV 高温警报有效阈值 当温度从低于高温警报解除阈值（HTARV）的数值，升到高温警报有效阈值 (HTAVV) 以上，高温警报有效标志 (HTAVF) 就会被硬件置位。 **注：** HTARV < HTAVV。

10.2.5.10. 0x118+n*0x20 THSn_LTAV

默认值：0x00000000			THS 低温报警阈值设置 (Channel N Low-Temperature Alarm Value)
位域	类型	默认值	描述
31	R/W	0	LTAE 低温警报使能 • 0：禁止低温警报功能，低温警报阈值无效。 • 1：使能低温警报功能，低温警报阈值有效。
30:28	–	–	–
27:16	R/W	0x000	LTARV

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 低温报警阈值设置 (Channel N Low-Temperature Alarm Value)
位域	**类型**	**默认值**	**描述**
			低温警报解除阈值 当温度从低于低温警报有效阈值 (LTAVV) 的数值，升到低温警报解除阈值 (LTARV) 以上，低温警报解除标志 (LTARF) 就会被硬件置位。 **注：** LTAVV> LTARV。
15:12	–	–	–
11:0	R/W	0x000	LTAVV 低温警报有效阈值 当温度从高于低温警报解除阈值 (LTARV) 的数值，降到低温警报有效阈值 (LTAVV) 以下，低温警报有效标志（LTAVF）就会被硬件置位。 **注：** LTAVV> LTARV。

10.2.5.11. 0x11C+n*0x20 THSn_OTPV

(6)

默认值：0x00000000			THS 过温保护阈值设置 (Channel N Over Temperature Protect Value)
位域	**类型**	**默认值**	**描述**
31	R/W	0	OTPE 过温保护使能 • 0：禁止过温保护功能，过温保护阈值无效。 • 1：使能过温保护功能，过温保护阈值有效。
30:12	–	–	–
11:0	R/W	0x000	OTPV 过温保护阈值，大于高温阀值 当温度上升到过温保护阈值 (OTPV) 以上，过温保护标志 (OTPF) 就会被硬件置位。

(6) n = 0~1 为 ths 通道号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

10.2.5.12. 0xFFC VERSION

默认值：0x00000200			THS 版本号 (THS Version)
位域	类型	默认值	描述
31:0	RO	0x00000200	Version（模块版本号） 采用 BCD 码显示，V2.0

ArtInChip

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11. 实时控制系统

11.1. Pulse Width Modulation Control System (PWMCS)

PWM Control System (PWMCS)，PWM 控制系统，由以下子系统组成：

- EPWM：用于产生 PWM 控制信号，具有 12x EPWM模块 (EPWM0/1/.../11)
- CAP：用于捕捉输入信号或产生简易 PWM 信号。具有 6x CAP 模块 （ CAP0/1/…/5 ）
- QEP：用于接收增量编码器的信号测量速度。具有 10x QEP 模块 （ QEP0/1/…/9 ）
- QOUT：用于产生任意分频比的正交信号。具有 2x QOUT 模块 （ QOUT0/1 ）

11.1.1. 特性说明

EPWM 模块 Feature

- 16 比特的 PWM 计数器
- 支持递增、递减以及先递增后递减的计数方式
- 计数器支持同步输入信号以及同步输出信号
- PWM 输出脉宽可调节
- 每个模块均支持两路的 PWM 输出
- 支持软件强制控制 PWM 输出
- 支持死区时间控制
- 支持六路的故障指示输入
- 支持不可恢复以及可恢复的两种 PWM 保护功能响应故障
- 支持硬件触发 ADC 采样
- 支持中断信号
- EPWM0/1.../5 支持高精度 PWM，精度为 156 ps
- 支持脉冲输出功能
- 支持 PWM 触发信号输出
- 支持 Debug Hold 功能

CAP 模块 Feature

- 每个模块支持 1x 捕获输入信号或 1x 普通 PWM 输出信号
- 32 比特的 CAP 计数器
- 支持 4x 捕获寄存器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 可支持连续的捕获模式或单次的捕获模式
- 支持普通的 PWM 模式
- PWM 模式下支持相位的同步

QEP 模块 Feature

- 具有 32 比特的位置计数器、32 比特的定时器、32 比特的看门狗定时器、16 比特的 QEP 捕获寄存器
- 支持正交信号的解码
- 支持位置计数器的锁存
- 支持时间计数器的锁存
- 支持两种测速的模式

QOUT 模块 Feature

- 支持任意分频比
- 支持增量编码器（QEP）和绝对值编码器（TA-IF/ EDAT-IF/ BIS-IF）
- 输出脉冲均匀分布
- 输出最大支持 3 MHz 的正交脉冲信号

11.1.2. 实时控制外设互联图——EPWM

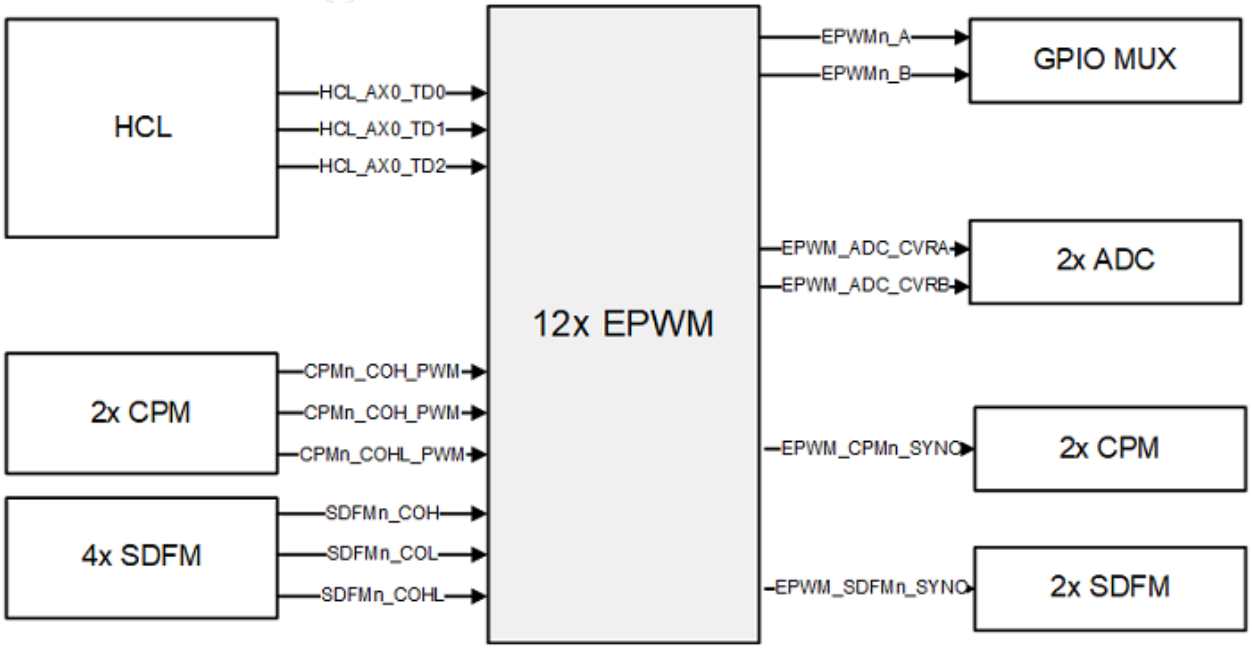


图 11-1 EPWM 模块与其它实时控制外设的连接关系

EPWM 的输入

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 硬件电流环 HCL：每次 HCL 计算完成的 PWM 占空比的数值，通过设置可以自动写入 EPWM 模块的 EPMW_CNT_AV 寄存器，达到自动更新 PWM 占空比的效果 。
- 比较器模块 CPM：输出的信号 CPMn_COH_PWM、CPMn_COL_PWM 和 CPMn_COHL_PWM（n=0/1），送到 EPWM 模块，可以用于触发 EPWM 的输出保护以及用于 EPWM 的同步网络输入。
- Sigma-Detla 滤波模块 SDFM：输出的 SDFMn_COH、SDFMn_COL 和 SDFMn_COHL（n=0/1/2/3），送到 EPWM 模块，可以用于触发 EPWM 的输出保护 。

EPWM 的输出

- EPWM 的输出信号 EPWMn_A 和 EPWMn_B 为 PWM 输出信号，直接通过 GPIO 复用传输到引脚。
- EPWM 的输出信号 EPWM_ADC_CVRA 和 EPWM_ADC_CVRB，传输到 ADC 模块，分别用于触发 ADC 的队列 0 和队列 1 工作的信号。
- EPWM 的输出信号 EPWM_CPMn_SYNC（n=0/1/2/…/11），传输到 CPM 模块，作为 CPM 模块的同步信号源。
- EPWM 的输出信号 EPWM_SDFMn_SYNC（n=0/1/2/…/11），传输到 SDFM 模块，作为 SDFM 模块的同步信号源。

11.1.3. 实时控制外设互联图——CAP

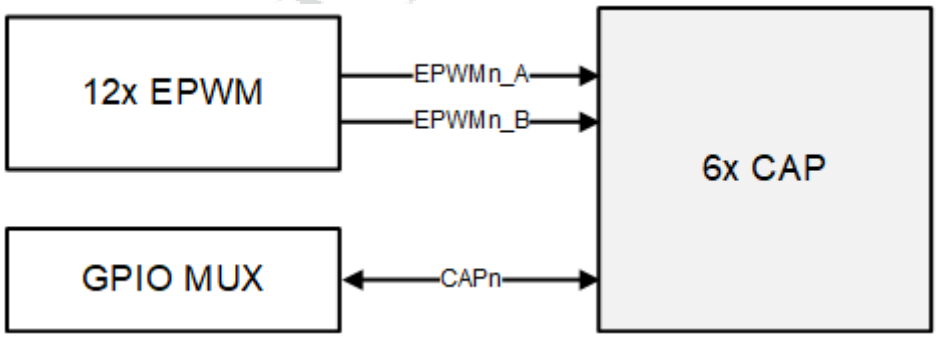


图 11-2 CAP 模块与其它实时控制外设的连接关系

CAP 的输入

- EPWM 模块的输出信号 EPWMn_A 和 EPWMn_B，能够传输到 CAP 模块，作为 CAP 模块输入信号源。
- CAP 的输入信号源，也可以选择来自引脚的 CAPn（n=0/1/…/5）信号。

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.4. 实时控制外设互联图——QEP

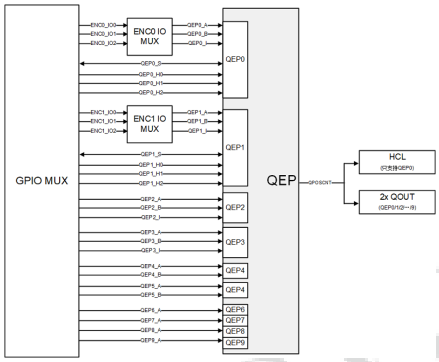


图 11–3 QEP 模块与其它实时控制外设的连接关系

QEP 的输入

QEP 子系统最多支持 10x QEP，各个 QEP 模块的输入信号对应关系如下：

- QEP0 的输入信号包括 QEP0_A、QEP0_B、QEP0_I、QEP0_S、QEP0_H0、QEP0_H1 和 QEP0_H2 信号，其中 QEP0_A、QEP0_B、QEP0_I 复用于 ENC0 IO MUX 模块，需通过 SYS_CFG 配置寄存器 ENCODER_CFG 进行选择。而 QEP0_S、QEP0_H0、QEP0_H1 和 QEP0_H2 信号则直接通过 GPIO 复用选择。
- QEP1 的输入信号包括 QEP1_A、QEP1_B、QEP1_I、QEP1_S、QEP1_H0、QEP1_H1 和 QEP1_H2 信号，其中 QEP1_A、QEP1_B、QEP1_I 复用于 ENC1 IO MUX 模块，需通过 SYS_CFG 配置寄存器 ENCODER_CFG 进行选择。而 QEP1_S、QEP1_H0、QEP1_H1 和 QEP1_H2 信号则直接通过 GPIO 复用选择。
- QEP2/3 的输入信号包括 QEP2/3_A、QEP2/3_B 和 QEP2/3_I 信号，这些输入信号均直接通过 GPIO 复用选择。
- QEP4/5 的输入信号包括 QEP4/5_A 和 QEP4/5_B 信号，这些输入信号均直接通过 GPIO 复用选择。
- QEP6/7/8/9 的输入信号包括 QEP6/7/8/9_A 信号，这些输入信号均直接通过 GPIO 复用选择。

QEP 的输出

- QEP0 的位置数据寄存器 QEP_POS_CNT 可以输出给硬件电流环 HCL 模块，HCL 用于进行电角度计算以及测速功能。
- QEP0/1/2/…/9 的位置数据寄存器 QEP_POS_CNT 可以输出给 QOUT 模块，QOUT 用于选择输入信号源，进行脉冲分频输出功能。

11.1.5. 实时控制外设互联图——QOUT

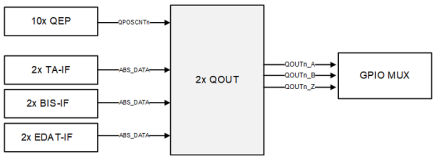


图 11–4 QOUT 模块与其它实时控制外设的连接关系

QOUT 的输入

- QOUT 的输入信号源支持 QEP0/1/2/…/9 的位置数据、TA–IF0/1 模块的位置数据、BIS–IF0/1 模块的位置数据和 EDAT–IF0/1 模块的位置数据，用于脉冲分频。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.6. 功能描述

11.1.6.1. EPWM 模块

EPWM 子模块 EPWM0/1/.../11为相同模块，各个子模块的信号都是相同的，标号 0/1/2… 用于区分不同模块的信号。例如 CNT_CLK0 代表 EPWM0 的计数器时钟信号 CNT_CLK。

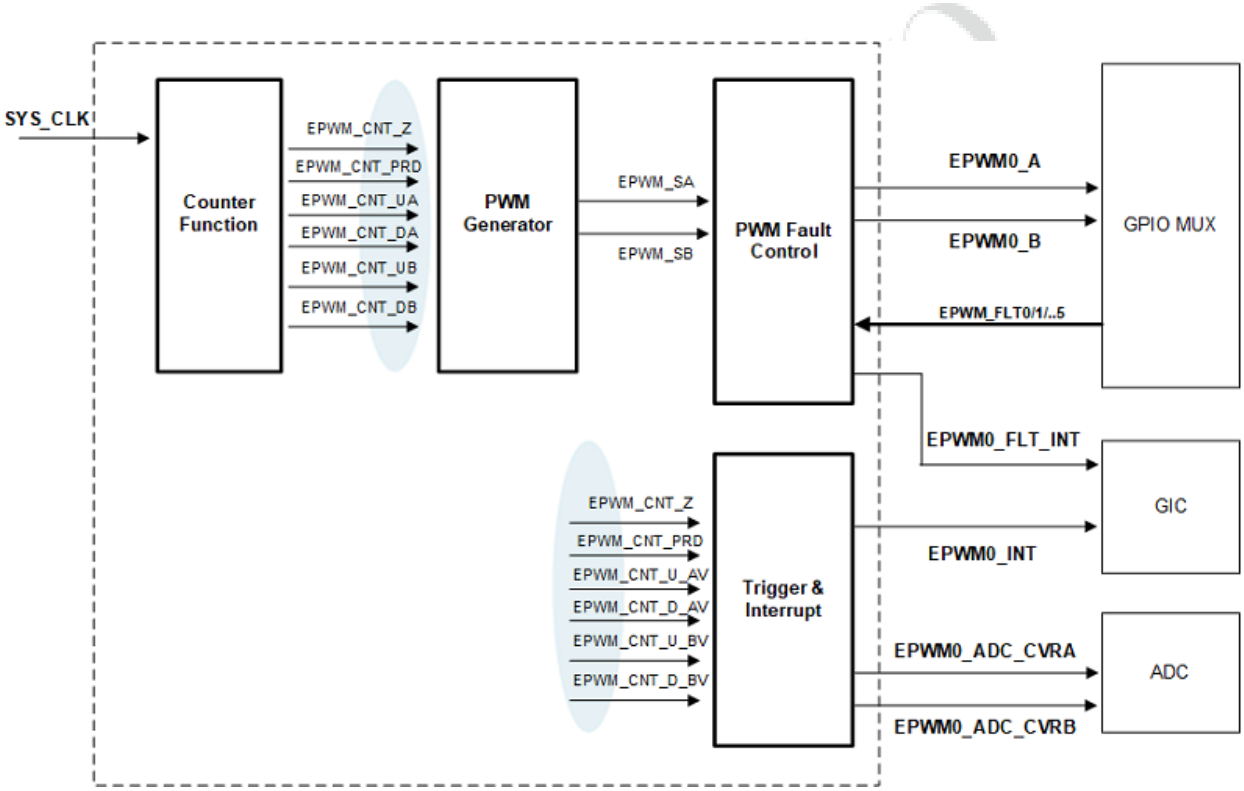


图 11–5 EPWM0 的结构框图

- 图 11–5 : EPWM0 的结构框图中，SYS_CLK 为工作时钟，典型值为 200 MHz。
- EPWM_FLT0/1/2/3/4/5 输入信号由所有 EPWM 子模块共用，用于可恢复和不可恢复的故障输入指示。
- Counter Function 模块，为计数器的功能模块，负责计数器计数、计数器同步、计数器比较等功能。
- EPWM Generator 模块，为 EPWM 的生成模块，负责 EPWM 脉宽控制、EPWM 死区控制等功能。
- EPWM Fault 模块，为 EPWM 故障控制模块，负责在故障信号生效的时候实施保护功能以及产生中断。
- Trigger & Interrupt 模块，为 ADC 触发信号以及中断信号的产生模块。

11.1.6.1.1. 计数器功能模块

11.1.6.1.1.1. 计数时钟

计数器的时钟 EPWM_CNT_CLK 由 SYS_CLK 进行分频得出：

EPWM_CNT_CLK = SYS_CLK / (Divisor1 * Divisor2)

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- *<Divisor1/2>* 为寄存器 EPWM_CLK_DIV1/2。
  - 除数 *<Divisor1>* 的可配置范围为 1/ 2/ 4/ 6/ 8/ 10/ 12/ 14。
  - 除数 *<Divisor2>* 的可配置范围为 1/ 2/ 4/ 8/ 16/ 32/ 64/ 128。
- 开启 EPWM 计数器的计数，需使能全局的控制信号 EPWM_CNT_GLB_EN。

11.1.6.1.1.2. 计数方式

寄存器字段 EPWM_CNT_MOD ，可以配置计数器的以下计数方式：

- 递增计数：计数器从 0 开始递增计数，计数至 EPWM_CNT_PRDV 值时，完成一个周期的计数，并且复位至 0 重新开始计数。

  图 11–6 : 计数器递增计数图示 中，设置 EPWM_CNT_PRDV = 6 的递增计数，此时开始从 0 到 6 的递增计数：
  - 在计数值为 0 时，信号 EPWM_CNT_Z = 1
  - 在计数值为EPWM_CNT_PRDV 的时候，信号EPWM_CNT_PRD = 1
  - 而指示计数方向的信号EPWM_CNTD 一直为高电平，指示为递增计数。

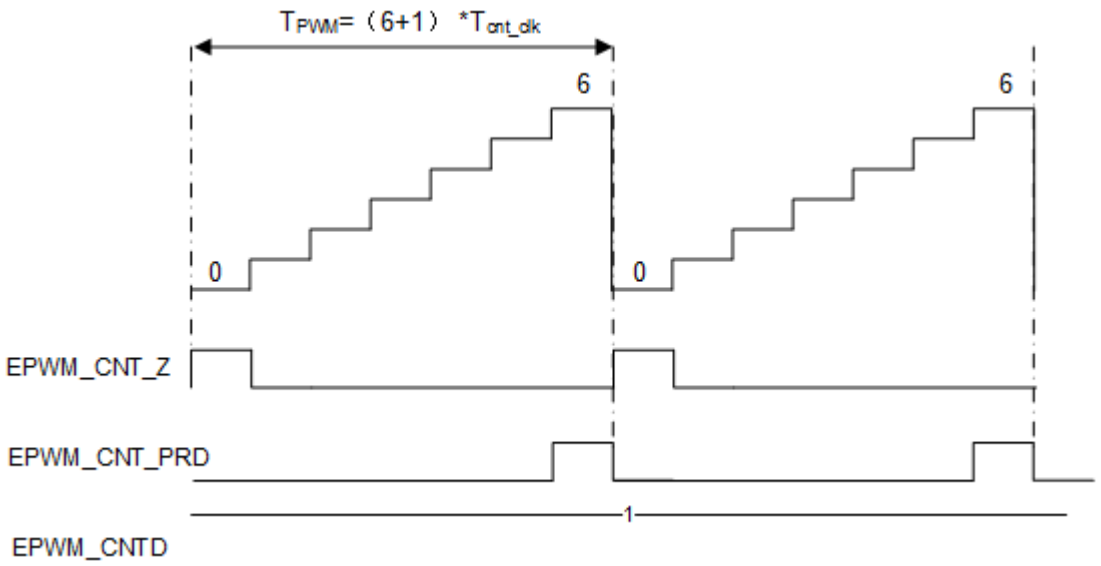


图 11–6 计数器递增计数图示

- 递减计数：计数器从 EPWM_CNT_PRDV 开始递减计数，计数至 0 时，完成一个周期的计数，并且复位至 EPWM_CNT_PRDV 重新开始计数。

  图 11–7 : 计数器递减计数图示中，设置 EPWM_CNT_PRDV = 6 的递减计数，此时进行从 6 到 0 递减计数：
  - 在计数值为 0 的时候，信号 EPWM_CNT_Z = 1。
  - 在计数值为 EPWM_CNT_PRDV 的时候，信号 EPWM_CNT_PRD = 1。
  - 指示计数方向的信号 EPWM_CNTD 一直为低电平，指示为递减计数。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

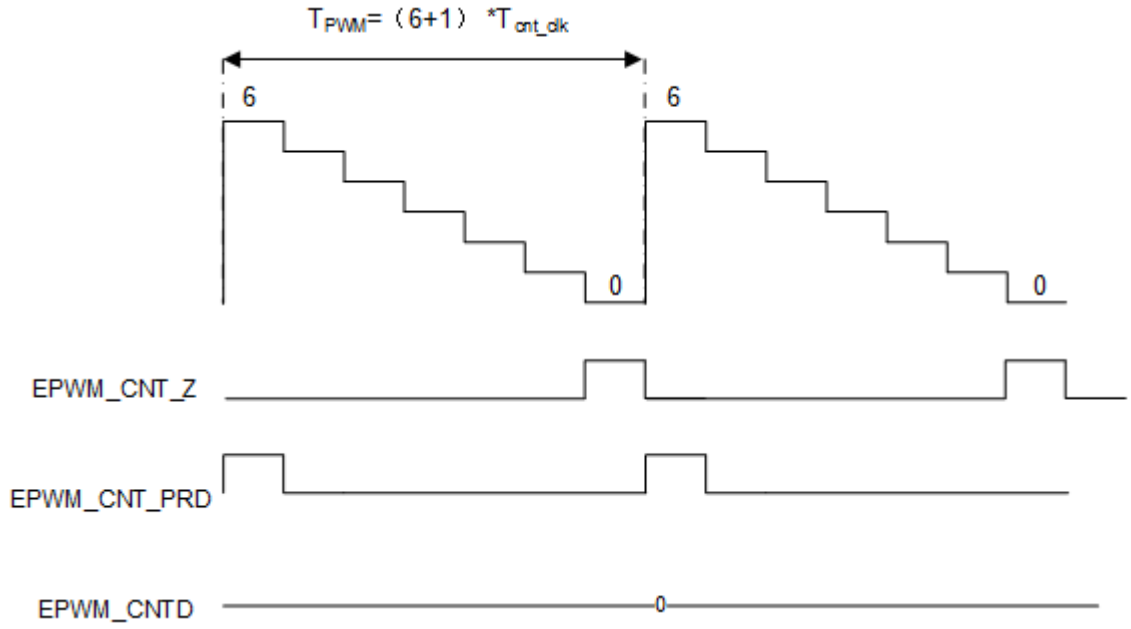


图 11–7 计数器递减计数图示

- 先递增后递减计数：计数器从 0 开始递增计数，计数至 EPWM_CNT_PRDV 后进行递减计数，当计数器计数为 1，完成一个周期的计数。下一个周期继续从 0 开始进行先递增后递减计数。

  图 11–8 : 计数器先递增后递减计数示例中，设置 EPWM_CNT_PRDV = 6 的先递增再递减计数，此时进行先从 0 到 6 的递增计数再从 6 到 0 的递减计数：

  ◦ 在计数值为 0 的时候，信号 EPWM_CNT_Z = 1。

  ◦ 在计数值为 EPWM_CNT_PRDV 的时候，信号 EPWM_CNT_PRD = 1。

  ◦ 指示计数方向的信号 EPWM_CNTD 在前半周期为高电平指示此时为递增计数，后半周期指示为递减计数。

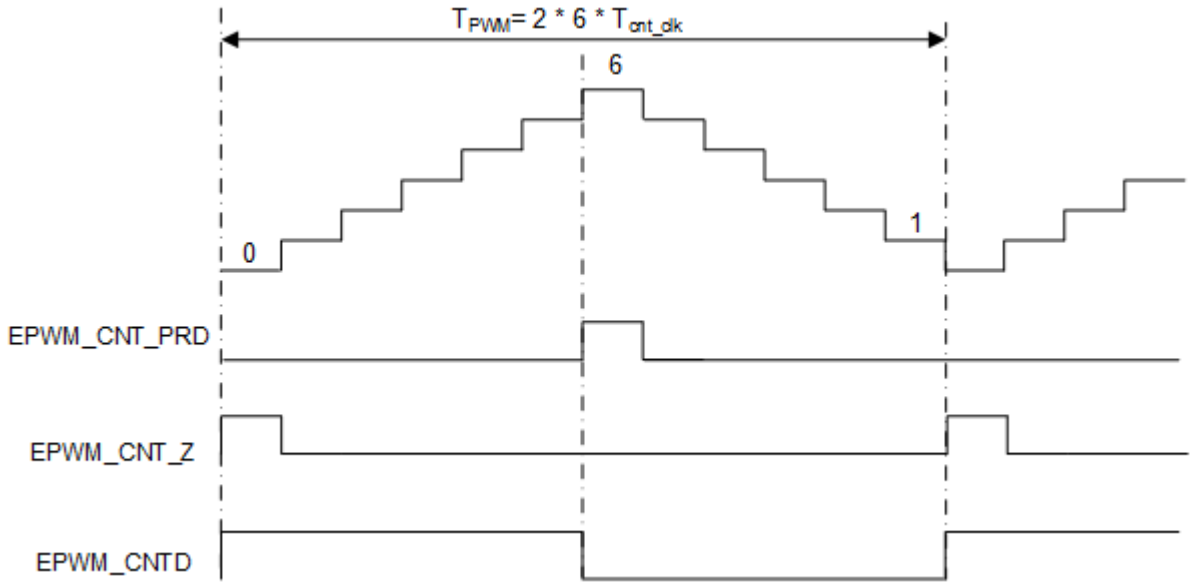


图 11–8 计数器先递增后递减计数示例

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.6.1.1.3. 计数比较

在计数数值达到预设的设定值时，即达到 EPWM_CNT_AV 与 EPWM_CNT_BV 时，计数器可以产生相应的信号 EPWM_CNT_A 与 EPWM_CNT_B。

为了区分计数的方向：

- 若为递增计数至 EPWM_CNT_AV 产生的信号，记为 EPWM_CNT_UA。
- 若为递减计数至 EPWM_CNT_AV 产生的信号，记为 EPWM_CNT_DA。
- 若为递增计数至 EPWM_CNT_BV 产生的信号，记为 EPWM_CNT_UB。
- 若为递减计数至 EPWM_CNT_BV 产生的信号，记为 EPWM_CNT_DB。

产生的信号输出至 EPWM 生成模块以及 Trigger & Interrupt 模块使用。具体时序图如下：

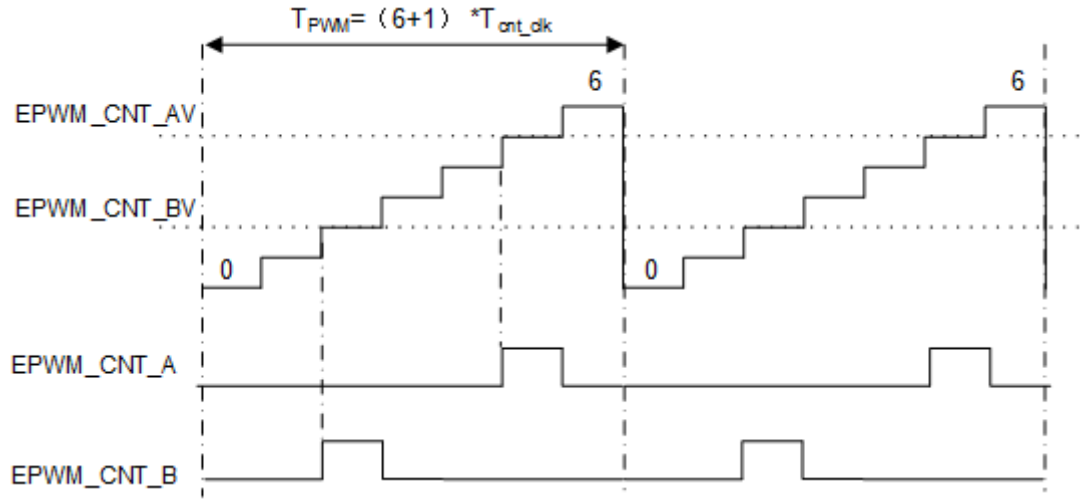


图 11–9 递增计数产生比较信号示例

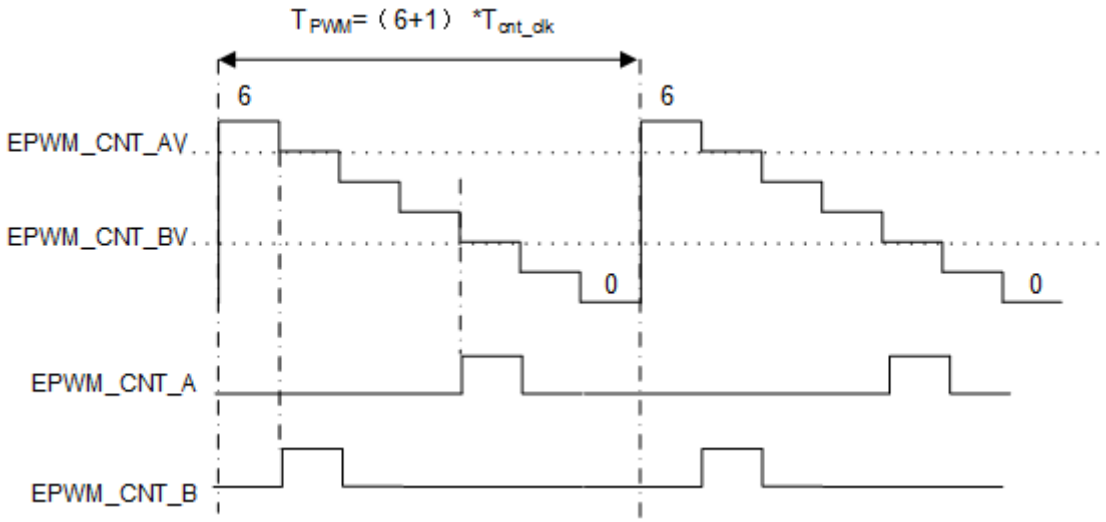


图 11–10 递减计数产生比较信号示例

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

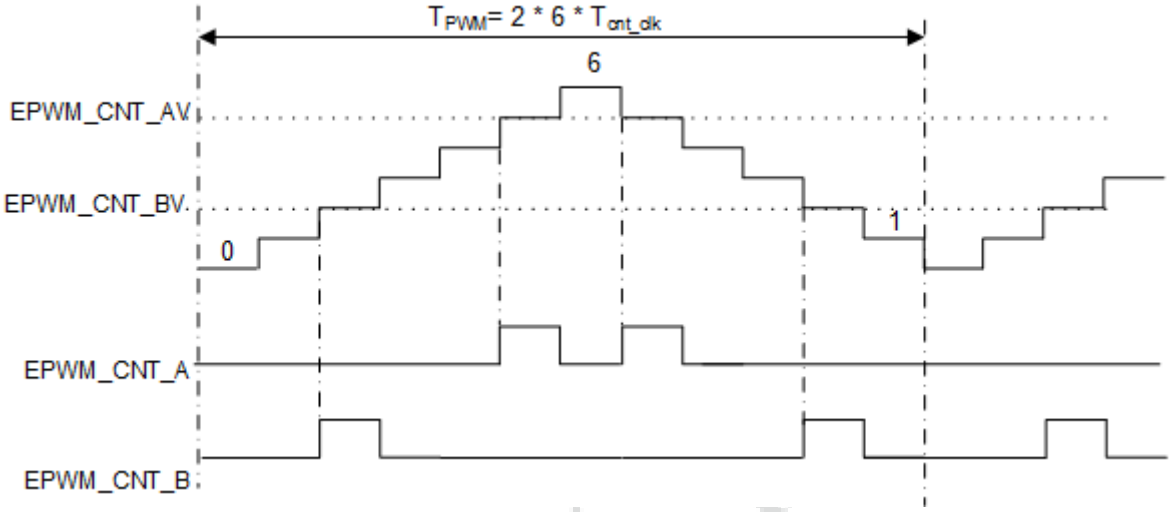


图 11–11 先递增后递减计数产生比较信号示例

11.1.6.1.1.4. 计数同步

计数器具有同步的功能，同步信号的使能后，可以使得计数器计数值跳至 EPWM_CNT_PHV 计数同步相位寄存器的数值。

计数器同步信号的来源有两个：

- IN_SYNC，对于 EPWM 子模块，是外部输入信号，各个 EPWM 子模块的 IN_SYNC 的信号来源可参考图 11–13 : 同步信号网络示例。
- SW_SYNC，为 EPWM 模块通过寄存器设置 EPWM_SW_FRC_SYNC 位而产生，即由软件控制产生。
- IN_SYNC 与 SW_SYNC 的信号经过或逻辑后，决定计数器的同步。

计数器还会产生输出的同步信号 OUT_SYNC，通过寄存器设置可以选择不同的信号作为 OUT_SYNC。图 11–12 : 同步输出信号源 中展示了 OUT_SYNC 的来源。

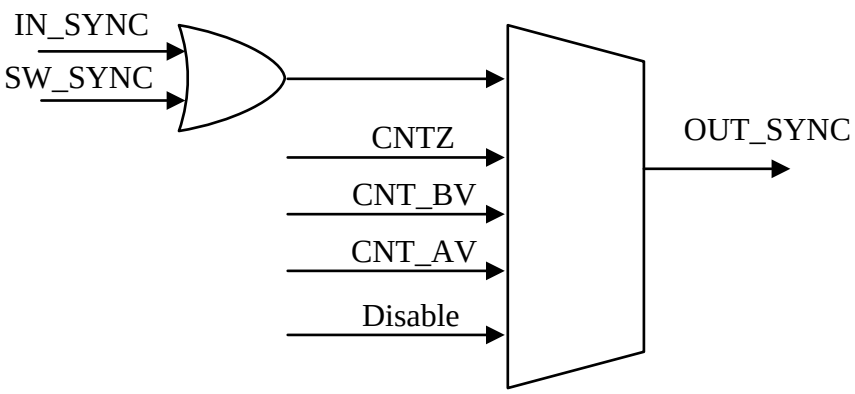


图 11–12 同步输出信号源

EPWM 模块利用输入同步信号以及输出同步信号，将所有子模块 EPWM0/1/.../11 进行计数器的相位同步。图 11–13 : 同步信号网络示例 展示了各个模块的同步连接方式。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- EPWM0/3/6/9 以及 CAP0 的输出同步信号通过 GPIO_MUX 输出给外部器件，并且进行脉冲的 8*SYS_CLK 的长度延长。
- CPM0_COH 以及 CPM1_COH 分别为 CPM0 和 CPM1 输出的比较信号。

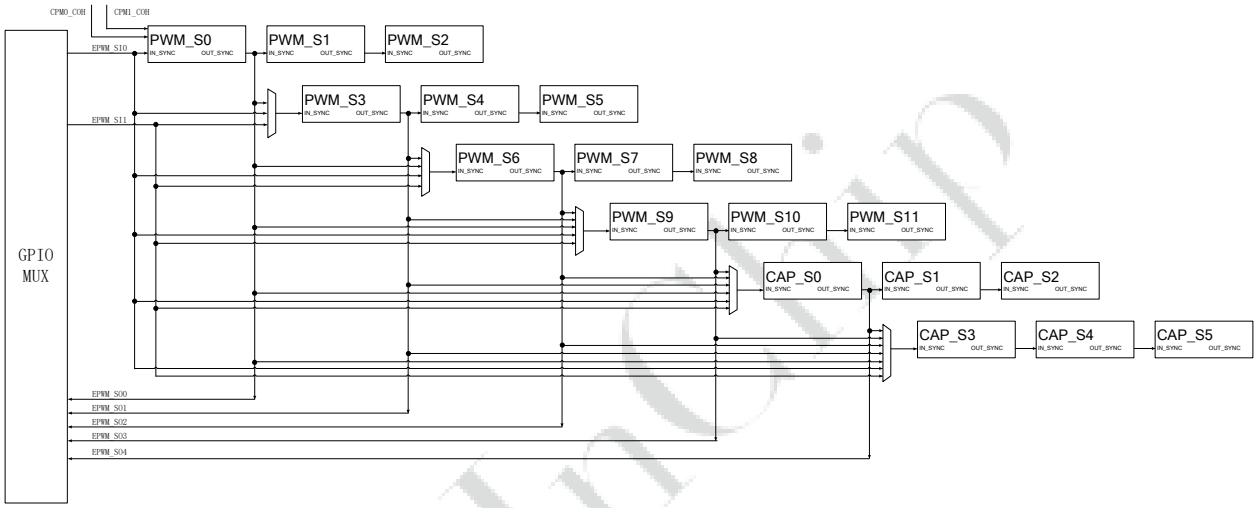


图 11-13 同步信号网络示例

11.1.6.1.1.5. 寄存器更新

寄存器 EPWM_CNT_PRDV、EPWM_CNT_AV 以及 EPWM_CNT_BV 支持以下更新模式，且各有独立控制的更新模式的控制位。

- 立即更新模式：
  - 对寄存器 EPWM_CNT_PRDV、EPWM_CNT_AV 以及 EPWM_CNT_BV 的数值写入，会立即生效，从而影响当前的 EPWM 生成。
  - 可能出现在当前的周期，新写入的数值与计数器的数值错过比较时刻，导致 AV 和 BV 的动作未发生，进而造成当前周期的输出 EPWM 占空比异常，例如 100% 或 0% 占空比。
  - 通过寄存器字段 EPWM_CMPA_IMD_UPDT_PULSE_EN、EPWM_CMPB_IMD_UPDT_PULSE_EN = 1，可以避免立即更新带来的错误 EPWM 输出。
- 影子寄存器更新模式：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 对寄存器 EPWM_CNT_PRDV、EPWM_CNT_AV 以及 EPWM_CNT_BV 的数值的写入，暂时存入各自的影子寄存器，不会立即生效，只有当计数器计数值到指定加载点时才进行更新，影子寄存器的数值生效。
- 图 11-14 : EPWM_CNT_BV 影子寄存器更新示例中，当对 EPWM_CNT_BV 的数值进行写操作，将数值从 0x2 改变为 0x4 后，并没有立即生效，而是在计数值复位至 0 开始下一个周期的计数后，EPWM_CNT_BV 的数值才生效，从而改变了 EPWM 信号的占空比。

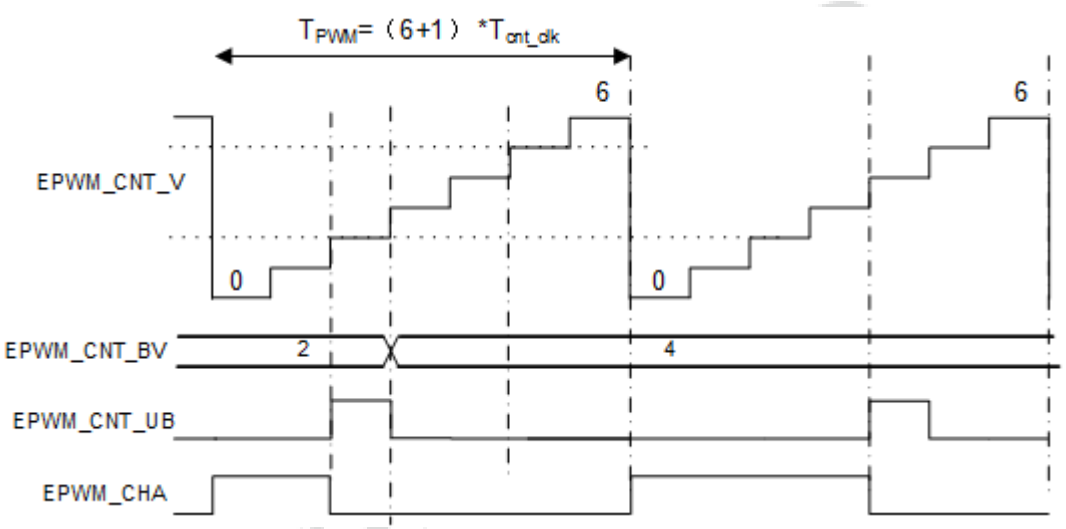


图 11-14 EPWM_CNT_BV 影子寄存器更新示例

11.1.6.1.2. EPWM 生成模块

EPWM 生成模块，可以产生 A、B 两个通道的 EPWM 信号，分别为 EPWM_SA 和 EPWM_SB，具体需要配置以下信息：

- 下列信号产生的动作：
  - EPWM_CNT_Z
  - EPWM_CNT_PRD
  - EPWM_CNT_UAV
  - EPWM_CNT_DAV
  - EPWM_CNT_UBV
  - EPWM_CNT_DBV
- 寄存器中 EPWM 的输出模式。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

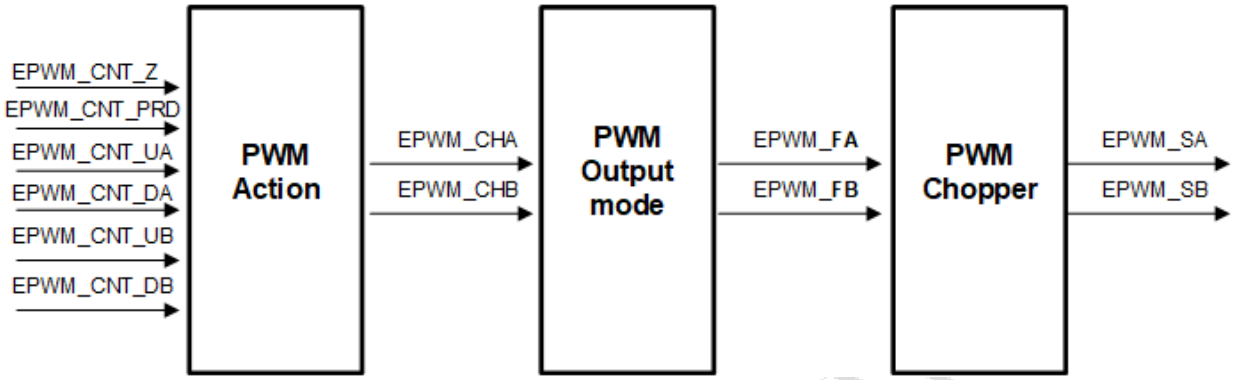


图 11–15 EPWM 生成模块的内部框图

如图 11–15 : EPWM 生成模块的内部框图所示，EPWM 生成模块的内部由以下模块组成：

- EPWM 动作控制模块：触发产生 EPWM 动作的信号，为计数器功能模块产生的信号。
- EPWM 输出模式：可以根据如下寄存器配置 EPWM 的输出。
  - EPWM_CH_SEL[1:0]
  - EPWM_POL_SET[1:0]
  - EPWM_BP_SET[1:0]
- EPWM Chopper 模块

11.1.6.1.2.1. EPWM 动作控制模块

EPWM 动作控制模块，触发产生 EPWM 动作的信号为计数器功能模块产生的信号。所有的信号对 A、B 通道均有效。各信号描述如下：

- EPWM_CNT_Z，计数器数值达到 0 时产生。
- EPWM_CNT_PRD ，计数器数值达到 EPWM_CNT_PRDV 时产生。
- EPWM_CNT_UA，计数器递增计数达到 EPWM_CNT_AV 时产生。
- EPWM_CNT_DA，计数器递减计数达到 EPWM_CNT_AV 时产生。
- EPWM_CNT_UB，计数器递增计数达到 EPWM_CNT_BV 时产生。
- EPWM_CNT_DB，计数器递减计数达到 EPWM_CNT_BV 时产生。

当优先级高的信号所触发的动作为无动作时，控制器跳过该信号控制，由其它优先级的信号控制，如在 EPWM_CNT_UB/ DB 所触发的动作为无动作时，控制器则跳过 CMPB 的动作控制，进行 EPWM_CNT_UA/DA 的动作控制。各信号触发的动作优先级见动作控制信号优先级。

通过配置寄存器 EPWMA_ACT 和 EPWMB_ACT，可以在各信号上执行以下动作类型：

- 置 1：EPWM 输出信号设置为高电平。
- 置 0：EPWM 输出信号设置为低电平。
- 翻转：EPWM 输出信号进行翻转，若当前信号为高，动作执行将 EPWM 信号设置为低电平。
- 无操作：EPWM 输出信号无变化，维持现有的信号。

举例说明：假设 EPWM_CHA 动作满足以下条件，可以得出 图 11–16 : EPWM_CHA 信号生成示例：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 计数器递增计数，EPWM_CNT_BV = 0x2，EPWM_CNT_PRD = 0x6
- EPWM_CHA 的动作设定：
  - EPWMA_ACT_CNTZ = 0x2：置 1
  - EPWMA_ACT_CNTUBV = 0x1：置 0
  - 其它的动作设定则为无动作

图 11–16 : EPWM_CHA 信号生成示例中，生成的占空比则为 2/7 ≈ 28.5%

图 11–16 EPWM_CHA 信号生成示例

11.1.6.1.2.1.1. 软件强制控制信号

软件强制控制信号分为两种：

- 非持续的软件强制控制信号：信号非持续。若有下一个动作控制信号出现，则由下个控制信号控制 EPWM 的动作。
- 持续的软件强制控制信号：信号持续。即使下一个动作控制信号出现，由于软件强制控制信号优先级最高且信号持续，所以屏蔽后续的控制信号，仍然由持续的软件强制控制信号控制 EPWM 的动作。
  - 控制 EPWM 动作的类型包括置 1、置 0。
  - 如需由其它信号控制 EPWM 的动作，则关闭此功能。

11.1.6.1.2.1.2. 动作控制信号优先级

动作控制信号中，软件强制控制信号的优先级始终最高，其它信号的优先级在不同的计数模式下，排列会有所差异，动作控制信号优先级具体如下。当同时出现多个动作控制信号时，按照优先级最高的控制信号执行机制。

递增计数模式，优先级排列：

表 11–1 动作控制信号优先级

优先级	递增阶段
1（最高）	软件强制控制信号
2	EPWM_CNT_UB/ EPWM_CNT_DB
3	EPWM_CNT_UA/ EPWM_CNT_DA
4	EPWM_CNT_PRD
5（最低）	EPWM_CNT_Z

注：

EPWM_CNT_BV 对应产生的 EPWM_CNT_UB/ EPWM_CNT_DB 信号会影响 EPWM_CNT_Z 或 EPWM_CNT_PRD 上本应该发生的动作，因此软件需尽量避免 EPWM_CNT_BV = 0 或 PRD 值的情况 。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.6.1.2.2. EPWM 输出模式

通过以下寄存器，可配置所需的 EPWM 输出：

- EPWM_CH_SEL[1:0]，通道选择控制信号，分别选择上升沿信号处理通道的输入源，以及下降沿信号处理通道的输入源。两路的信号处理通道都可以选择 CHA 或 CHB。

> **注：**
>
> 通过对上升沿信号以及下降沿信号可以实现死区控制，具体配置可查看 EPWM 死区控制。

- EPWM_POL_SET[1:0]，极性选择控制信号，选择正极性或负极性的信号。
- EPWM_BP_SET[1:0]，旁通选择，EPWM_BP_SET[0]可以选择旁通 EPWM_CHA，EPWM_BP_SET[1] 可以选择旁通 EPWM_CHB。

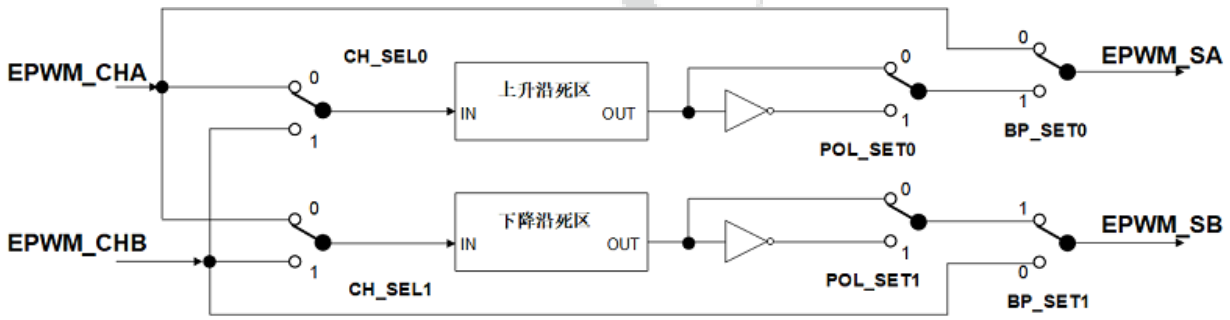


图 11–17 EPWM 输出模式的控制图示：

11.1.6.1.2.2.1. EPWM 死区控制

EPWM 死区控制，分别通过对上升/ 下降边沿的时间进行延迟，通过 EPWM_RE_DZCTL 和 EPWM_FE_DZCTL 寄存器的配置下列延迟时间参数（单位：EPWM_CLK_CLK)：

- EPWM_RE_DZCTL
- EPWM_FE_DZCTL

图 11–18 : EPWM_CHA 插入上升沿死区以及下降沿死区中，以通道 EPWM_CHA 的信号为例，分别设置 EPWM_RE_DZCTL = EPWM_FE_DZCTL = 1，得到如下的信号，实现上升沿/ 下降沿的死区时间控制为 1 * Tcnt_clk。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

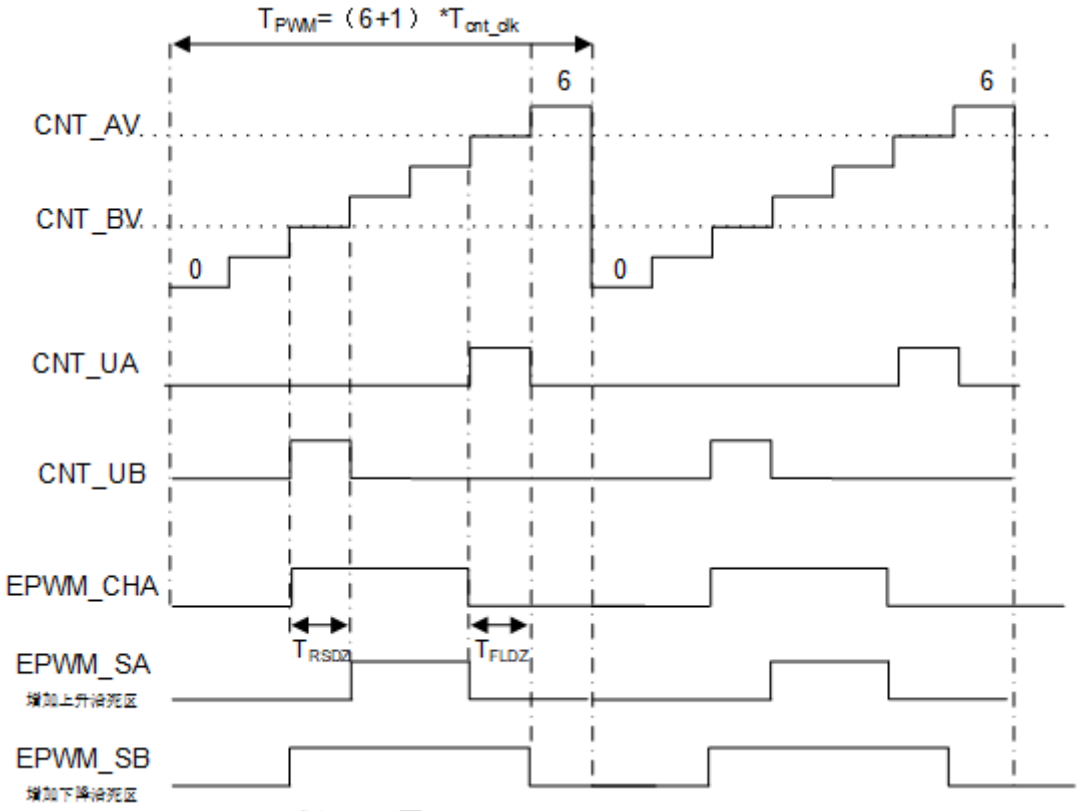


图 11–18 EPWM_CHA 插入上升沿死区以及下降沿死区

11.1.6.1.2.3. EPWM Chopper 模块

EPWM Chopper 功能如下所示：

- 寄存器 EPWM_CHOP_EN = 0x0：EPWM Chopper 模块旁通
- 寄存器 EPWM_CHOP_EN = 0x1：EPWM Chopper 模块工作

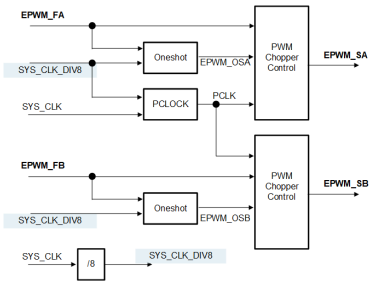


图 11–19 EPWM Chopper 功能框图

如 图 11–19 : EPWM Chopper 功能框图所示：

1. Oneshot 信号以 EPWM_FA/FB 信号的上升边沿为触发边沿，产生脉宽为 EPWM_CHOP_OS_WTH * PSCLK 的 Oneshot 信号。

   图 11–22 : PCLK 以及 Oneshot 调制图示 中，EPWM_CHOP_OS_WTH = 0x1，产生了 EPWM_OSA 信号，利用 EPWM_OSA 以及 PCLK 信号进行调制，得出 EPWM_SA。

2. PCLOCK 对 EPWM_FA 和 EPWM_FB 信号进行调制，生成 PCLK 信号。

   PClock 模块控制产生的 PCLK 信号的频率以及占空比。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 寄存器 EPWM_CHOP_FRE：配置分频系数
- 寄存器 EPWM_CHOP_DUTY：调节和配置占空比，调节范围是 12.5%~87.5%，每档位 12.5%。

图 11–20 : PCLK 调制 EPWM 信号中以互补的死区控制的一对信号，进行了 PCLK 信号的调制。

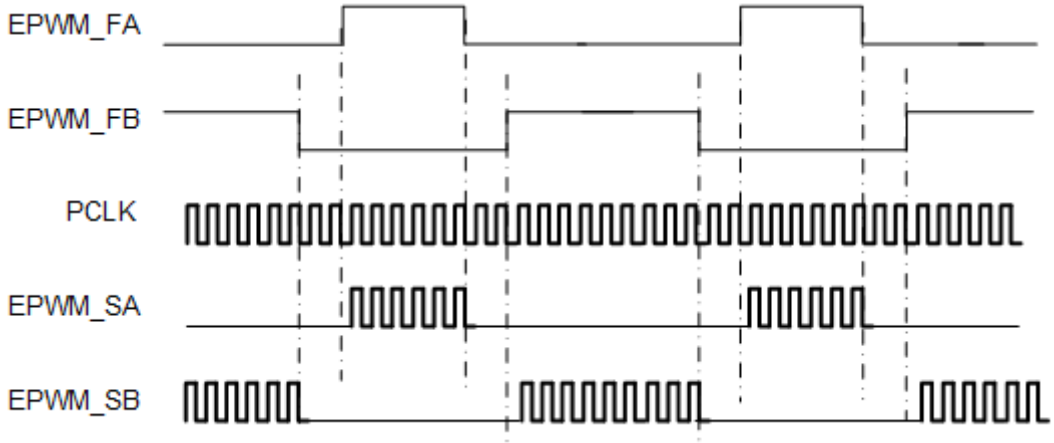


图 11–20 PCLK 调制 EPWM 信号

PCLK 的占空比调整则如图 11–21 : PCLK 的占空比所示。

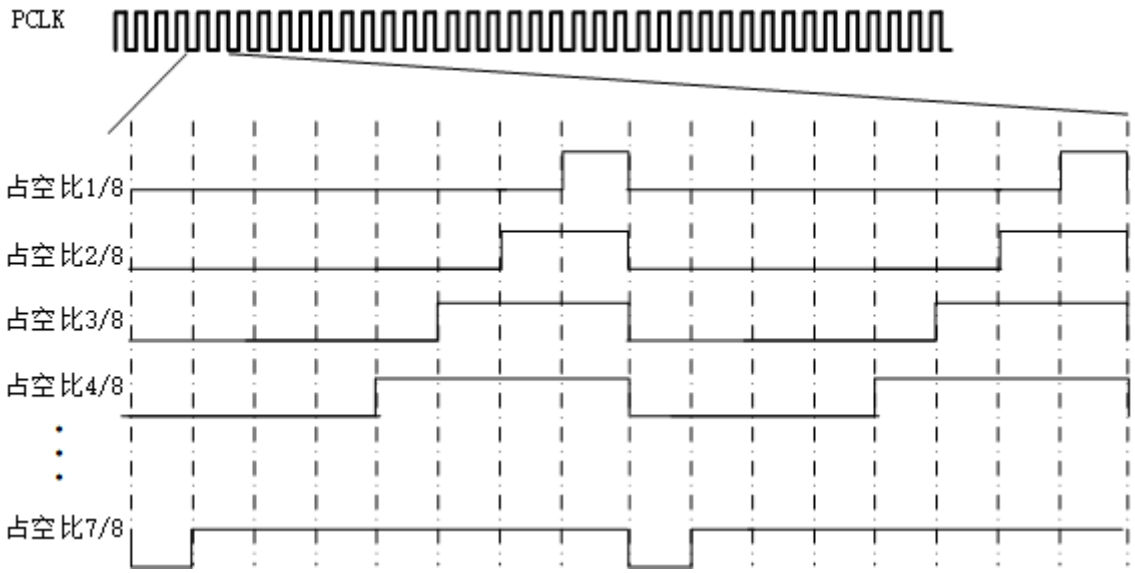


图 11–21 PCLK 的占空比

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

3. EPWM Chopper Control 利用 EPWM_OSA/ OSB 和 PCLK 信号输出调制信号 EPWM_SA 和 EPWM_SB。

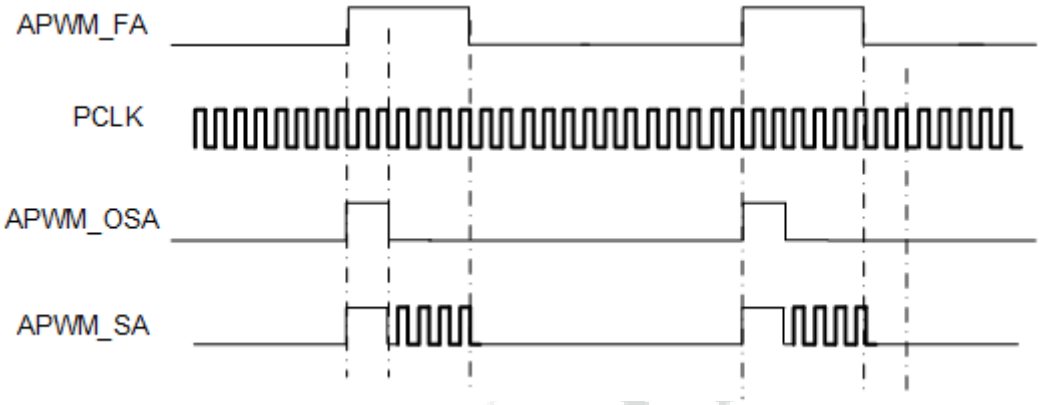


图 11–22 PCLK 以及 Oneshot 调制图示

11.1.6.1.3. EPWM 保护模块

EPWM 保护模块提供了以下几大功能：

- EPWM 初始值配置
- 故障模式
- 故障指示输入
- 故障操作
- 故障中断

11.1.6.1.3.1. EPWM 初始值配置

通过寄存器可以配置 EPWM 的输出信号EPWM0/1/.../11_A 以及 EPWM0/1/.../11_B 在 EPWM 功能未使能的情况下的初始值。

以 EPWM0_A 信号为例，在 EPWM0 模块未使能的情况下，可以有以下的情况：

- 若 EPWM_A_INIT = 0x0，EPWM 模块未使能，EPWM0_A 输出低电平。
- 若 EPWM_A_INIT = 0x1，EPWM 模块未使能，EPWM0_A 输出高电平。
- 若 EPWM_A_INIT = 0x2/3，EPWM 模块未使能，EPWM0_A 输出为高阻态。

11.1.6.1.3.2. 故障模式

EPWM 保护模块可以同时支持两种类型的故障模式：

- 可恢复故障模式：
  - 当 EPWM_RFLT_ALL 有效，EPWM 模块立即执行故障操作，如果有使能中断模式，则产生 EPWM_RC_FALT_INT 中断。
  - 当计数器计数复位至 0，若 EPWM_RFLT_ALL 信号变回无效状态，EPWM 的故障操作解除，EPWM 可以继续正常工作。
- 不可恢复故障模式：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

◦ 当 EPWM_NRFLT_ALL 有效，EPWM 模块立即执行故障操作，如果有使能中断模式，则产生 EPWM_NRC_FALT_INT 中断。

◦ 当出现不可恢复的故障时，EPWM 一直处于故障操作的状态，不能修改。

不可恢复故障的消除，只能通过软件写寄存器消除此状态，才可以使得 EPWM 再次正常工作。。

11.1.6.1.3.3. 故障指示输入

故障指示的输入源来自引脚 GPIO、内部比较模块 CPM 和内部 SDFM 模块。这类输入信号经过 OR 逻辑可以得到 EPWM_RFLT_ALL 和 EPWM_NRFLT_ALL 信号，分别触发进入可恢复故障模式和不可恢复故障模式。

> **注：**
>
> CPM 的故障输入以及 SDFM 的故障输入信号，固定为高电平有效，不可配置。

故障指示输入包括：

• 可恢复故障指示输入

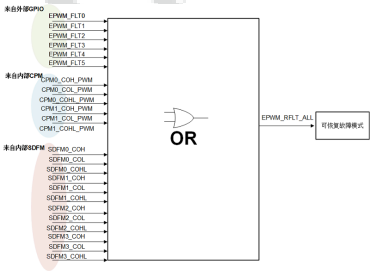


图 11–23 EPWM 可恢复故障指示输入

• 不可恢复故障指示输入：

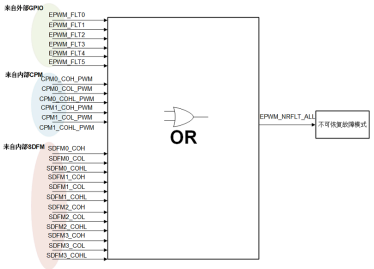


图 11–24 EPWM 不可恢复故障指示输入

11.1.6.1.3.4. 故障操作

当故障指示输入有效时，EPWM 强制执行故障操作，EPWM 输出信号的故障操作包括：

> **注：**
>
> 通过配置寄存器，软件可以强制 EPWM 输出执行故障操作。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- EPWM 强制输出高电平
- EPWM 强制输出低电平
- EPWM 强制输出高阻态
- 无操作

11.1.6.1.3.5. 故障中断

故障中断，由可恢复故障中断 EPWM_RC_FALT_INT 与不可恢复中断 EPWM_NRC_FALT_INT 进行或逻辑所得 EPWM_FALT_INT 信号。

11.1.6.1.4. ADC 采样触发和中断模块

11.1.6.1.4.1. ADC 采样触发

EPWM 模块可以通过 ADC 采样触发的功能，产生 ADC 采样使能信号，直接触发 ADC 进行模拟信号的采集。具体流程如下：

1. 每个 EPWM 模块可以最多产生 2x ADC 采样触发信号，即输出 EPWMn_ADC_CVRA 和 EPWMn_ADC_CVRB。
2. EPWMn_ADC_CVRA 和 EPWMn_ADC_CVRB 分别经过 OR 逻辑后，对应生成 EPWM_ADC_CVRA 和 EPWM_ADC_CVRB，送到 ADC0/1，再分别作为 ADC0/1 的队列 1 和队列 2 的触发信号。

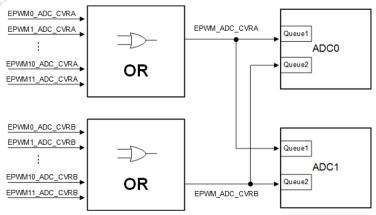


图 11-25 ADC 采样触发图示

3. 产生采样触发信号的输入源与控制 EPWM 动作的信号一致，可以选择以下信号作为触发信号：

> **注：**
>
> CPM 所有输出的信号的上升沿才是触发信号。

- EPWM_CNT_Z
- EPWM_CNT_PRD
- EPWM_CNT_UA
- EPWM_CNT_DA
- EPWM_CNT_UB
- EPWM_CNT_DB
- CPM0_COH
- CPM0_COL
- CPM0_COHL

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- CPM1_COH
- CPM1_COL
- CPM1_COHL

4. 通过寄存器字段 EPWM_ADC_CVRA/ B_DIV 可以配置 ADC 采样触发信号产生的频次。

   频次可配置为每次、每两次、每三次产生触发信号。以 CNT_Z 信号为例，若配置频次为每三次，当出现三次 CNT_Z 有效信号，会产生一次 ADC 采样信号。

11.1.6.1.4.2. EPWM 中断

每个 EPWM 模块可以产生 1x EPWM 中断信号。此中断信号的产生与 EPWM 动作的信号一致。可以选择以下信号作为中断信号 EPWM_INT：

- EPWM_CNT_Z
- EPWM_CNT_PRD
- EPWM_CNT_UA
- EPWM_CNT_DA
- EPWM_CNT_UB
- EPWM_CNT_DB

通过寄存器字段 EPWM_INT_DIV 可以配置 中断信号产生的频次。

频次可配置为每次、每两次、每三次产生触发信号。以 CNT_Z 信号为例，若配置频次为每三次，当出现三次的 CNT_Z 有效信号，会产生一次 EPWM 中断信号。

11.1.6.1.5. 输入信号过滤

EPWM 保护模块的输入信号 EPWM_FLT0/1/2/3/4/5_IN，是经过输入信号过滤模块过滤的信号。输入信号过滤模块，用于滤除噪声信号，每路的输入信号都配置有对应的输入滤波模块：

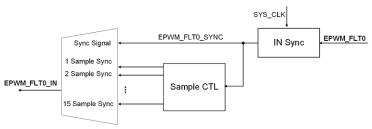


图 11–26 输入滤波模块功能框图

图 11–26 : 输入滤波模块功能框图中以EPWM_FLT0 信号为例，输入滤波的功能可设置成以下模式：

- 同步信号输出：通过 SYS_CLK 对输入信号 EPWM_FLT0 进行同步。
- 1/2/…/15 采样点的同步信号输出：同步信号经过 Sample CTL 模块，判定 1/2/…/15 个采样点为相同值的信号认为有效信号，否则认为噪声信号进行滤除。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- Sample CTL 模块的输入信号是 IN Sync 模块的输出信号，即 SYS_SCLK 对 EPWM_FLT0 信号进行同步得出 EPWM_FLT0_SYNC 信号。
- 通过配置 Sample CTL 模块的寄存器，可以配置对 EPWM_FLT0_SYNC 信号的采样周期，采样周期为 1x/2x/4x/…/510x SYS_CLK。
- 通过寄存器可以配置 1/2/…/15 采样点的同步信号输出，即以 1/2/…/15 个采样点的时间长度作为一个处理周期。若这个周期的采样点均为相同值则认为是有效值，EPWM_FLT0_IN 的信号输出此有效值。

图 11–27 : 五采样点同步信号输出图示中，以采样周期配置为 2x SYS_CLK、5 采样点同步信号输出的配置为例，对 EPWM_FLT0_SYNC 信号进行处理。

1. 在 T0 时刻，对 EPWM_FLT0_SYNC 进行第一次信号采集，采集为 0 信号。
2. 接下来采集的四次信号均为 0 信号，因此在第五个采样点的时候，EPWM_FLT0_IN 进行了翻转，输出 0 信号，完成一个处理周期。
3. 在 T1 时刻，由于第一次采集信号为 0 信号，而第二次采集信号出现 1 信号，此次处理周期判定为无效值，EPWM_FLT0_IN 维持当前值。

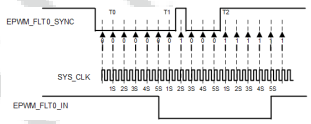


图 11–27 五采样点同步信号输出图示

11.1.6.1.6. 触发信号输出功能

EPWM 支持通过寄存器选择计数器不同时刻的触发信号，即 EPWM_CNT_Z、EPWM_CNT_PRD、EPWM_CNT_UAV、EPWM_CNT_DAV、EPWM_CNT_UBV、EPWM_CNT_DBV，通过外部 GPIO 输出。输出的触发信号，进行 8x SYS_CLK 的脉冲延长。

11.1.6.1.7. 脉冲输出功能

脉冲输出功能用于产生固定脉冲数量，并且脉冲的频率和占空比均可以调整。利用 EPWM 的 A、B 通道输出，可以产生典型的方向脉冲、正交脉冲和 CW/CCW 脉冲信号。

脉冲输出

脉冲输出的功能，通过影子更新信号 PUL_CNT_ZRO，配合以下寄存器的影子更新实现：

- PWM_CNT_PRDV：PWM 计数器的周期值，用于控制产生脉冲的周期。
- PWM_CNT_AV：PWM 计数器比较 A 值。
- PWM_CNT_BV：PWM 计数器比较 B 值。
- PWMA_ACT：PWMA 动作寄存器。
- PWMB_ACT：PWMB 动作寄存器。
- PWMA_ACT_SW_CT：软件持续控制 PWMA 动作。
- PWMB_ACT_SW_CT：软件持续控制 PWMB 动作。
- PUL_OUT_NUM：输出脉冲设置，用于控制产生脉冲的数量。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

影子更新信号 PUL_CNT_ZRO，可以通过寄存器的使能作为中断信号。以下三种方式可以产生 PUL_CNT_ZRO：

1. 软件写寄存器字段EPWM_PUL_OUT_EN = 0x1，使能脉冲输出功能。
2. 脉冲计数器完成脉冲数 NUM 的计数。
3. 软件写寄存器字段EPWM_PUL_SW_UPDT = 0x1，强制产生一次 ZRO 的信号。

脉冲计数器的计数，可以通过寄存器字段 EPWM_PUL_CNT_SRC 选择不同触发信号作为脉冲计数器的信号源。 而脉冲数寄存器的配置，可以控制脉冲计数器需要的计数次数，计数次数为（ PUL_OUT_NUM + 1 ），在完成脉冲计数后，会产生一次 PUL_CNT_ZRO 信号，用于硬件自动更新影子寄存器。

11.1.6.1.8. HRPWM 功能

HRPWM 功能仅有 EPWM0/1/2/…/5 支持，其它的 EPWM 模块不支持 HRPWM 功能。

HRPWM 为 EPWM 模块输出的最后一级功能模块，HRPWM 能够对 A/B 通道输出信号的上升沿、下降沿或整体进行高精度边沿延迟，延迟的精度范围是 1x 156ps ~ 32x 156ps ，进而达到 EPWM 输出占空比或相位高精度的调节。PWMA 和 PWMB 均有独立的控制通道。

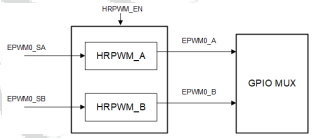


图 11–28 HRPWM 功能框图

图 11–29 : HRPWM 功能示例中，现 EPWM0_SA 和 EPWM0_SB 为互补信号，EPWM0 通过寄存器字段 HRPWM_EN = 0x1 使能 HRPWM 功能，寄存器字段 HRPWM_CHA_MODE = 0x0，选择上升沿延迟，寄存器字段 HRPWM_CHB_MODE = 0x0，选择上升沿延迟， 延迟时间 HRPWM_VAL_SET = 0x2，即 3x 156ps 的延迟。

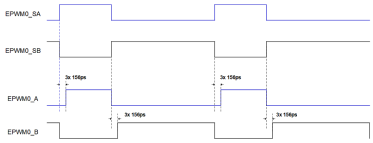


图 11–29 HRPWM 功能示例

EPWM0/1/…/5 的输出，需要打开 HRPWM 功能才可以输出信号，若不需要对 EPWM 进行高精度的边沿调整，只需要对寄存器字段 HRPWM_CHA_MODE 和 HRPWM_CHB_MODE 设置为 0x3，bypass HRPWM 功能即可。

11.1.6.1.9. Debug Hold 功能

调试进入断点模式，触发 EPWM 保护模式，进行 EPWM 的不可恢复输出保护，输出的电平由 EPWM 故障保护的寄存器决定。

11.1.6.2. CAP 模块

CAP 模块，具有以下模式：

- 捕捉模式：一种输入模式，对输入的信号进行边沿的捕获，从而获得周期等时间信息。
- 普通 PWM 输出：一种输出模式，产生普通 PWM 信号。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

注：

CAP 模块 CAP0/ 1/ .../ 5 均为相同模块，各个模块的信号均相同，但会增加标号 0/1/…/5，用于区分不同模块的信号。例如 CNT_CLK0 代表 CAP0 的计数器时钟信号 CNT_CLK。

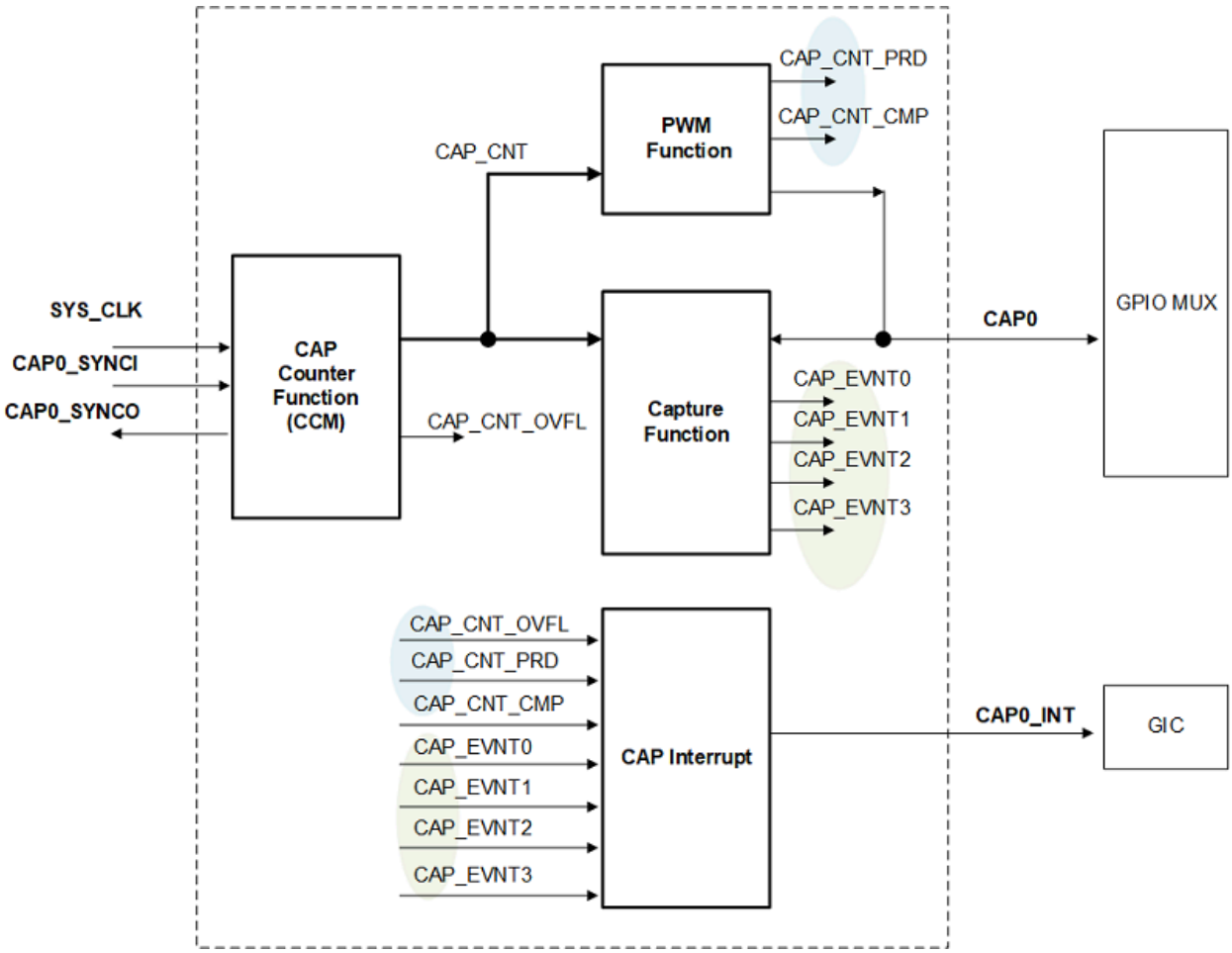


图 11–30 CAP0的结构框图

图 11–30 : CAP0的结构框图中：

- CAP0 与 CAP0/ 1/ .../ 5 的结构基本一致，SYS_CLK 为 CAP 模块工作时钟，典型值为 200MHz；
- CAP0 主要由计数功能模块、PWM 功能模块、捕捉功能模块和中断功能模块组成，其中 PWM 功能模块与捕捉功能模块是二选一功能。

11.1.6.2.1. 计数器功能

捕捉模式以及简单 PWM 输出模式，采用相同的计数器模块，使用 32–bit 计数器。

计数时钟

CAP 模块计数器的时钟无分频系数控制，直接由 SYS_CLK 驱动。

计数器在计数值等于 CAP_CNT_PRDV （即 PWM 模式下寄存器 CAP_REG0 ）可产生 CAP_CNT_PRD 信号。

计数器在计数值等于 CAP_CNT_CMPV（即 PWM 模式下寄存器 CAP_REG1 ）可产生 CAP_CNT_CMP 信号。

在计数值达到 0xFFFF_FFFF 时可产生 CAP_CNT_OVFL 信号。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

计数同步

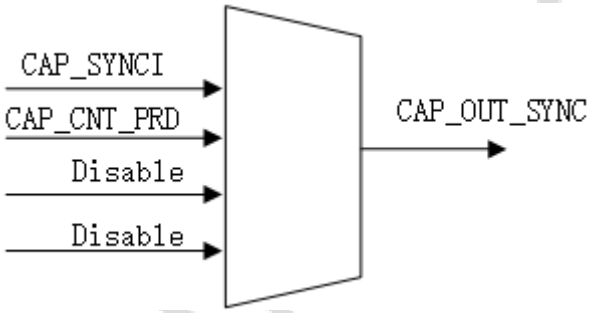
CAP 模块的计数器支持外部输入信号同步计数器，并支持输出同步信号。

- 输入同步

  当输入同步信号 CAP_SYNCI 有效，计数器将同步相位寄存器 CAP_CNT_PH 的数值加载至计数器，从而达到计数器相位的同步效果。另外 CAP0/ 1/ .../ 5 的输入同步信号的连接方式，可以参考 计数同步。

- 输出同步

  通过寄存器 CAP_SYNC_OUT，可以选择 CAP_SYNCI 信号或 CAP_CNT_PRD 信号输出。



11.1.6.2.2. 捕捉输入功能

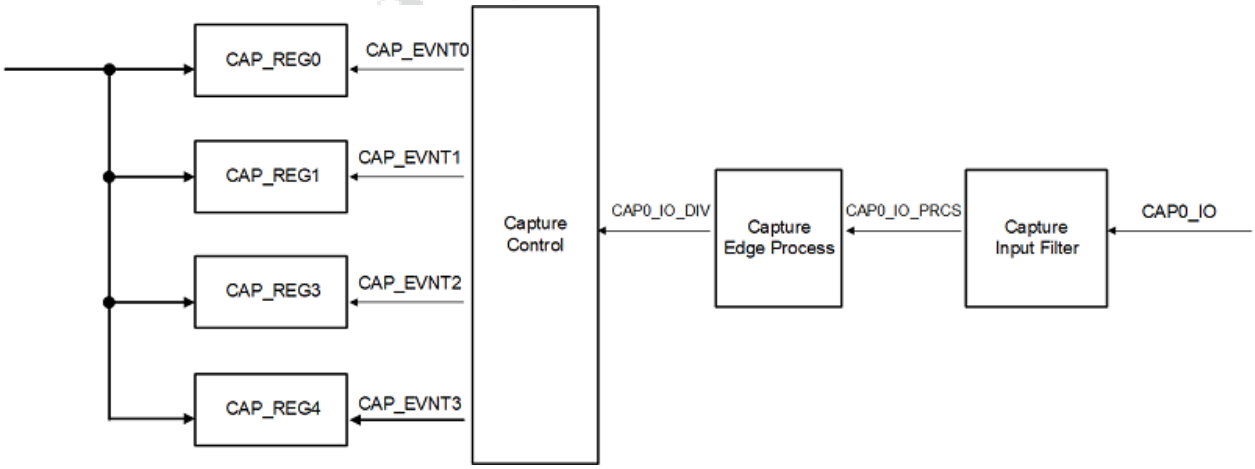


图 11-31 捕捉输入功能框图

- **输入捕捉信号选择**

  输入捕捉信号除了支持外部的引脚信号捕捉之外，还可以支持内部的 EPWM 信号。

- **输入滤波**

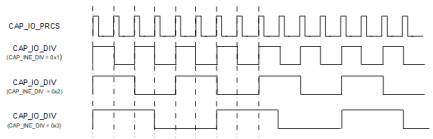
  CAP 模块在捕捉输入功能下，输入信号 CAP0/ 1/ .../ 5_IO 均需要经过输入滤波模块，产生 CAP0/ 1/ .../ 5_IO_PRCS 信号。

  输入滤波功能，主要是用于滤除噪音信号，功能描述可以参考 EPWM 模块的输入滤波章节。

- **捕捉边沿预处理**

  捕捉边沿预处理功能，主要用于对输入信号进行降低频率的处理。 通过配置寄存器字段 CAP_IN_EDG_EVN_DIV 对输入信号 CAP_IO 的边沿翻转进行处理。如设置 CAP_IN_EDG_EVN_DIV = 0x1（如下图中对应配置的例子），输入信号的每两次的翻转边沿才触发一次翻转，从而得到信号 CAP_IO_DIV，这样的预处理可以降低输入信号的翻转频次。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



• 捕捉控制

CAP 模块支持对四次捕捉事件，在捕捉事件到来后，捕捉控制模块会触发对应的捕捉寄存器 CAP_0/ 1/ 2/ 3 进行记录 CAP 的计数器的数值。

捕捉事件 EVENT0/ 1/ 2/ 3 可以根据需求，通过寄存器字段 CAP_EVNT0/ 1/ 2/ 3_POL，设置事件为上升沿捕捉或下降沿捕捉，以及通过寄存器字段 CAP_EVNT0/ 1/ 2/ 3_RST 配置发生捕捉事件后是否复位计数器，这样的配置方式可以计算出两次边沿的时间差值。

• 捕捉寄存器

CAP 模块配有四个捕捉寄存器 CAP_REG0/ 1/ 2/ 3，每个寄存器对应一个捕捉事件 CAP_EVNT0/ 1/ 2/ 3，当输入信号满足捕捉事件的特性，则产生捕捉信号 CAP_EVNT0/ 1/ 2/ 3，对计数器的数值进行捕捉。

捕捉事件依次按照 EVENT0、EVEMT1、EVENT2、EVENT3 进行，所以捕捉到的计数器数据依次写入寄存器 CAP_REG0、CAP_REG1、CAP_REG2、CAP_REG3。

捕捉状态可以通过寄存器字段 CAP_OS_MOD_EN 配置为连续捕捉模式或单次捕捉模式。连续捕捉模式，那么从 EVENT0 执行到 EVETN3 后，继续从 EVENT0 执行到 EVENT3，按照顺序循环进行。

单次捕捉模式，通过配置寄存器字段 CAP_OS_EP 配置需要捕捉的事件次数，当从 EVENT0 执行到所需的事件次数后，CAP 模块不再进行捕获，CAP_REG0/ 1/ 2/ 3 寄存器的数据锁存当前数据。

11.1.6.2.3. 普通 PWM 输出功能

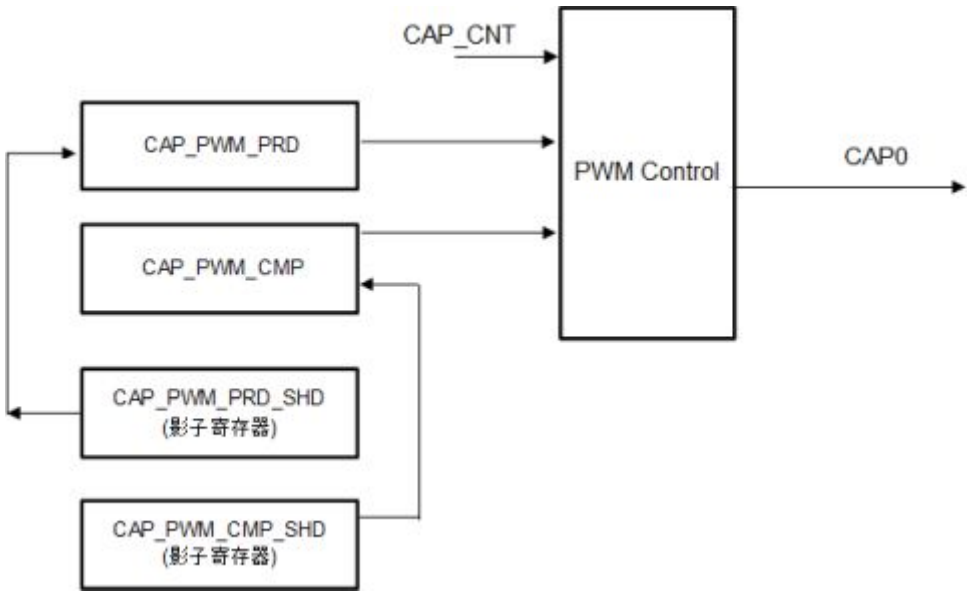


图 11–32 简易 PWM 输出功能框图

PWM 周期以及比较值寄存器

在普通 PWM 模式下，寄存器 CAP_REG0/ 1/ 2/ 3 的复用情况如下所示：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- CAP_REG0 作为 CAP_CNT_PRD 使用，用于设置 PWM 输出信号的周期值，并且在计数值达到此值时，PWM 输出的信号设置为高。
- CAP_REG1 作为 CAP_CNT_CMP 使用，用于设置 PWM 输出信号的比较值，并且在计数值达到此值时，PWM 输出的信号设置为低，用来调节 PWM 信号的脉宽。
- CAP_REG2 作为 CAP_CNT_PRD 的影子寄存器使用，影子寄存器在计数器的数值达到 PRD 时更新。
- CAP_REG3 作为 CAP_CNT_CMP 的影子寄存器使用，影子寄存器在计数器的数值达到 PRD 时更新。

因此对 CAP_CNT_PRD 写操作，CAP_CNT_PRD 直接更新，若对影子寄存器 CAP_CNT_PRD_SHD 写操作，则在计数器数值达到周期值时才进行更新。CAP_CNT_CMP 寄存器的更新方式也是同理。

另外，PWM 的输出极性可以利用寄存器 CAP_PWM_POL，配置 PWM 最终输出的极性，即有效电平为高还是低。

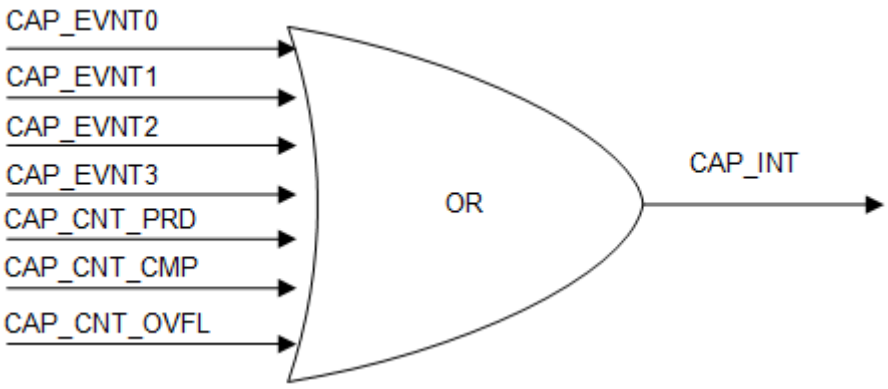
11.1.6.2.4. 中断信号

CAP 模块的中断信号 CAP_INT，由下列信号进行或逻辑产生：

- CAP_EVNT0
- CAP_EVNT1
- CAP_EVNT2
- CAP_EVNT3
- CAP_CNT_PRD
- CAP_CNT_CMP
- CAP_CNT_OVFL

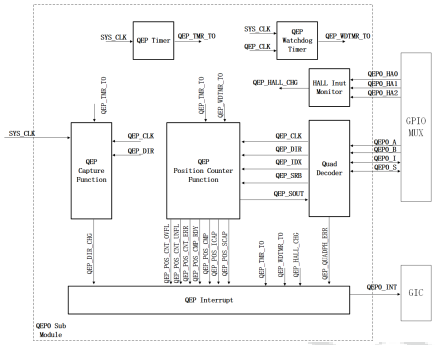
可以配置寄存器 CAP_INT_EN，选择是否使能对应的信号进行或逻辑运算。

CAP 模块的中断信号源或逻辑示例如下：



Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.6.3. QEP 模块



QEP 模块主要由下列模块构成：

- Quad Decoder：正交解码模块，用于将正交信号 A 相、B 相进行正交信号的解码，获得后续 QEP Position Counter 需要的计数时钟 QEP_CLK 以及计数方向 QEP_DIR 等信息。
- QEP Position Counter Function：位置计数器功能模块，根据正交解码模块解析的信号进行位置计数器的计数。
- QEP Capture Function：QEP 捕捉功能，用于捕捉特定的位置距离所需要的时间，从而计算转速等信息。
- QEP Timer：QEP 定时器，用于产生单位时间间隔的信号。
- QEP Watchdog Timer：QEP 看门狗定时器。用于检测预设的时间内是否仍有有效 QEP_CLK 信号。
- QEP Interrupt：QEP 中断模块，用于产生中断信号。
- HALL Input Monitor：霍尔输入检测模块，可以用于检测霍尔信号的电平以及信号跳变边沿。

SYS_CLK 为 QEP 的工作时钟，典型频率为 200 MHz。

11.1.6.3.1. 正交解码

通过寄存器字段 QEP_DEC_CNT_MODE，可配置解码器的以下几种解码方式：

- QEP_DEC _CNT_MODE = 0x0，正交计数解码
- QEP_DEC _CNT_MODE = 0x1，方向计数解码
- QEP_DEC _CNT_MODE = 0x2，递增计数解码
- QEP_DEC _CNT_MODE = 0x3，递减计数解码
- QEP_DEC _CNT_MODE = 0x4，高有效 CW/CCW 计数解码
- QEP_DEC _CNT_MODE = 0x5，低有效 CW/CCW 计数解码

11.1.6.3.1.1. 正交计数解码

正交计数解码方式，外部信号 QEP_A 和 QEP_B 输入为正交信号，根据 QEP_A 与 Q_EPB 的信号的相位信息解析出提供后续解码计数器的步进信号 QEP_CLK 以及步进方向信号 QEP_DIR，如图 11–33 : 正交计数解码所示。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

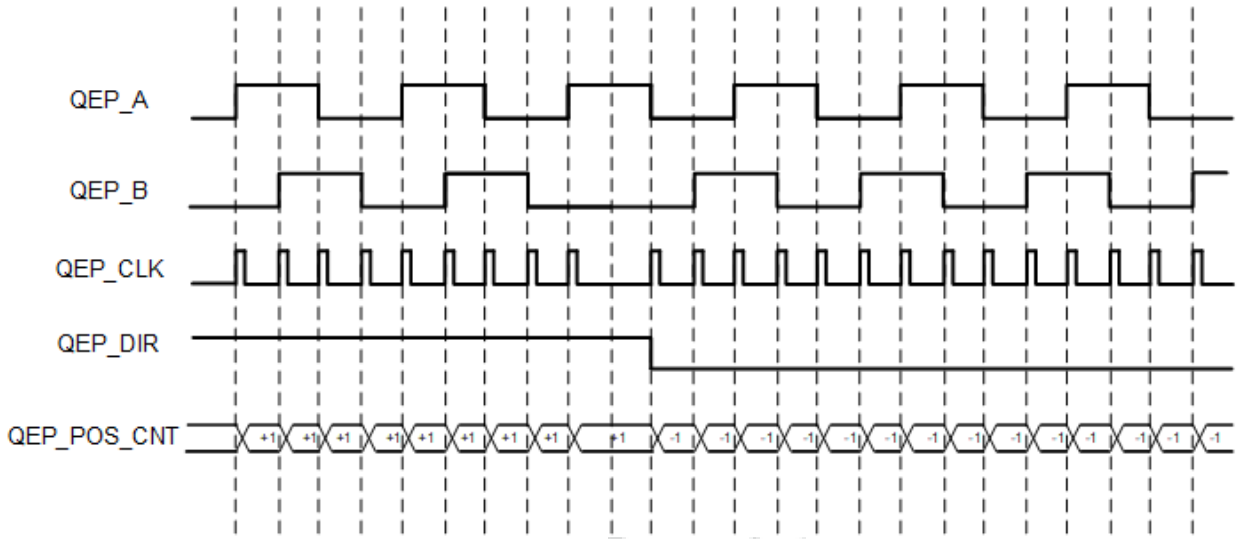


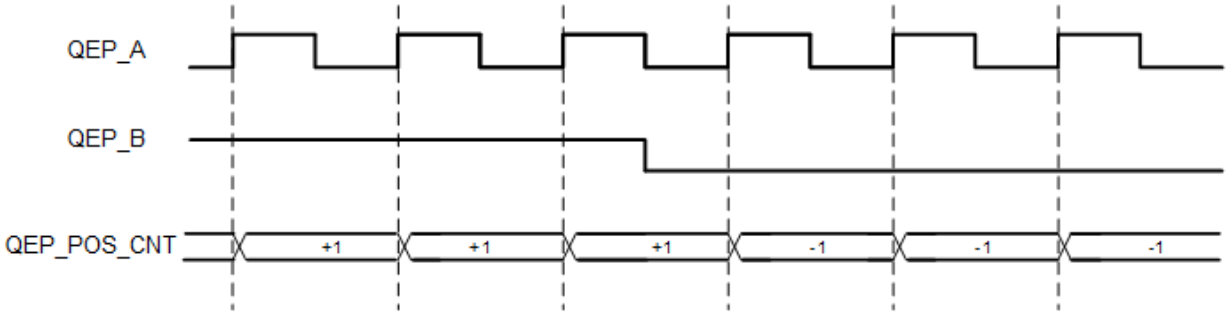
图 11–33 正交计数解码

另外正交计数解码还具有以下的功能：

- 相位异常检测：输入的 QEP_A 以及 QEP_B 的相位不符合正常的相位跳转模式，则产生正交信号异常的中断信号 QEP_QUADPH_ERR；
- 互换功能：通过寄存器字段 QEP_SWAP_AB 配置为 1， 可将 QEP_A 和 QEP_B 的输入信号互换。

11.1.6.3.1.2. 方向计数解码

方向计数解码方式，则无需经过正交信号的解码，外部信号 QEP_A 和 QEP_B 输入分别作为时钟信号 QEP_CLK 和方向信号 QEP_DIR，QEP_DIR 决定计数的方向，QEP_CLK 用于控制计数的步进。 默认的配置下 (即输入信号的极性未进行方向反相)，QEP_DIR 为高电平的时候，表示正交计数器进行递增计数，QEP_DIR 为低电平的时候，表示正交计数器进行递减计数。 另外 QEP_A 的信号可以配置为上升沿触发一次 QEP_CLK 有效边沿，或上下沿均可触发一次的 CLK 有效边沿。



11.1.6.3.1.3. 递增/递减计数解码

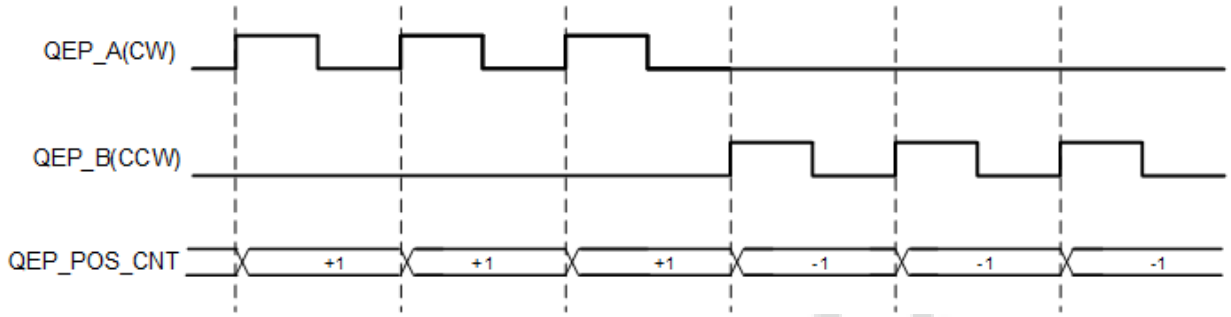
内部信号 QEP_DIR 固定选定为递增/递减的方向，此时只需 QEP_A 的输入信号，而 QEP_B 信号无效。另外 QEP_A 的信号可以配置为上升沿触发一次 QEP_CLK 有效边沿，或上下沿均可触发一次的 QEP_CLK 有效边沿。

11.1.6.3.1.4. CW/ CCW 计数解码

CW/ CCW 计数解码方式包括高有效的 CW/ CCW 解码计数和低有效的 CW/ CCW 解码计数：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

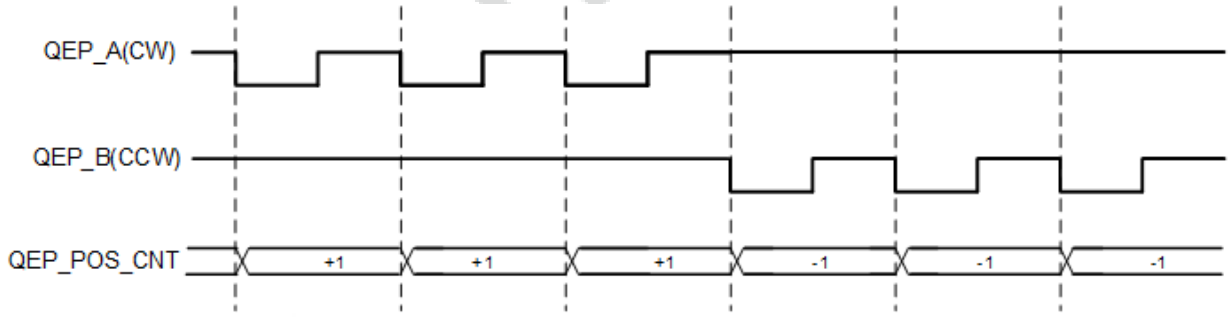
• 高有效的 CW/CCW 解码方式



高有效是指低电平为无效电平，高电平为有效电平，当从低电平跳至高电平产生的上升边沿为有效边沿。若此有效边沿出现在 QEP_A 信号，即 CW 信号，那么则位置计数器正向加 1；若此有效边沿出现在 QEP_B 信号，即 CCW 信号，那么则位置计数器反向减 1。

另外如若出现 QEP_A 和 QEP_B 同时处于有效电平高电平时，则产生 CW/ CCW 错误中断信号，QEP_CW_CCW_ERR_INT。

• 低有效的 CW/CCW 解码方式



低有效是指高电平为无效电平，低电平为有效电平，当从高电平跳至低电平产生的下降边沿为有效边沿。若此有效边沿出现在 QEP_A 信号，即 CW 信号，那么则位置计数器正向加 1；若此有效边沿出现在 QEP_B 信号，即 CCW 信号，那么则位置计数器反向减 1。

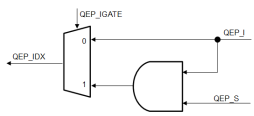
另外如若出现 QEP_A 和 QEP_B 同时处于有效电平低电平时，则产生 CW/CCW 错误中断信号，QEP_CW_CCW_ERR_INT。

11.1.6.3.1.5. 输入反相

QEP 模块的输入信号 QEP_A、QEP_B、QEP_I 和 QEP_S，均可以通过寄存器配置相应的输入反相器是否使能。使能后，输入信号为低有效信号。

11.1.6.3.1.6. 输入 QEP_IGATE

输入 QEP 模块的输入信号 QEP_I 可以通过寄存器字段 QEP_IGATE 配置是否需要使能信号 QEP_S 对 QEP_I 进行 Gate 处理，处理方式如下图。



Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.6.3.1.7. 位置比较输出

QEP Position Counter Function 模块输出的信号 QEP_SOUT 信号，是位置计数器达到寄存器 QEP_POS_CNT_CMPV 时所产生的脉冲信号，该信号输出至正交解码模块，这里可以通过寄存器字段 QEP_SYNC_OUT_PIN 选择，使能输出为 QEP_I 或 QEP_S 信号。

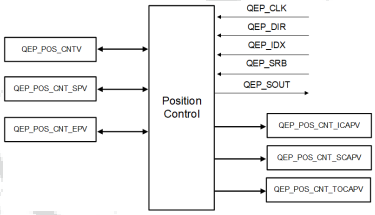
QEP 模块的信号 QEP_A、QEP_B 为外部输入信号，支持输入信号的滤波。而 QEP 模块的信号 QEP_I、QEP_S 为双向信号，当设置为输入信号时，支持输入信号的滤波。

11.1.6.3.1.8. 输入滤波

输入滤波功能，主要是用于滤除噪音信号，功能描述可以参考 EPWM 模块的输入滤波章节描述。

11.1.6.3.2. 正交位置计数功能

功能框图



正交位置计数器有四种复位模式，可通过寄存器字段 QEP_POS_CNT_RST 配置：

- 复位模式 1：QEP_IDX_MKR 信号复位位置计数器，即只要出现 QEP_IDX_MKR 信号，正交位置计数器则进行一次复位：

  注：

  复位模式 1 下，会进行锁存值的判断检测。

  - 若为正向前进，复位值为 0。

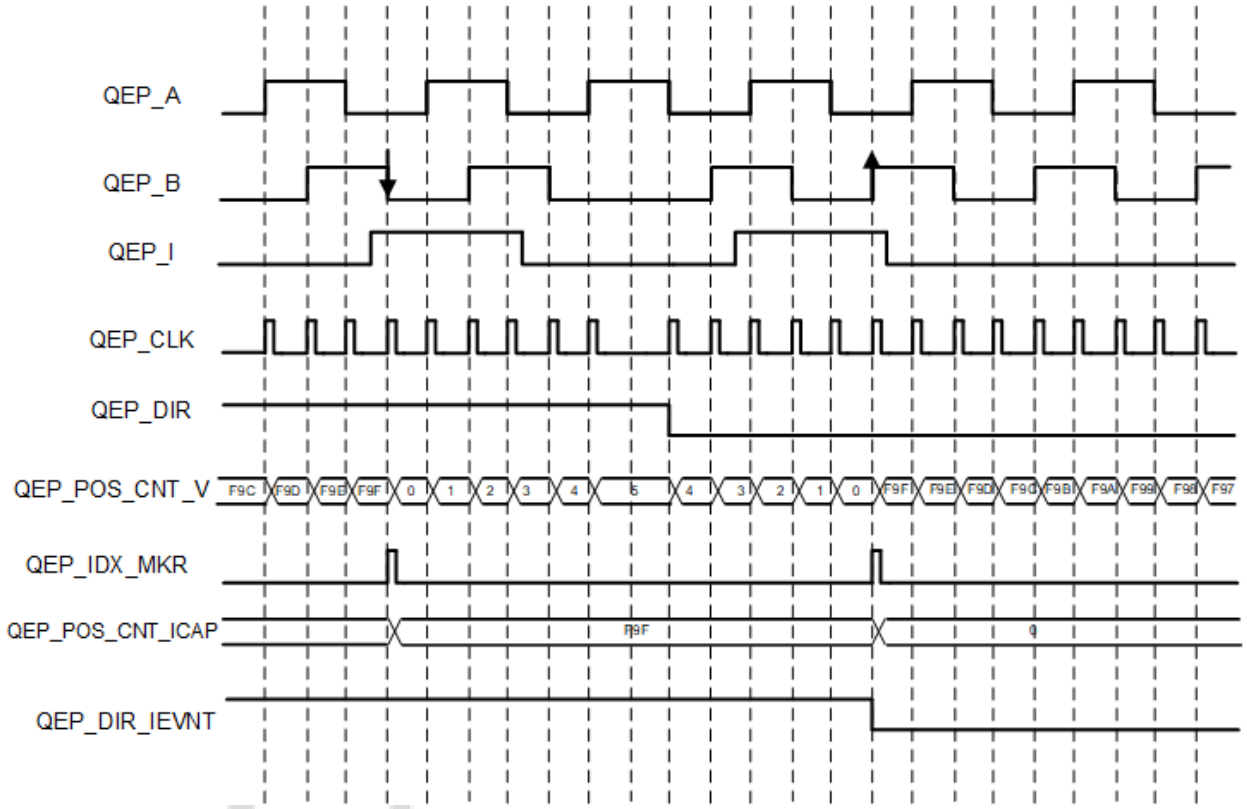
    锁存值的判断检测：在正向前进的情况下，如果 MKR 信号触发写入寄存器 QEP_POS_CNT_ICAPV 的数值与 QEP_POS_CNT_EPV 数值不一致，则 QEP_POS_CNT_ERR_FLG 置 1 且 QEP_POS_CNT_ERR_INT_FLG 置 1，表示产生位置计数的错误。

  - 若为反向前进，复位值为终点值 QEP_POS_CNT_EPV。

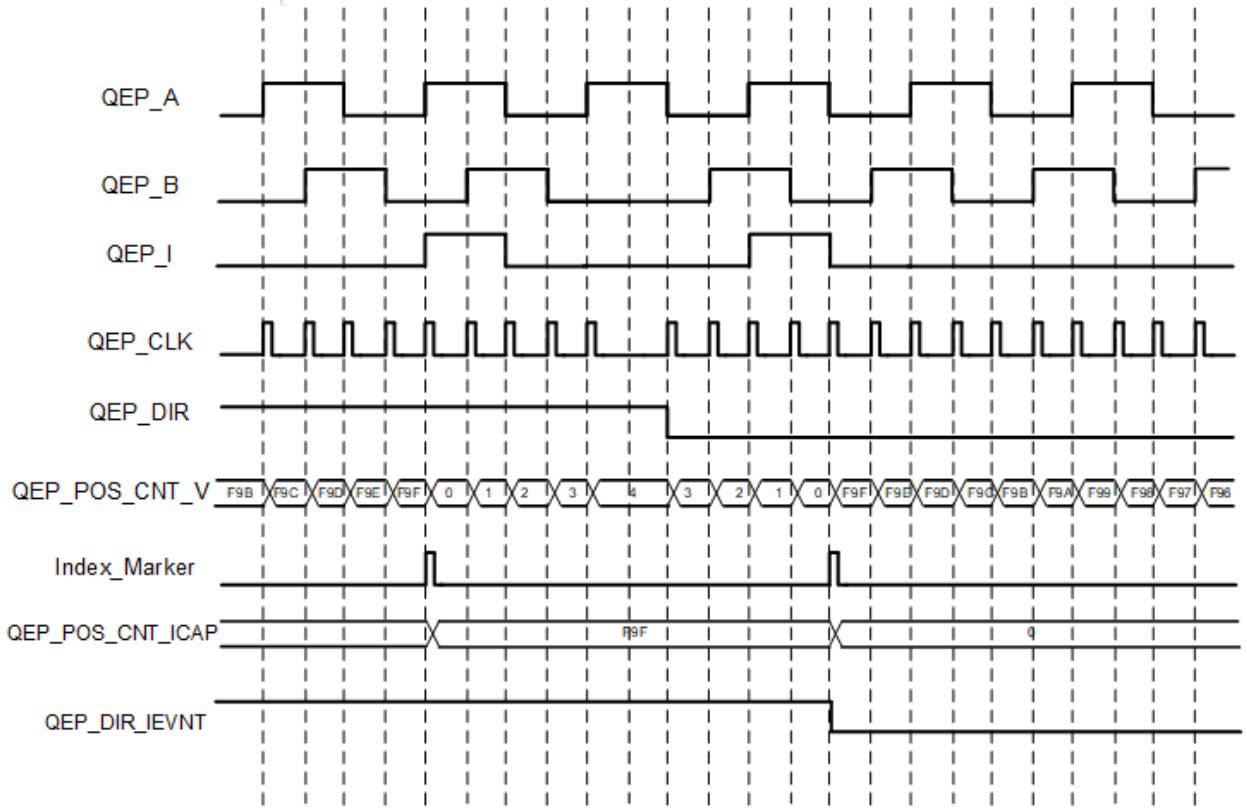
  QEP_IDX_MKR 信号是表示位置回到 0 点位置。QEP_IDX_MKR 信号的产生与输入管脚信号 QEP_I 有关。以下三张示例图片分别描述了三种不同 QEP_I 输入信号所对应的 QEP_IDX_MKR 复位位置寄存器，其中位置寄存器的计数采用十六进制表示。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

◦ QEP_IDX_MKR 信号复位位置计数：

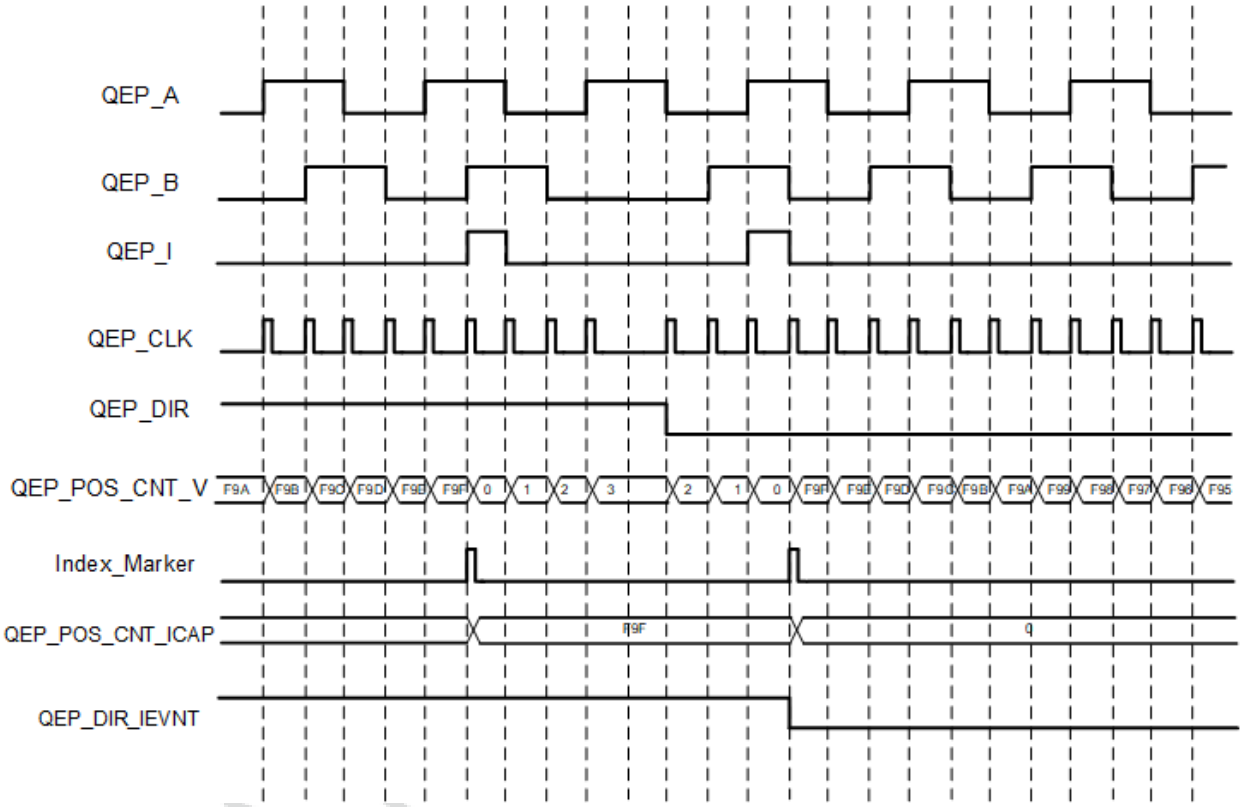


◦ QEP_IDX_MKR 信号复位位置计数 (A Gated QEP_I)：



Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

◦ QEP_IDX_MKR 信号复位位置计数 (A & B Gated QEP_I)



• 复位模式 2，QEP_POS_CNT_EP 信号复位位置计数。

QEP_POS_CNT_EP 信号表示位置计数器发生计数溢出的信号：

◦ 递增计数时，当计数达到 QEP_POS_CNT_EPV 时，复位计数器数值为 0，同时产生 QEP_POS_CNT_OVFL 中断信号，指示位置计数器计数上溢出。

◦ 递减计数时，当计数达到 0 时，复位计数器数值为 QEP_POS_CNT_EPV，同时产生 QEP_POS_CNT_UNFL 信号，指示计数器计数下溢出。

由于后续不会再产生 QEP_FIDX_MKR 信号，后续的位置计数器则通过 QEP_POS_CNT_EP 信号复位，即按照模式 2 进行复位。

• 复位模式 3，QEP_FIDX_MKR 信号复位位置计数。QEP_FIDX_MKR 信号，为 QEP 模块使能后第一次检测到的 QEP_IDX_MKR 信号。

此模式下，位置计数器会在 QEP_FIDX_MKR 信号进行复位：

◦ 如果为正向前进，复位至 0。

◦ 如果为反向则复位至 QEP_POS_CNT_EPV。

• 复位模式 4，QEP_TMR_TO 信号复位位置计数。QEP_TMR_TO 信号，为 QEP 定时器超时产生的信号。

此模式下，位置计数器会在 QEP_TMR_TO 超时信号进行复位：

◦ 如果为正向前进，复位至 0

◦ 如果为反向，复位至 QEP_POS_CNT_EPV。

正交位置计数器的捕获

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

位置计数器的捕获支持两种，Index 相关事件触发的捕获以及 Strobe 相关事件触发的捕获。

- Index 相关事件的触发捕获，通过寄存器可选择触发捕获位置计数器的 Index 事件。

  QEP_POS_ICAP_MOD = 0x1，使能 QEP_IDX 信号的上升沿触发捕获位置计数器，位置计数值 QEP_POS_CNT_V 写入 ICAPV。

  QEP_POS_ICAP_MOD = 0x2，使能 QEP_IDX 信号的下降沿触发捕获位置计数器，位置计数值 QEP_POS_CNT_V 写入 ICAPV。

  QEP_POS_ICAP_MOD = 0x3，使能 MKR 信号触发捕获位置计数器，位置计数值 QEP _POS_CNT_V 写入 ICAPV。

- Strobe 相关事件的触发捕获，通过寄存器可选择触发捕获位置计数器的 Strobe 事件。

  QEP_POS_SCAP_MOD = 0x0，使能 SRB 信号的上升沿触发捕获位置计数器，位置计数值 QEP_POS_CNT_V 写入 SCAPV。

  QEP_POS_SCAP_MOD = 0x1，使能根据方向进行捕获。正向前进时，以 SRB 上升沿进行捕获，反向前进时，以 SRB 下降沿进行捕获，位置计数值 QEP_POS_CNT_V 写入 SCAPV。

正交位置计数器的初始化

位置计数器的初始化，即更新当前位置计数器的计数值，支持三种模式的初始化：

- Index 相关事件的初始化，通过寄存器可选择触发位置计数器初始化的 Index 事件。

  QEP_POS_IDX_INIT = 0x2，使能 IDX 信号的上升沿触发位置计数器的初始化，位置起点值 SPV 写入位置计数器。

  QEP_POS_IDX_INIT = 0x3，使能 IDX 信号的下降沿触发位置计数器的初始化，位置起点值 SPV 写入位置计数器。

- Strobe 相关事件的初始化，通过寄存器可选择触发位置计数器初始化的 Strobe 事件。

  QEP_POS_SRB_INIT = 0x2，使能 SRB 信号的上升沿触发位置计数器的初始化，位置起点值 SPV 写入位置计数器。

  QEP_POS_SRB_INIT = 0x3，使能 SRB 信号的下降沿触发位置计数器的初始化，位置起点值 SPV 写入位置计数器。

- 软件初始化，寄存器 INIT 字段置 1 可触发位置计数器初始化，位置起点值 SPV 写入位置计数器。

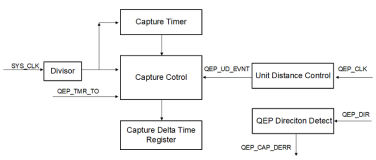
QEP_SOUT 信号

QEP_SOUT 信号，为位置计数器达到 QEP_POS_CNT_CMPV 的时候产生的信号，仅在 QEP_POS_CMP_EN = 1 时产生。QEP_SOUT 信号支持极性的控制，以及脉宽长度的调节。

寄存器 QEP_POS_CNT_CMPV 的更新方式支持立即更新以及影子更新模式。影子更新的加载点也可以通过寄存器配置，具体配置见 QEP_POS_CMP_LP 和 QEP_POS_CMP_UPDT_MOD 的描述。

QEP_SOUT 信号的输出方式见位置比较输出章节。

11.1.6.3.3. 正交时间捕捉功能



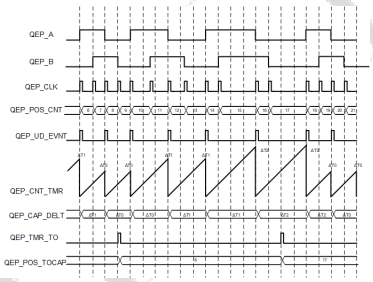
时间捕捉功能的框图如上图所示，具体的功能描述如下：

- SYS_CLK 信号，利用寄存器字段 DIV 进行分频，分频后提供给 Capture 定时器以及 Capture 控制。
- QEP_CLK 信号，表示 1 次位置计数器的计数，经过 Unit Distance Control 功能模块对 QEP_CLK 进行分频，对应就可以获得单位距离的信号 QEP_UD_EVNT，下图为设定 QEP_SET_UDIST = 0x1，即 2 次 CLK 的对应产生一次的 EVNT。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- QEP_UD_EVNT 信号，会触发 Capture 控制模块进行 Capture 定时器的数值捕获，进而计算与上次数值作差，写入 DELT 寄存器中，随后对 Capture 定时器进行复位至 0，如下图所示。
- 通过 QEP_UD_EVNT 信号触发获得 QEP_CAP_DELT，对于电机的应用，可以实现 T 法的速度计算。
- QEP_TMR_TO 信号，为 Timer 的超时信号（可参考章节 QEP Timer），也可以触发寄存器 TMRV 锁存至 LH，而 DELT 锁存至 LH。
- 通过 TO 信号触发读取 QEP_POS_TOCAP 的位置值，对于电机的应用，可以实现 M 法的速度计算。
- QEP_DIR 输入至方向检测模块，此模块检测在 EVNT 的有效边沿间隔中是否出现方向改变的状态，若出现方向改变，QEP_CAP_DERR 信号置 1。

QEP Capture Timer 时间捕获：



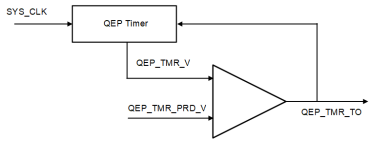
11.1.6.3.4. QEP Hall Monitor

QEP Hall Monitor 的功能用于检测三路管脚输入信号 QEP_HA0/ 1/ 2 的电平：

- 三路输入信号均配有滤波模块，支持电路的硬件滤波。
- 三路输入信号的电平可以通过寄存器 STS 读取，在寄存器字段配置 QEP_HALL_IN_POL = 0（正极性）的情况下，0 代表低电平，1 代表高电平，若为负极性则相反。
- 三路的输入信号若由其中一路发生改变，则产生中断，读取状态寄存器 FLG 可以得出发生信号改变的通道号。

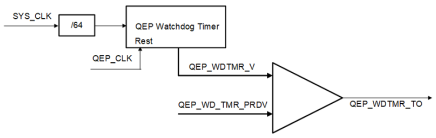
11.1.6.3.5. QEP Timer

QEP Timer 的功能框图如下所示，当寄存器 V 的数值大于 QEP_TMR_PRD_V 时，产生 TO 超时信号。



11.1.6.3.6. QEP Watchdog Timer

QEP Watchdog Timer 的功能框图如下所示，QEP_CLK 信号用于对看门狗定时器的复位，当无有效的 CLK 信号出现时，看门狗计时器一直计数，当 V 的数值大于 QEP_WDTMR_PRD_V 时，产生 TO 超时信号。



11.1.6.3.7. 中断

QEP 模块支持产生中断，通过寄存器可以使能以下的信号经过 OR 逻辑得出 QEP 模块的中断信号 QEP_INT：

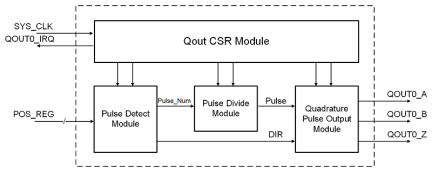
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- QEP_TMRTO：指示 QEP 计数器超时的信号
- QEP_ICAP：指示发生 Index 相关事件引起的捕获位置计数器的信号
- QEP_SCAP：指示发生 Strobe 相关事件引起的捕获位置计数器的信号
- QEP_POS_CMP：指示产生了位置比较信号
- QEP_POS_CMP_RDY：指示位置比较寄存器 QEP_POS_CNT_CMPV 的数值需要更新
- QEP_POS_CNT_OVFL：指示位置计数器发生上溢出的信号
- QEP_POS_CNT_UDFL：指示位置计数器发生下溢出的信号
- QEP_WDTO：指示看门狗计时器发生超时的信号
- QEP_DIR_CHG：指示 QEP 的正交解析的方向信号发生了改变
- QEP_QUADPH_ERR：指示 QEP 的正交解析的相位信号发生错误
- QEP_POS_CNT_ERR：指示 QEP 的位置计数器计数出错的信号
- QEP_CW_CCW_ERR_INT：指示 QEP 输入的 CW 和 CCW 信号出现异常
- QEP_HALL_INT：QEP 霍尔输入中断信号，指示 QEP 输入霍尔信号 HA0/1/2 的通道中，至少存在一个通道发生输入信号的改变

11.1.6.4. QOUT 模块

QOUT 模块，全称 Quadrature Pulse Ouput Module，根据分频比，对编码器的位置信号进行分频输出正交位置信号，输出信号用于反馈至 PLC 或其它控制设备，进而完成对伺服电机的闭环控制。

11.1.6.4.1. 结构框图



上图所示为 QOUT0 结构框图，主要由脉冲检测模块 (Pulse Detect Module) 、脉冲分频模块 (Pulse Divide Module) 、正交脉冲输出模块 (Quadrature Pulse Output Module) 和控制/状态/寄存器模块 (CSR Module) 组成。

另外，SYS_CLK 为 QOUT 的工作时钟，典型频率为 200 MHz。

11.1.6.4.2. 脉冲检测模块

通过寄存器字段 QOUT_POS_SRC_SEL 选择位置数据的来源，硬件会根据 BLOCK 定时器的设置自动读取一次位置数据，通过与上次读取的位置数据做差，得出脉冲数量与方向的信息，结果保存在 QOUT_IN_PUL_DET 寄存器。

BLOCK 定时器的周期计算为 16384 * Tcntclk，若设置计数时钟为 200 MHz，此时对应的定时器周期为 81.92 us，这里的一个间隔周期我们称为一个 Block。

另外，通过寄存器字段 QOUT_TMR_FRE_DIV，可以调整定时器的频率，从而调整 BLOCK 定时器的周期，即调整 Block 的时间长度。

需注意，一个 Block 最大支持 1024 个脉冲的检测，若输入大于 1024 个脉冲，则按照 1024 个脉冲输入进行后续的算法计算，并且产生输入脉冲溢出状态，该状态可以作为中断源。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.6.4.3. 脉冲分频模块

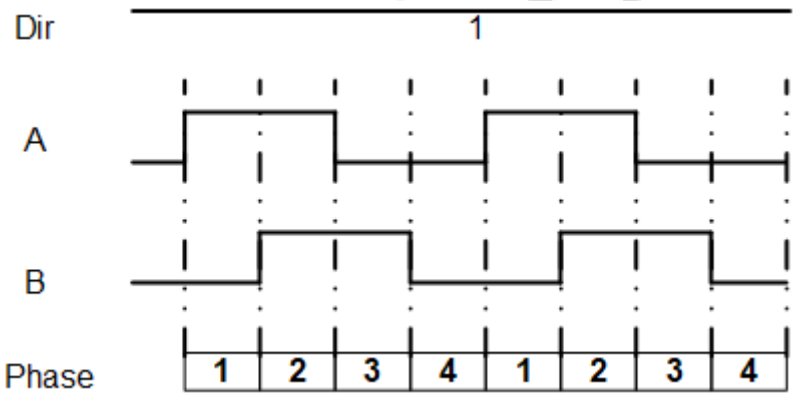
脉冲检测模块后所得的输入脉冲数，会经过脉冲分频模块，进行脉冲数的转换，即根据分频比 N/M 进行输出脉冲数的转换。N/M 的设置通过寄存器 QOUT_N_M_DIV 配置，由于模块内部采用定点数的计算，所以这里需写入对应的无符号 Q20 定点数（无符号的 20–bit 小数位）。

假设 N/M = 3/11，那么设置的数值为 $2^{20} \times 3 \div 11 = 285975.2727 \approx 285976$（小数部分直接进 1，采用 Round–up）。

11.1.6.4.4. 正交脉冲输出模块

A/B 信号生成

正交信号在正转的时候，A 信号会超前 B 信号 90 度，下图给出正转时的正交输出信号：

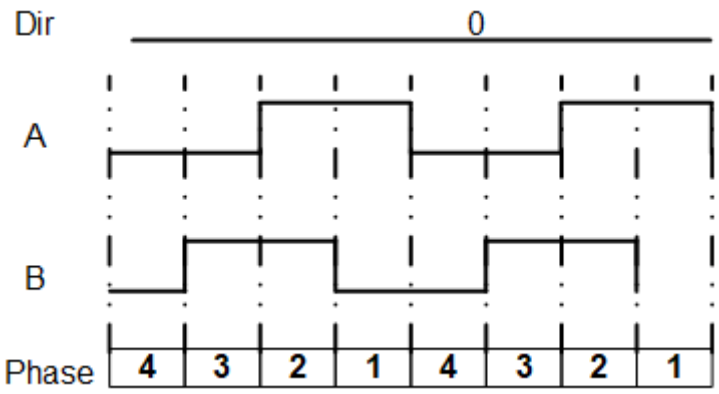


根据上图这里有如下的定义：

- Phase1：A = 1，B = 0
- Phase2：A = 1，B = 1
- Phase3：A = 0，B = 1
- Phase4：A = 0，B = 0

故在正转的时候，相位的变化为 Phase1 → Phase2 → Phase3 → Phase4。

而在反转的时候，B 信号会超前 A 信号 90 度，下图给出反转时的正交输出信号。相位的变化则为 Phase4 → Phase3 → Phase2 → Phase1。



因此利用脉冲分频模块输出的脉冲信号，按照正转和反转的相位变化，就可以生成 QOUT_A 和 QOUT_B 的正交信号。另外当关闭 ABZ 输出模块，即 QOUT_EN = 0，A、B 信号均复位到低电平。

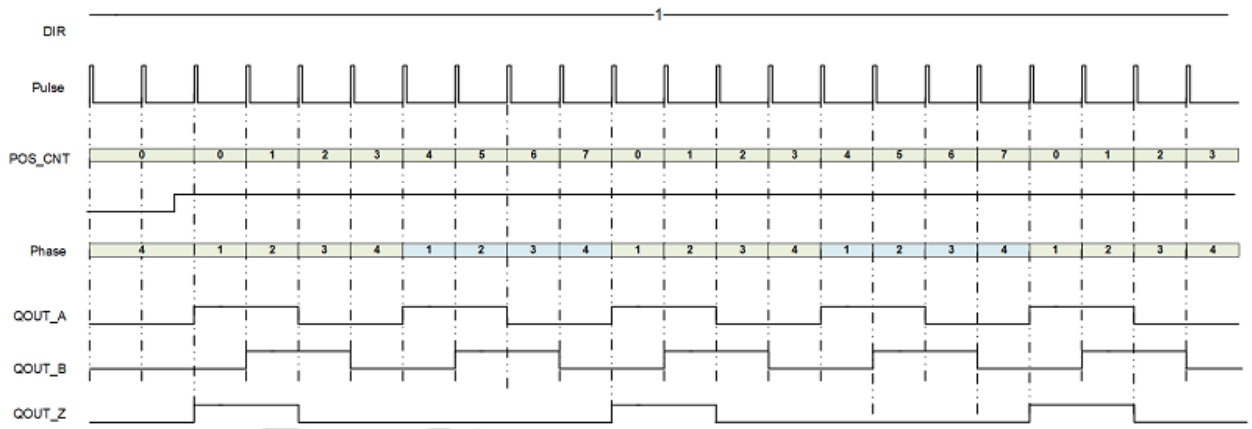
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

Z 信号生成

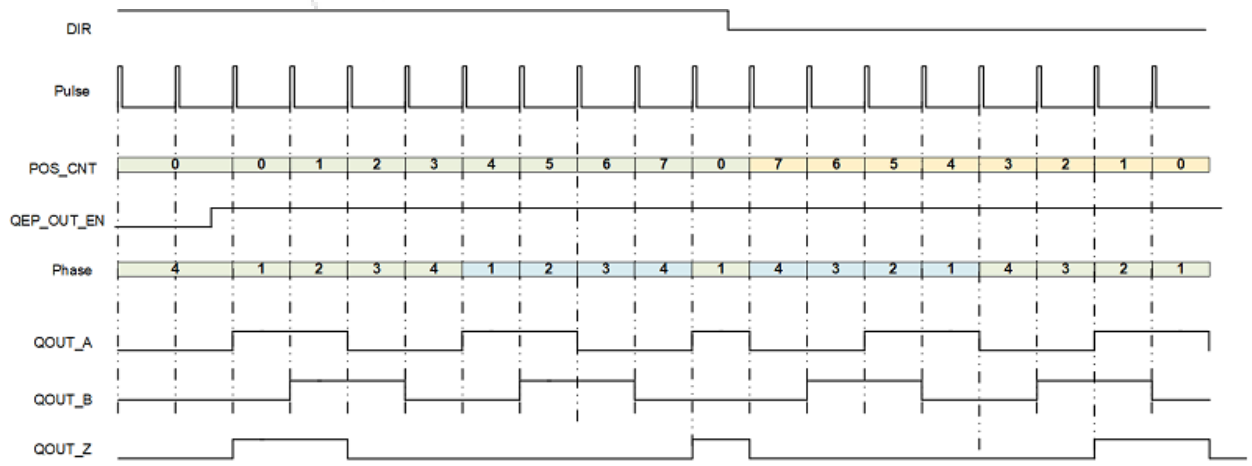
Z 信号的生成，主要是通过正交脉冲计数器计数，在正转的时候，输出第一个脉冲，在反转的时候输出最后一个脉冲即可。

> **注：**
>
> 此处脉冲数是指一个完整的正交信号的脉冲（包括 phase1~4 的状态）。具体可以参考下面的 ABZ 的输出例子。

下图正转的例子，假设是 2 线正交编码器，也就是转 1 圈出 2 个脉冲。



下图先正转后反转的例子，同样是 2 线正交编码器。



Z 信号扩展功能

Z 信号扩展功能，是针对 Z 信号进行处理的功能，得到信号 Z_EXT，具体处理的流程如上图。在使能了 Z 信号扩展功能后，QOUT 的输出 QO_Z 则选择了 Z_EXT 的通路进行输出。

Z_EXT 通过寄存器配置可以选择是对 Z 信号的上升沿信号进行处理还是下降沿信号进行处理，下面举例说明：

- 若使能对 Z 信号的上升沿进行处理，Z_EXT 在对应的在 QOUT_Z 的上升沿时刻产生上升沿，并且维持 t_zext 的时间后拉低，此时间可以通过寄存器控制。
- 若使能对 Z 信号的下降沿进行处理，Z_EXT 在对应的在 QOUT_Z 的下降沿时刻产生上升沿，并且维持 t_zext 的时间后拉低，此时间可以通过寄存器控制。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.6.4.5. 软件模式

QOUT 模块可以通过寄存器配置成软件模式，利用定时器的中断信号，软件介入进行用户的算法，计算需要输出脉冲周期 QOUT_PULSE_PRD、脉冲数量 QOUT_PULSE_NUM 以及脉冲方向 QOUT_PULSE_DIR 的数值，分别写入对应的寄存器。在更新信号来到的时候，则自动更新新的寄存器数值，产生对应的正交脉冲信号。

11.1.6.4.6. 误差消除功能

QOUT 模块为了实现均匀输出脉冲信号，需要使能误差消除功能。具体的误差消除功能的说明如下：

假设当前 N/M = 3/11，那么 N/M 的定点化 (20 bits 无符号小数)转化为：1048576 * 3/11 = 285975.272727 ≈ 285976 (N/M 的取值需要往大取整，向上舍入)

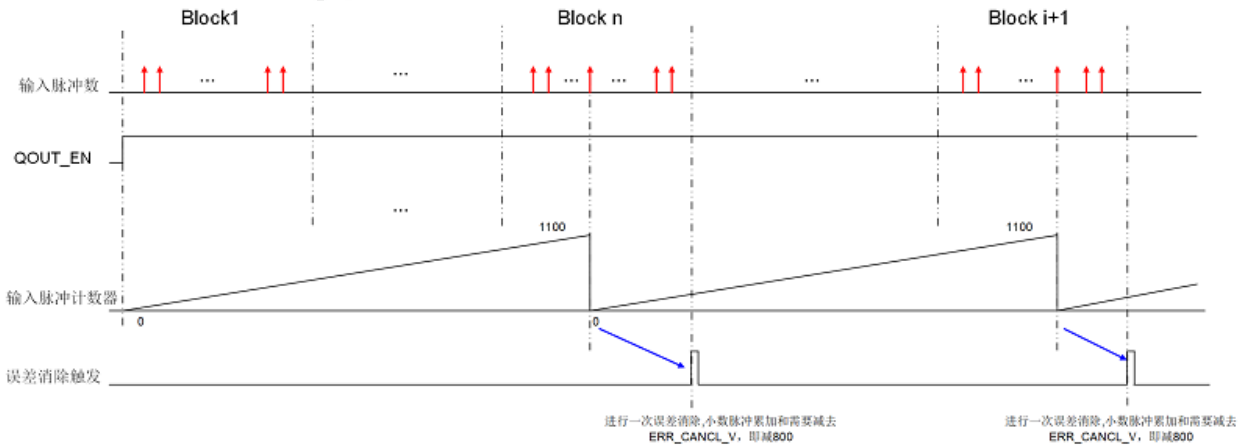
以上的计算的约数，带来了+0.727273 的误差。

由于 N/M 的定点数用于计算输出脉冲数，PG = Pin * N/M，所以每输入一个脉冲，则产生+0.7272723 的误差。

为了对此误差的消除，初始化可进行以下的配置：

- 通过寄存器使能误差消除功能，QOUT_ERR_CANCL_EN =0x1；
- 设置误差消除的阈值寄存器 QOUT_ERR_CANCL_TH = 1100，这里的取值方法，需取 N/M 的分母数的整数倍，由于 M=11，所以这里选取为误差消除阈值为 1100；
- 设置误差消除值寄存器 QOUT_ERR_CANCL_V = 800 ，这里的选值根据误差消除阈值进行设定，由于误差消除阈值为 1100，而误差为+0.727273，所以 QOUT_ERR_CANCL_V = 1100 *（+0.727273）= 800。

通过以上的配置，在 QOUT 使能后，每当检测到输入达到 1100 个脉冲，则自动对下一次的小数脉冲的累加和进行减 800 的操作，达到消除累计误差的效果，具体效果如下图所示。



11.1.6.4.7. 中断状态

OUT 模块支持以下两个中断信号类型：

- QOUT 的内部定时中断，即每完成一个 Block 的脉冲采集产生的中断信号，此中断用于软件模式
- QOUT 输入检测溢出状态信号，即 QOUT 输入检测脉冲数量>1024

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.6.5. 全局控制

11.1.6.5.1. 全局时钟控制

PWMCS 控制系统的各个模块均具有对时钟源 SYS_CLK 的使能控制位，详细见寄存器 GLB_EPWM_CLK_CTL、GLB_CAP_CLK_CTL、GLB_QEP_CLK_CTL 和 GLB_QOUT_CLK_CTL。

11.1.6.5.2. 全局中断

PWMCS 控制系统包括以下的全局中断：

- EPWM 全局中断状态

  通过寄存器 GLB_EPWM_INT_STS 可以查看各个EPWM对应的中断信号EPWM0/1/.../11_INT 的状态。

- EPWM 全局故障中断状态

  通过寄存器 GLB_EPWM_FLT_INT_STS 可以查看各个 EPWM 模块对应的中断信号 EPWM0/1/.../11_FLT_INT 的状态。

- CAP 全局中断状态

  通过寄存器 GLB_CAP_INT_STS 可以查看各个 CAP 模块对应的中断信号 CAP0/ 1/ .../ 5_INT 的状态。

- QEP 全局故障中断状态

  通过寄存器 GLB_QEP_INT_STS 可以查看各个 QEP 模块对应的中断信号 QEP0/1…/9_INT 的状态。

- QOUT 全局故障中断状态

  通过寄存器 GLB_QOUT_INT_STS 可以查看各个 QOUT 模块对应的中断信号 QOUT0/1_INT 的状态。

- ADC 全局中断状态

  通过寄存器 GLB_ADC_INT_STS 可以查看 ADC0/1 的中断信号状态。

11.1.7. 寄存器列表

11.1.7.1. 地址映射

模块名	基地址 (PWMCS_BAS 参考地址映射章节)	地址空间
EPWM 模块		
EPWM0	P0(PWMCS_BASE + 0x000)	256B
EPWM1	P1(PWMCS_BASE + 0x100)	256B
EPWM2	P2(PWMCS_BASE + 0x200)	256B
EPWM3	P3(PWMCS_BASE + 0x300)	256B
EPWM4	P4(PWMCS_BASE + 0x400)	256B
EPWM5	P5(PWMCS_BASE + 0x500)	256B
EPWM6	P6(PWMCS_BASE + 0x600)	256B

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

模块名	基地址 (PWMCS_BAS 参考地址映射章节)	地址空间
EPWM7	P7(PWMCS_BASE + 0x700)	256B
EPWM8	P8(PWMCS_BASE + 0x800)	256B
EPWM9	P9(PWMCS_BASE + 0x900)	256B
EPWM10	P10(PWMCS_BASE + 0xA00)	256B
EPWM11	P11(PWMCS_BASE + 0xB00)	256B
CAP 模块		
CAP0	C0(PWMCS_BASE+0x1000 + 0x000)	256B
CAP1	C1(PWMCS_BASE+0x1000 + 0x100)	256B
CAP2	C2(PWMCS_BASE+0x1000 + 0x200)	256B
CAP3	C3(PWMCS_BASE+0x1000 + 0x300)	256B
CAP4	C4(PWMCS_BASE+0x1000 + 0x400)	256B
CAP5	C5(PWMCS_BASE+0x1000 + 0x500)	256B
QEP 模块		
QEP0	Q0(PWMCS_BASE+0x2000 + 0x000)	256B
QEP1	Q1(PWMCS_BASE+0x2000 + 0x100)	256B
QEP2	Q2(PWMCS_BASE+0x2000 + 0x200)	256B
QEP3	Q3(PWMCS_BASE+0x2000 + 0x300)	256B
QEP4	Q4(PWMCS_BASE+0x2000 + 0x400)	256B
QEP5	Q5(PWMCS_BASE+0x2000 + 0x500)	256B
QEP6	Q6(PWMCS_BASE+0x2000 + 0x600)	256B
QEP7	Q7(PWMCS_BASE+0x2000 + 0x700)	256B
QEP8	Q8(PWMCS_BASE+0x2000 + 0x800)	256B
QEP9	Q9(PWMCS_BASE+0x2000 + 0x900)	256B
QOUT 模块		
QOUT0	QO0(PWMCS_BASE+0x3000 + 0x000)	256B
QOUT1	QO1(PWMCS_BASE+0x3000 + 0x100)	256B

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

模块名	基地址 (PWMCS_BAS 参考地址映射章节)	地址空间
全局控制		
GLB_CTL	GB (PWMCS_BASE+0xF000)	4 KB

11.1.7.2. 寄存器列表

寄存器名	寄存器地址	寄存器功能描述
PWM 子模块		
EPWM_CNT_PRDV	EPWM0/1/.../11 + 0x0000	EPWM Counter 计数周期
EPWM_CNT_PHV	EPWM0/1/.../11 + 0x0004	EPWM Counter 计数同步相位
EPWM_CNT_V	EPWM0/1/.../11 + 0x0008	EPWM Counter 计数数值
EPWM_CNT_CONF	EPWM0/1/.../11 + 0x000C	EPWM Counter 配置寄存器
EPWM_CNT_STS	EPWM0/1/.../11 + 0x0010	EPWM计数状态寄存器
EPWM_CNT_AV	EPWM0/1/.../11 + 0x0014	EPWM Counter 比较值 A
EPWM_CNT_BV	EPWM0/1/.../11 + 0x0018	EPWM Counter 比较值 B
EPWM_UPDT_MOD	EPWM0/1/.../11 + 0x001C	EPWM 更新模式寄存器
EPWMA_ACT	EPWM0/1/.../11 + 0x0020	EPWMA 动作寄存器
EPWMB_ACT	EPWM0/1/.../11 + 0x0024	EPWMB 动作寄存器
EPWM_SW_ACT	EPWM0/1/.../11 + 0x0028	EPWM软件控制动作寄存器
EPWM_ACT_SW_CT	EPWM0/1/.../11 + 0x002C	EPWM软件持续控制动作寄存器
EPWM_OUT_CONF	EPWM0/1/.../11 + 0x0030	EPWM输出配置寄存器
EPWM_RE_DZCTL	EPWM0/1/.../11 + 0x0034	EPWM上升沿死区控制寄存器
EPWM_FE_DZCTL	EPWM0/1/.../11 + 0x0038	EPWM下降沿死区控制寄存器
EPWM_CHOP_CONF	EPWM0/1/.../11 + 0x003C	EPWM Chopper 控制寄存器
EPWM_FLT_INPUT	EPWM0/1/.../11 + 0x0040	EPWM保护输入控制寄存器
EPWM_FLT_PRTCT	EPWM0/1/.../11 + 0x0044	EPWM保护控制寄存器
EPWM_FLT_INT_EN	EPWM0/1/.../11 + 0x0048	EPWM故障中断控制寄存器
EPWM_FLT_INT_FLG	EPWM0/1/.../11 + 0x004C	EPWM故障中断标记寄存器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

寄存器名	寄存器地址	寄存器功能描述
EPWM_FLT_INT_CLR	EPWM0/1/.../11 + 0x0050	EPWM故障中断标记清除寄存器
EPWM_SWFRC_FLT_INT	EPWM0/1/.../11 + 0x0054	软件强制 PWM 故障中断产生寄存器
EPWM_ADC_INT_CTL	EPWM0/1/.../11 + 0x0058	ADC 采样触发以及中断控制寄存器
EPWM_ADC_INT_PRE	EPWM0/1/.../11 + 0x005C	ADC 采样触发以及中断事件频次控制寄存器
EPWM_EVNT_FLAG	EPWM0/1/.../11 + 0x0060	EPWM事件标记寄存器
EPWM_EVNT_CLR	EPWM0/1/.../11 + 0x0064	EPWM事件标记清除寄存器
EPWM_SW_FRC_EVNT	EPWM0/1/.../11 + 0x0068	软件强制 PWM 事件产生寄存器
EPWM_FALT_IN_FLT1	EPWM0/1/.../11 + 0x006C	EPWM故障输入滤波寄存器 1
EPWM_FALT_IN_FLT2	EPWM0/1/.../11 + 0x0070	EPWM故障输入滤波寄存器 2
EPWM_FALT_IN_FLT3	EPWM0/1/.../11 + 0x0074	EPWM故障输入滤波寄存器 3
EPWM_HCL_UPDT_EN	EPWM0/1/.../11 + 0x007C	EPWM硬件电流环更新寄存器
HRPWM_EN	EPWM0/1/.../11 + 0x0080	高精度 PWM 使能寄存器
HRPWM_CFG	EPWM0/1/.../11 + 0x0084	高精度 PWM 配置寄存器
EPWM_TRG_OUT	EPWM0/1/.../11 + 0x008C	EPWM触发输出寄存器
EPWM_PUL_OUT_CFG	EPWM0/1/.../11 + 0x00A0	EPWM脉冲输出配置寄存器
EPWM_PUL_OUT_NUM	EPWM0/1/.../11 + 0x00A4	EPWM脉冲输出数量寄存器
EPWM_NRCFLT_INCTL	EPWM0/1/.../11 + 0x00B0	EPWM内部触发不可恢复故障保护寄存器
EPWM_RCFLT_INCTL	EPWM0/1/.../11 + 0x00B4	EPWM内部触发可恢复故障保护寄存器
EPWM_SC_SYNC_CTL	EPWM0/1/.../11 + 0x00B8	SDFM 以及 CPM 的同步控制寄存器
EPWM_SC_SYNC_DIV	EPWM0/1/.../11 + 0x00BC	SDFM 以及 CPM 的同步分频寄存器
EPWM_VER	EPWM0/1/.../11 + 0xFC	EPWM子模块的版本寄存器
CAP 子模块		
CAP_CNT_V	CAP0/ 1/ .../ 5 + 0x0000	CAP Counter 计数数值
CAP_CNT_PH	CAP0/ 1/ .../ 5 + 0x0004	CAP Counter 计数同步相位
CAP_REG0	CAP0/ 1/ .../ 5 + 0x0008	CAP_REG0 寄存器
CAP_REG1	CAP0/ 1/ .../ 5 + 0x000C	CAP_REG1 寄存器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

寄存器名	寄存器地址	寄存器功能描述
CAP_REG2	CAP0/ 1/ .../ 5 + 0x0010	CAP_REG2 寄存器
CAP_REG3	CAP0/ 1/ .../ 5 + 0x0014	CAP_REG3 寄存器
CAP_CONF1	CAP0/ 1/ .../ 5 + 0x0018	CAP 配置寄存器 1
CAP_CONF2	CAP0/ 1/ .../ 5 + 0x001C	CAP 配置寄存器 2
CAP_INT_EN	CAP0/ 1/ .../ 5 + 0x0020	CAP 中断使能寄存器
CAP_FLG	CAP0/ 1/ .../ 5 + 0x0024	CAP 标记寄存器
CAP_FLG_CLR	CAP0/ 1/ .../ 5 + 0x0028	CAP 标记清除寄存器
CAP_SW_FRC	CAP0/ 1/ .../ 5 + 0x002C	软件强制 CAP 事件产生寄存器
CAP_IN_FLT	CAP0/ 1/ .../ 5 + 0x0030	CAP 输入滤波寄存器
CAP_IN_SRC	CAP0/ 1/ .../ 5 + 0x0034	CAP 输入选择寄存器
CAP_VER	CAP0/ 1/ .../ 5 + 0xFC	CAP 子模块的版本寄存器
QEP 子模块		
QEP_POS_CNT_V	QEP0/1…/9 + 0x0000	QEP Position Counter 计数值
QEP_POS_CNT_SP	QEP0/1…/9 + 0x0004	QEP Position Counter 起点值
QEP_POS_CNT_EP	QEP0/1…/9 + 0x0008	QEP Position Counter 终点值
QEP_POS_CNT_CMPV	QEP0/1…/9 + 0x000C	QEP Position Counter 比较值
QEP_POS_CNT_ICAPV	QEP0/1…/9 + 0x0010	QEP Position Counter Index 捕获值
QEP_POS_CNT_SCAPV	QEP0/1…/9 + 0x0014	QEP Position Counter Strobe 捕获值
QEP_POS_CNT_TOCAPV	QEP0/1…/9 + 0x0018	QEP Position Counter Timout 捕获值
QEP_TMR_V	QEP0/1…/9 + 0x001C	QEP Timer 寄存器
QEP_TMR_PRDV	QEP0/1…/9 + 0x0020	QEP Timer Period 寄存器
QEP_WD_TMRV	QEP0/1…/9 + 0x0024	QEP Watchdog 定时器寄存器
QEP_WD_PRDV	QEP0/1…/9 + 0x0028	QEP Watchdog 定时器周期寄存器
QEP_DEC_CONF	QEP0/1…/9 + 0x002C	QEP Decoder 配置寄存器
QEP_POS_CNT_CONF	QEP0/1…/9 + 0x0030	QEP 位置计数器配置寄存器
QEP_CAP_TMR_CONF	QEP0/1…/9 + 0x0034	QEP Capture Timer 配置寄存器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

寄存器名	寄存器地址	寄存器功能描述
QEP_POS_CNTCMP_CONF	QEP0/1…/9 + 0x0038	QEP 位置计数器比较寄存器
QEP_INT_EN	QEP0/1…/9 + 0x003C	QEP Interrupt 使能寄存器
QEP_INT_FLG	QEP0/1…/9 + 0x0040	QEP Interrupt 标志寄存器
QEP_INT_CLR	QEP0/1…/9 + 0x0044	QEP 中断清除寄存器
QEP_SW_FRC_INT	QEP0/1…/9 + 0x0048	软件强制 QEP 中断产生寄存器
QEP_STS	QEP0/1…/9 + 0x004C	QEP 状态寄存器
QEP_CAP_TMRV	QEP0/1…/9 + 0x0050	QEP Capture 定时器寄存器
QEP_CAP_DELT	QEP0/1…/9 + 0x0054	QEP Capture Delta T 寄存
QEP_CAP_TMR_LH	QEP0/1…/9 + 0x0058	QEP Capture 定时器锁存寄存器
QEP_CAP_DELT_LH	QEP0/1…/9 + 0x005C	QEP Capture Delta T 锁存寄存器
QEP_IN_FLT1	QEP0/1…/9 + 0x0060	QEP 输入滤波寄存器 1
QEP_IN_FLT2	QEP0/1…/9 + 0x0064	QEP 输入滤波寄存器 2
QEP_IN_CTL	QEP0/1…/9 + 0x0068	QEP 输入控制寄存器
QEP_HALL_IN_CONF	QEP0/1…/9 + 0x006c	QEP 霍尔输入检测配置
QEP_HALL_IN_STS	QEP0/1…/9 + 0x0070	QEP 霍尔输入状态
QEP_HALL_CHG_FLG	QEP0/1…/9 + 0x0074	QEP 霍尔输入改变标记
QEP_HALL0_IN_FLT	QEP0/1…/9 + 0x0078	QEP 霍尔输入 0 滤波
QEP_HALL1_IN_FLT	QEP0/1…/9 + 0x007c	QEP 霍尔输入 1 滤波
QEP_HALL2_IN_FLT	QEP0/1…/9 + 0x0080	QEP 霍尔输入 2 滤波
QEP_VER	QEP0/1…/9 + 0xFC	QEP 子模块的版本寄存器
QOUT 子模块		
QOUT_CTL	QO0/1 + 0x0000	QOUT 控制寄存器
QOUT_CFG	QO0/1 + 0x0004	QOUT 配置寄存器
QOUT_INT_EN	QO0/1 + 0x0008	QOUT 中断使能寄存器
QOUT_STS	QO0/1 + 0x000C	QOUT 状态寄存器
QOUT_ABZ	QO0/1 + 0x0010	QOUT ABZ 寄存器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

寄存器名	寄存器地址	寄存器功能描述
QOUT_IN_PUL_NUM	QO0/1 + 0x0014	QOUT 输入脉冲数量寄存器
QOUT_PUL_PRD	QO0/1 + 0x0018	QOUT 输出脉冲周期寄存器
QOUT_IN_POS_DATA	QO0/1 + 0x001C	QOUT 输入位置数据寄存器
QOUT_PUL_MAX	QO0/1 + 0x0020	QOUT 输入单圈的最大脉冲寄存器
QOUT_N_M_DIV	QO0/1 + 0x0024	QOUT N/M 分频比寄存器
QOUT_LINE_NUM	QO0/1 + 0x0028	QOUT 线数寄存器
QOUT_PUL_THR	QO0/1 + 0x002C	QOUT 输入脉冲阈值寄存器
QOUT_SW_PUL_PRD	QO0/1 + 0x0030	QOUT 软件模式输出脉冲周期寄存器
QOUT_PUL_DIR	QO0/1 + 0x0038	QOUT 输出脉冲数以及方向寄存器
QOUT_ERR_CNCL_TH	QO0/1 + 0x0040	QOUT 误差消除阈值寄存器
QOUT_ERR_CNCL_V	QO0/1 + 0x0044	QOUT 误差消除值寄存器
QOUT_RPT_REMAIN	QO0/1 + 0x0048	QQOUT 残差值寄存器
QOUT_VER	QO0/1 + 0xFC	QOUT 子模块的版本寄存器
全局控制		
GLB_EPWM_INT_STS	GB + 0x0004	Global EPWM 中断状态寄存器
GLB_EPWM_FLT_INT_STS	GB + 0x0008	Global EPWM Fault Interrupt 状态寄存器
GLB_CAP_INT_STS	GB + 0x000C	Global CAP Interrupt 状态寄存器
GLB_QEP_INT_STS	GB + 0x0010	Global QEP Interrupt 状态寄存器
GLB_EPWM_EN	GB + 0x0014	Global EPWM使能寄存器
GLB_EPWM_SYNC_IN0_FLT	GB + 0x0018	Global EPWM同步输入 0 滤波寄存器
GLB_EPWM_SYNC_IN1_FLT	GB + 0x001C	Global EPWM同步输入 0 滤波寄存器
GLB_EPWM_CLK_CTL	GB + 0x0020	Global EPWM 时钟控制寄存器
GLB_CAP_CLK_CTL	GB + 0x0024	Global CAP 时钟控制寄存器
GLB_QEP_CLK_CTL	GB + 0x0028	Global QEP 时钟控制寄存器
GLB_QOUT_CLK_CTL	GB + 0x002C	Global QOUT 时钟控制寄存器
GLB_EPWM_SYNC_IN_SEL	GB + 0x0050	Global EPWM 同步输入选择寄存器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

寄存器名	寄存器地址	寄存器功能描述
GLB_DLL_LDO_EN	GB + 0x0080	Global DLL LDO 使能寄存器
GLB_QOUT_INT_STS	GB + 0x0090	Global QOUT Interrupt 状态寄存器
GLB_ADC_INT_STS	GB + 0x0094	Global ADC Interrupt 状态寄存器

11.1.8. EPWM 模块寄存器描述

11.1.8.1. 0x0000 EPWM_CNT_PRDV

默认值：0x00000000			EPWM Counter 计数周期
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	EPWM_CNT_PRDV EPWM Counter Period Value，EPWM计数器的周期值。此寄存器的更新方式，支持立即更新以及影子更新的模式。

11.1.8.2. 0x0004 EPWM_CNT_PHV

默认值：0x00000000			EPWM Counter 计数同步相位
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	EPWM_CNT_PHV EPWM Counter Phase Value，EPWM计数器的相位值。当出现同步信号时，此时EPWM计数器进行同步，加载此寄存器的相位值进行计数。

11.1.8.3. 0x0008 EPWM_CNT_V

默认值：0x00000000			EPWM Counter 计数数值
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	EPWM_CNT_V EPWM Counter Value，EPWM计数器的计数值。对此字段进行读操作，可以读取此时EPWM计数器。对此字段进行写操作，可以设置EPWM计数器的计数值，EPWM计数器立马更新此计数值，计数方式维持原有的设置进行。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.8.4. 0x000C EPWM_CNT_CONF

默认值：0x00000083			EPWM Counter 配置寄存器
位域	类型	默认值	描述
31:21	–	–	–
20	R/W	0x0	EPWM_CMPB_IMD_UPDT_PULSE_EN EPWM COMPB Imediate Update Pulse Enable，CMPB 值在立即更新时是否补脉冲使能。此功能用于希望在 CMPB 值更新的时候，避免出现由于错过原来的 CMPB 值脉冲而导致的输出全周期为 1 或 0。 **注：** 此位需要在 CMPB 采用立即更新的方式才有效，即EPWM_CNT_CMPB_UPDT = 0x1。
19	R/W	0x0	EPWM_CMPA_IMD_UPDT_PULSE_EN EPWM COMPA Imediate Update Pulse Enable，CMPA 值在立即更新时是否补脉冲使能。此功能用于希望在 CMPA 值更新的时候，避免出现由于错过原来的 CMPA 值脉冲而导致的输出全周期为 1 或 0。 **注：** 此位需要在 CMPA 采用立即更新的方式才有效，即EPWM_CNT_CMPA_UPDT = 0x1。
18	R/W	0x0	EPWM_CMPB_SI_UPDT_PULSE_EN EPWM COMPB Syncin Update Pulse Enable，CMPB 值在 Syncin 更新时是否补脉冲使能。此功能用于希望在 CMPB 值更新的时候，避免出现由于错过原来的 CMPB 值脉冲而导致的输出全周期为 1 或 0。 注意，此位需要在EPWM_CMPB_LP = 0x5 的时候才有效。
17	R/W	0x0	EPWM_CMPA_SI_UPDT_PULSE_EN EPWM COMPA Syncin Update Pulse Enable，CMPA 值在 Syncin 更新时是否补脉冲使能。此功能用于希望在 CMPA 值更新的时候，避免出现由于错过原来的 CMPA 值脉冲而导致的输出全周期为 1 或 0。 **注：** 此位需要在EPWM_CMPA_LP = 0x5 的时候才有效。
16:14	R/W	0x0	EPWM_SYNC_OUT EPWM Synchronization Output，EPWM同步信号输出。 • 0x0：选择EPWM_SYNC_IN 信号或软件产生的同步信号 • 0x1：EPWM_CNT_Z • 0x2：EPWM_CNT_CMPB • 0x3：EPWM_CNT_CMPA

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000083			EPWM Counter 配置寄存器
位域	类型	默认值	描述
			• 0x4：禁止产生同步信号 • others：Reserved
13	R/W	0x0	EPWM_CNT_PH_DIR EPWM Counter Phase Direction，EPWM计数器同步相位后的计数方向，此位只有在先递增后递减计数模式下以及EPWM_CNT_PH_EN = 0x1 才有效。 • 0x0：递减计数 • 0x1：递增计数
12:10	R/W	0x0	EPWM_CLK_DIV2 EPWM Clock Divisor2，EPWM计数器的时钟除数 2，EPWM_CNT_CLK 由 SYS_CLK/ (Divisor1 * Divisor2)。 • 0x0：1 • 0x1：2 • 0x2：4 • 0x3：8 • 0x4：16 • 0x5：32 • 0x6：64 • 0x7：128
9:7	R/W	0x1	EPWM_CLK_DIV1 EPWM Clock Divisor1，EPWM计数器的时钟除数 1。 • 0x0：1 • 0x1：2 • 0x2：4 • 0x3：6 • 0x4：8 • 0x5：10 • 0x6：12 • 0x7：14
6	R/W	0x0	EPWM_SW_FRC_SYNC EPWM Software Force Synchronization，EPWM软件强制产生同步。软件配置此位可以产生同步脉冲信号。 • 0x0：无效果 • 0x1：产生同步脉冲信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000083			EPWM Counter 配置寄存器
位域	类型	默认值	描述
5:4	R/W	0x0	EPWM_PRD_LD EPWM Period Shadow Load，EPWM计数器的周期寄存器的影子更新信号。 • 0x0：CNT_Z(即在计数器计数复位至 0 时)，PWM 计数器的周期寄存器从影子寄存器进行更新 • 0x1：PUL_CNT_ZRO(即脉冲计数器 = 0 时)，PWM 计数器的周期寄存器从影子寄存器进行更新 • 0x2：EPWM_SYNCI0，外部的同步信号 • 0x3：CNT_Z 与EPWM_SYNCI0，均可以触发影子寄存器更新
3	R/W	0x0	EPWM_CNT_PRD _UPDT EPWM Counter Period Update Mode，EPWM计数器的周期寄存器的更新模式。 • 0x0：影子寄存器更新模式，在计数器计数复位至 0 时，EPWM计数器的周期寄存器从影子寄存器进行更新 • 0x1：直接更新模式，EPWM计数器的周期寄存器直接更新。
2	R/W	0x0	EPWM_CNT_PH_EN EPWM Counter Phase Enable，EPWM计数器相位使能。 • 0x0：未使能，EPWM 关闭同步功能。 • 0x1：使能，EPWM 打开同步功能，同步到输入源上。
1:0	R/W	0x3	EPWM_CNT_MOD EPWM Counter Mode，EPWM计数器模式。 • 0x0：递增计数 • 0x1：递减计数 • 0x2：先递增后递减计数 • 0x3：停止计数

11.1.8.5. 0x0010 EPWM_CNT_STS

默认值：0x00000000			EPWM计数状态寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R	0x0	EPWM_CNT_OF_STS EPWM Counter Over Flow Status，EPWM计数器上溢出状态。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM计数状态寄存器
位域	类型	默认值	描述
			• 0x0：无溢出 • 0x1：计数溢出，计数达到最大值 0xFFFF
1	R	0x0	EPWM_SYNC_IN_STS EPWM Synchronous Input Status，EPWM同步输入状态。 • 0x0：无同步信号 • 0x1：指示接收到同步输入信号
0	R	0x0	EPWM_CNT_DIR_STS EPWM Counter Direction Status，EPWM计数器的方向状态。 • 0x0：递减计数 • 0x1：递增计数

11.1.8.6. 0x0014 EPWM_CNT_AV

默认值：0x00000000			EPWM Counter 比较值 A
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	EPWM_CNT_AV EPWM Counter A Value，EPWM计数器比较值 A。当计数器达到此数值时可以产生脉冲信号，若是递增计数达到此值，产生EPWM_CNT_U_AV 信号。若是递减计数到达此值，产生EPWM_CNT_D_AV 信号。

11.1.8.7. 0x0018 EPWM_CNT_BV

默认值：0x00000000			EPWM Counter 比较值 B
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	EPWM_CNT_BV EPWM Counter B Value，EPWM 计数器比较值 B。当计数器达到此数值时可以产生脉冲信号，若是递增计数达到此值，产生EPWM_CNT_U_BV 信号。若是递减计数到达此值，产生EPWM_CNT_D_BV 信号。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.8.8. 0x001C EPWM_UPDT_MOD

默认值：0x00000000			EPWM 更新模式寄存器
位域	类型	默认值	描述
31:10	–	–	–
9	R	0x0	EPWM_CMPB_SHD_STS EPWM Compare B Shadow Value Status，EPWM计数比较值 B 的影子寄存器状态。 • 0x0：影子寄存器为空 • 0x1：影子寄存器有待更新的数值，此时对 CMPB 寄存器写新的数值，会覆盖待更新的数值
8	R	0x0	EPWM_CMPA_SHD_STS EPWM Compare A Shadow Value Status，EPWM计数比较值 A 的影子寄存器状态。 • 0x0：影子寄存器为空 • 0x1：影子寄存器有待更新的数值，此时对 CMPA 寄存器写新的数值，会覆盖待更新的数值
7	R/W	0x0	EPWM_CNT_CMPB_UPDT EPWM Counter Compare Value B Update，EPWM计数器的比较 B 值的更新模式。 • 0x0：影子寄存器更新模式，EPWM_CNT_BV 的值需要在加载点有效，加载点通过EPWM_CMPB_LP 配置 • 0x1：直接更新模式，EPWM_CNT_BV 的值直接生效
6	R/W	0x0	EPWM_CNT_CMPA_UPDT EPWM Counter Compare Value A Update，EPWM计数器的比较 A 值的更新模式。 • 0x0：影子寄存器更新模式，EPWM_CNT_AV 的值需要在加载点有效，加载点通过EPWM_CMPA_LP 配置 • 0x1：直接更新模式，EPWM_CNT_AV 的值直接生效
5:3	R/W	0x0	EPWM_CMPB_LP EPWM Compare B Value Load Point，设置EPWM_CNT_BV 的影子寄存器的加载点。 • 0x0：在EPWM_CNT_Z 信号有效时加载 • 0x1：在 PRD 信号有效时加载 • 0x2：在EPWM_CNT_Z 信号或 PRD 信号有效时加载 • 0x3：不更新寄存器值 • 0x4：PUL_CNT_ZRO(即脉冲计数器 = 0 时) • 0x5：EPWM_SYNCI0，外部的同步信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM 更新模式寄存器
位域	类型	默认值	描述
			• 0x6：EPWM_CNT_Z 与EPWM_SYNCI0，均可以触发影子寄存器更新 • 0x7：不更新寄存器值
2:0	R/W	0x0	EPWM_CMPA_LP EPWM Compare A Value Load Point，设置EPWM_CNT_AV 的影子寄存器的加载点。 • 0x0：在EPWM_CNT_Z 信号有效时加载 • 0x1：在 PRD 信号有效时加载 • 0x2：在EPWM_CNT_Z 信号或 PRD 信号有效时加载 • 0x3：不更新寄存器值 • 0x4：PUL_CNT_ZRO(即脉冲计数器 = 0 时) • 0x5：EPWM_SYNCI0，外部的同步信号 • 0x6：EPWM_CNT_Z 与EPWM_SYNCI0，均可以触发影子寄存器更新 • 0x7：不更新寄存器值

11.1.8.9. 0x0020 EPWMA_ACT

默认值：0x00000000			EPWMA 动作寄存器
位域	类型	默认值	描述
31:16	–	–	–
15	R/W	0x0	EPWMA_ACT_UPDT EPWMA ACT Update，EPWMA 动作寄存器更新模式 (包括 bit[11:0]的所有动作控制信号)。 • 0x0：影子寄存器更新模式 • 0x1：直接更新模式
14:12	R/W	0x0	EPWMA_ACT_LP EPWMA Action of Load Point，EPWMA_ACT 的影子寄存器的加载点。 • 0x0：在EPWM_CNT_Z 信号有效时加载 • 0x1：在EPWM_CNT_PRD 信号有效时加载 • 0x2：在EPWM_CNT_Z 信号或EPWM_CNT_PRD 信号有效时加载 • 0x3：不更新寄存器值 • 0x4：PUL_CNT_ZRO(即脉冲计数器 = 0 时) • 0x5：EPWM_SYNCI0，外部的同步信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWMA 动作寄存器
位域	类型	默认值	描述
			• 0x6：EPWM_CNT_Z 与EPWM_SYNCI0，均可以触发影子寄存器更新 • 0x7：不更新寄存器值
11:10	R/W	0x0	EPWMA_ACT_CNTDBV EPWMA Action of CNTDBV，EPWMA 通道在EPWM_CNT_D_BV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
9:8	R/W	0x0	EPWMA_ACT_CNTUBV EPWMA Action of CNTUBV，EPWMA 通道在EPWM_CNT_U_BV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
7:6	R/W	0x0	EPWMA_ACT_CNTDAV EPWMA Action of CNTDAV，EPWMA 通道在EPWM_CNT_D_AV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
5:4	R/W	0x0	EPWMA_ACT_CNTUAV EPWMA Action of CNTUAV，EPWMA 通道在EPWM_CNT_U_AV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
3:2	R/W	0x0	EPWMA_ACT_CNTPRD EPWMA Action of CNTPRD，EPWMA 通道在EPWM_CNT_PRD 信号有效时的动作。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWMA 动作寄存器
位域	类型	默认值	描述
			• 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
1:0	R/W	0x0	EPWMA_ACT_CNTZ EPWMA Action of CNTZ，EPWMA 通道在EPWM_CNT_Z 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转

11.1.8.10. 0x0024 EPWMB_ACT

默认值：0x00000000			EPWMB 动作寄存器
位域	类型	默认值	描述
31:16	–	–	–
15	R/W	0x0	EPWMB_ACT_UPDT EPWMB ACT Update，EPWMB 动作寄存器更新模式 (包括 bit[11:0]的所有动作控制信号)。 • 0x0：影子寄存器更新模式 • 0x1：直接更新模式
14:12	R/W	0x0	EPWMB_ACT_LP EPWMB Action of Load Point，EPWMB_ACT 的影子寄存器的加载点。 • 0x0：在EPWM_CNT_Z 信号有效时加载 • 0x1：在EPWM_CNT_PRD 信号有效时加载 • 0x2：在EPWM_CNT_Z 信号或EPWM_CNT_PRD 信号有效时加载 • 0x3：不更新寄存器值 • 0x4：PUL_CNT_ZRO(即脉冲计数器 = 0 时) • 0x5：EPWM_SYNCI0，外部的同步信号 • 0x6：EPWM_CNT_Z 与EPWM_SYNCI0，均可以触发影子寄存器更新 • 0x7：不更新寄存器值
11:10	R/W	0x0	EPWMB_ACT_CNTDBV

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWMB 动作寄存器
位域	类型	默认值	描述
			EPWMB Action of CNTDBV，EPWMB 通道在EPWM_CNT_D_BV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
9:8	R/W	0x0	EPWMB_ACT_CNTUBV EPWMB Action of CNTUBV，EPWMB 通道在EPWM_CNT_U_BV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
7:6	R/W	0x0	EPWMB_ACT_CNTDAV EPWMB Action of CNTDAV，EPWMB 通道在EPWM_CNT_D_AV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
5:4	R/W	0x0	EPWMB_ACT_CNTUAV EPWMB Action of CNTUAV，EPWMB 通道在EPWM_CNT_U_AV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
3:2	R/W	0x0	EPWMB_ACT_CNTPRD EPWMB Action of CNTPRD，EPWMA 通道在EPWM_CNT_PRD 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWMB 动作寄存器
位域	类型	默认值	描述
			• 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
1:0	R/W	0x0	EPWMB_ACT_CNTZ EPWMB Action of CNTZ，EPWMA 通道在EPWM_CNT_Z 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转

11.1.8.11. 0x0028 EPWM_SW_ACT

默认值：0x00000000			EPWM软件控制动作寄存器
位域	类型	默认值	描述
31:9	–	–	–
8:6	R/W	0x0	EPWM_ACT_SW_CT_UPDT Register EPWM_ACT_SW_CT Update mode，寄存器EPWM_ACT_SW_CT 的更新模式。 • 0x0：在EPWM_CNT_Z 信号有效时加载 • 0x1：在EPWM_CNT_PRD 信号有效时加载 • 0x2：在EPWM_CNT_Z 信号或EPWM_CNT_PRD 信号有效时加载 • 0x3：立即更新寄存器值 • 0x4：PUL_CNT_ZRO(即脉冲计数器 = 0 时) • 0x5：EPWM_SYNCI0，外部的同步信号 • 0x6：EPWM_CNT_Z 与EPWM_SYNCI0，均可以触发影子寄存器更新 • 0x7：不更新寄存器值
5	R/WAC	0x0	EPWMB_ACT_SW_OS_EN Enable EPWMB Action of Software Oneshot，使能软件的单次控制，产生脉冲信号，此位写 1 后执行完自动清 0。
4:3	R/W	0x0	EPWMB_ACT_SW_OS EPWMB Action of Software Oneshot，软件单次控制EPWMB 通道的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM软件控制动作寄存器
位域	类型	默认值	描述
			• 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
2	R/WAC	0x0	EPWMA_ACT_SW_OS_EN Enable EPWMA Action of Software Oneshot，使能软件的单次控制，产生脉冲信号，此位写 1 后执行完自动清 0。
1:0	R/W	0x0	EPWMA_ACT_SW_OS EPWMA Action of Software Oneshot，软件单次控制EPWMA 通道的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转

11.1.8.12. 0x002C EPWM_ACT_SW_CT

默认值：0x00000000			EPWM软件持续控制动作寄存器
位域	类型	默认值	描述
31:4	–	–	–
3:2	R/W	0x0	EPWMB_ACT_SW_CT EPWMB Action of Software Oneshot，软件持续控制EPWMB 通道的动作。 • 0x0：软件无持续动作 • 0x1：软件控制EPWM持续执行低电平 • 0x2：软件控制EPWM持续执行高电平 • 0x3：软件无持续动作
1:0	R/W	0x0	EPWMA_ACT_SW_CT EPWMA Action of Software Oneshot，软件持续控制EPWMA 通道的动作。 • 0x0：软件无持续动作 • 0x1：软件控制EPWM持续执行低电平 • 0x2：软件控制EPWM持续执行高电平 • 0x3：软件无持续动作

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.8.13. 0x0030 EPWM_OUT_CONF

默认值：0x00000000			EPWM输出配置寄存器
位域	类型	默认值	描述
31:6	–	–	–
5:4	R/W	0x0	EPWM_CH_SEL[1:0] EPWM Channel Select，EPWM通道选择信号。具体的配置说明见 EPWM 输出模式章节的描述。 EPWM_CH_SEL[1:0] = bit[5:4] • bit[4]为EPWM_A 输出信号源的选择，若 bit[4] = 0，则选择 A 通道信号。相反则选择 B 通道信号 • bit[5]为EPWM_B 输出信号源的选择，若 bit[5] = 0，则选择 A 通道信号。相反则选择 B 通道信号
3:2	R/W	0x0	EPWM_POL_SET[1:0] EPWM极性设置信号，具体的配置说明见 EPWM输出模式章节 的描述。 EPWM_POL_SEL[1:0] = bit[3:2] • bit[2]为EPWM_A 输出的极性控制，若 bit[2] = 1，则EPWM_A 输出经过信号反相。 • bit[3]为EPWM_B 输出的极性控制，若 bit[3] = 1，则EPWM_B 输出经过信号反相。
1:0	R/W	0x0	EPWM_BP_SET[1:0] EPWM Bypass Set，EPWM旁通控制信号,具体的配置说明见 EPWM输出模式章节的描述。EPWM_BP_SET[1:0] = bit[1:0] • bit[0]为EPWM_A 输出的旁通功能选择，若 bit[0] = 0，则EPWM_A 直接输出 A 通道的信号，旁通了EPWM_CH_SEL 以及EPWM_POL_SET 的配置。 • bit[1]为EPWM_B 输出的旁通功能选择，若 bit[1] = 0，则EPWM_B 直接输出 B 通道的信号，旁通了EPWM_CH_SEL 以及EPWM_POL_SET 的配置。

11.1.8.14. 0x0034 EPWM_RE_DZCTL

默认值：0x00000000			EPWM上升沿死区控制寄存器
位域	类型	默认值	描述
31:10	–	–	–
9:0	R/W	0x0	EPWM_RE_DZCTL EPWM Rising Edge Deadzone Control，EPWM的上升边沿的死区时间控制。 死区延迟的时间为 EPWM_RE_DZCTL * EPWM_CNT_CLK。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.8.15. 0x0038 EPWM_FE_DZCTL

默认值：0x00000000			EPWM下降沿死区控制寄存器
位域	类型	默认值	描述
31:10	–	–	–
9:0	R/W	0x0	EPWM_FE_DZCTL EPWM Falling Edge Deadzone Control，EPWM的下降边沿的死区时间控制。死区延迟的时间为 EPWM_FE_DZCTL * EPWM_CNT_CLK。

11.1.8.16. 0x003C EPWM_CHOP_CONF

默认值：0x00002000			EPWM Chopper 控制寄存器
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x1	EPWM_CHOP_ALIGN EPWM Chopper Align Enable，Chopper 对齐使能。 • 0x0：未使能 • 0x1：使能
12	R/W	0x0	EPWM_OSB_EN EPWM Oneshot B Module Enable，EPWM Chopper Oneshot B 模块使能。 • 0x0：未使能 • 0x1：EPWM_FB 进行 Oneshot 调制
11	R/W	0x0	EPWM_OSA_EN EPWM Pclock Module Enable，EPWM Chopper PClock 模块使能。 • 0x0：未使能 • 0x1：EPWM_FA 进行 Oneshot 调制
10:8	R/W	0x0	EPWM_CHOP_DUTY EPWM Chopper Duty，EPWM Chopper 占空比。 • 0x0： 1/8 • 0x1： 2/8 • 0x2： 3/8 • 0x3： 4/8 • 0x4： 5/8 • 0x5： 6/8

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00002000			EPWM Chopper 控制寄存器
位域	类型	默认值	描述
			• 0x6： 7/8 • 0x7： Reserved
7:5	R/W	0x0	EPWM_CHOP_FRE EPWM Chopper Frequency，EPWM Chopper 频率。 • 0x0： SYS_CLK / 8 • 0x1： SYS_CLK / 16 • 0x2： SYS_CLK / 24 • 0x3： SYS_CLK / 32 • 0x4： SYS_CLK / 40 • 0x5： SYS_CLK / 48 • 0x6： SYS_CLK / 56 • 0x7： SYS_CLK / 64
4:1	R/W	0x0	EPWM_CHOP_OS_WTH EPWM Chopper One-shot Pulse Width，Choopper One-shot 脉宽。 • 0x0：1 x TPCLK • 0x1：2 x TPCLK • 0x2：3 x TPCLK • 0x3：4 x TPCLK • … • 0xE：15 x TPCLK • 0xF：16 x TPCLK。 这里的 TPCLK 指的是 PCLK 的周期。
0	R/W	0x0	EPWM_CHOP_EN EPWM Chopper Function Enable，EPWM chopper 功能使能。 • 0x0：未使能，此模块旁通 • 0x1：使能 Chopper 模块

11.1.8.17. 0x0040 EPWM_FLT_INPUT

默认值：0x00000000			EPWM保护输入控制寄存器
位域	类型	默认值	描述
31:22	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM保护输入控制寄存器
位域	类型	默认值	描述
21	R/W	0x0	EPWM_FLT5_IN_POL EPWM Fault5 Input Polarity，EPWM故障输入信号极性。 • 0x0：低有效，低电平触发保护 • 0x1：高有效，高电平触发保护
20	R/W	0x0	EPWM_FLT4_IN_POL EPWM Fault4 Input Polarity，EPWM故障输入信号极性。 • 0x0：低有效，低电平触发保护 • 0x1：高有效，高电平触发保护
19	R/W	0x0	EPWM_FLT3_IN_POL EPWM Fault3 Input Polarity，EPWM故障输入信号极性。 • 0x0：低有效，低电平触发保护 • 0x1：高有效，高电平触发保护
18	R/W	0x0	EPWM_FLT2_IN_POL EPWM Fault2 Input Polarity，EPWM故障输入信号极性。 • 0x0：低有效，低电平触发保护 • 0x1：高有效，高电平触发保护
17	R/W	0x0	EPWM_FLT1_IN_POL EPWM Fault1 Input Polarity，EPWM故障输入信号极性。 • 0x0：低有效，低电平触发保护 • 0x1：高有效，高电平触发保护
16	R/W	0x0	EPWM_FLT0_IN_POL EPWM Fault0 Input Polarity，EPWM故障输入信号极性。 • 0x0：低有效，低电平触发保护 • 0x1：高有效，高电平触发保护
15:14	–	–	–
13	R/W	0x0	EPWM_REC_FLT5_EN EPWM Recoverable Fault5 Enable，使能EPWM可恢复的故障信号 5。 • 0x0：不使能 • 0x1：使能故障信号 5 作为可恢复故障信号的输入
12	R/W	0x0	EPWM_REC_FLT4_EN EPWM Recoverable Fault4 Enable，使能EPWM可恢复的故障信号 4。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM保护输入控制寄存器
位域	类型	默认值	描述
			• 0x0：不使能 • 0x1：使能故障信号 4 作为可恢复故障信号的输入
11	R/W	0x0	EPWM_REC_FLT3_EN EPWM Recoverable Fault3 Enable，使能EPWM可恢复的故障信号 3。 • 0x0：不使能 • 0x1：使能故障信号 3 作为可恢复故障信号的输入
10	R/W	0x0	EPWM_REC_FLT2_EN EPWM Recoverable Fault2 Enable，使能EPWM可恢复的故障信号 2。 • 0x0：不使能 • 0x1：使能故障信号 2 作为可恢复故障信号的输入
9	R/W	0x0	EPWM_REC_FLT1_EN EPWM Recoverable Fault1 Enable，使能EPWM可恢复的故障信号 1。 • 0x0：不使能 • 0x1：使能故障信号 1 作为可恢复故障信号的输入
8	R/W	0x0	EPWM_REC_FLT0_EN EPWM Recoverable Fault0 Enable，使能EPWM可恢复的故障信号 0。 • 0x0：不使能 • 0x1：使能故障信号 0 作为可恢复故障信号的输入
7:6	–	–	–
5	R/W	0x0	EPWM_NREC_FLT5_EN EPWM Non-recoverable Fault5 Enable，使能EPWM不可恢复的故障信号 5。 • 0x0：不使能 • 0x1：使能故障信号 5 作为不可恢复故障信号的输入
4	R/W	0x0	EPWM_NREC_FLT4_EN EPWM Non-recoverable Fault4 Enable，使能EPWM不可恢复的故障信号 4。 • 0x0：不使能 • 0x1：使能故障信号 4 作为不可恢复故障信号的输入
3	R/W	0x0	EPWM_NREC_FLT3_EN EPWM Non-recoverable Fault3 Enable，使能EPWM不可恢复的故障信号 3。 • 0x0：不使能 • 0x1：使能故障信号 3 作为不可恢复故障信号的输入

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM保护输入控制寄存器
位域	类型	默认值	描述
2	R/W	0x0	EPWM_NREC_FLT2_EN EPWM Non-recoverable Fault2 Enable，使能EPWM不可恢复的故障信号 2。 • 0x0：不使能 • 0x1：使能故障信号 2 作为不可恢复故障信号的输入
1	R/W	0x0	EPWM_NREC_FLT1_EN EPWM Non-recoverable Fault1 Enable，使能EPWM不可恢复的故障信号 1。 • 0x0：不使能 • 0x1：使能故障信号 1 作为不可恢复故障信号的输入
0	R/W	0x0	EPWM_NREC_FLT0_EN EPWM Non-recoverable Fault0 Enable，使能EPWM不可恢复的故障信号 0。 • 0x0：不使能 • 0x1：使能故障信号 0 作为不可恢复故障信号的输入

11.1.8.18. 0x0044 EPWM_FLT_PRTCT

默认值：0x00000000			EPWM保护控制寄存器
位域	类型	默认值	描述
31:20	–	–	–
19:18	R/W	0x0	EPWM_B_INIT EPWM Output B Init Value，EPWM_B 输出管脚信号的初始值，即在EPWM功能未使能时的输出值。 • 0x0：输出低电平 • 0x1：输出高电平 • 0x2/0x3：输出高阻
17:16	R/W	0x0	EPWM_A_INIT EPWM Output A Init Value，EPWM_A 输出管脚信号的初始值，即在EPWM功能未使能时的输出值。 • 0x0：输出低电平 • 0x1：输出高电平 • 0x2/0x3：输出高阻
15:4	–	–	–
3:2	R/W	0x0	EPWMB_FLT_PRTCT

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM保护控制寄存器
位域	类型	默认值	描述
			EPWMB Fault Protect mode，EPWMB 的故障保护措施。 • 0x0：执行高阻态 • 0x1：强制输出为高 • 0x2：强制输出为低 • 0x3：无操作
1:0	R/W	0x0	EPWMA_FLT_PRTCT EPWMA Fault Protect mode，EPWMA 的故障保护措施。 • 0x0：执行高阻态 • 0x1：强制输出为高 • 0x2：强制输出为低 • 0x3：无操作

11.1.8.19. 0x0048 EPWM_FLT_INT_EN

默认值：0x00000000			EPWM故障中断控制寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R/W	0x0	EPWM_NREC_FLT_INT_EN EPWM Non-Recoverable Fault Interrupt Enable，EPWM不可恢复故障中断使能。 • 0x0：不使能 • 0x1：使能
1	R/W	0x0	EPWM_REC_FLT_INT_EN EPWM Recoverable Fault Interrupt Enable，EPWM可恢复故障中断使能。 • 0x0：不使能 • 0x1：使能
0	–	–	–

11.1.8.20. 0x004C EPWM_FLT_INT_FLG

默认值：0x00000000			EPWM故障中断标记寄存器
位域	类型	默认值	描述
31:3	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM故障中断标记寄存器
位域	类型	默认值	描述
2	R	0x0	EPWM_NREC_FLT_FLAG EPWM Non-Recoverable Fault Flag，EPWM不可恢复故障信号标记。 • 0x0：无故障信号产生 • 0x1：产生了不可恢复故障信号信号
1	R	0x0	EPWM_REC_FLT_FLAG EPWM Recoverable Fault Flag，EPWM可恢复故障信号标记。 • 0x0：无故障信号产生 • 0x1：产生了可恢复故障信号信号
0	R	0x0	EPWM_FLT_INT_FLAG EPWM Fault Interrupt Flag，EPWM故障中断事件标记。 • 0x0：无中断信号产生 • 0x1：产生中断信号

11.1.8.21. 0x0050 EPWM_FLT_INT_CLR

默认值：0x00000000			EPWM故障中断标记清除寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R/WAC	0x0	EPWM_NREC_FLT_CLR EPWM Non-Recoverable Fault Flag Clear，EPWM不可恢复故障信号标记清除。 • 0x0：无操作 • 0x1：清除不可恢复故障信号，执行完自动清 0
1	R/WAC	0x0	EPWM_REC_FLT_CLR EPWM Recoverable Fault Flag Clear，EPWM可恢复故障信号标记清除。 • 0x0：无操作 • 0x1：清除可恢复故障信号，执行完自动清 0
0	R/WAC	0x0	EPWM_FLT_CLR EPWM Fault Interrupt Flag Clear，EPWM故障中断标记清除。 • 0x0：无操作 • 0x1：清除故障信号，执行完自动清 0

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.8.22. 0x0054 EPWM_SWFRC_FLT_INT

默认值：0x00000000			软件强制EPWM故障中断产生寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R/WAC	0x0	EPWM_SW_FRC_NREC_FLT EPWM Software Force Non-Recoverable Fault，软件强制EPWM不可恢复故障信号的产生。 • 0x0：无操作 • 0x1：产生不可恢复故障信号
1	R/WAC	0x0	EPWM_SW_FRC_REC_FLT EPWM Software Force Recoverable Fault，软件强制EPWM可恢复故障信号的产生。 • 0x0：无操作 • 0x1：产生可恢复故障信号
0	–	–	–

11.1.8.23. 0x0058 EPWM_ADC_INT_CTL

默认值：0x00000000			ADC 采样触发以及中断控制寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:20	R/W	0x0	CVRB_CPM_SRC_SEL Conversion B CPM Source Select，CPM 输出信号作为 CVRB 信号的源选择（这里的信号，需要在 CPM 模块使能比较信号输出至EPWM的功能）。Converision B Source Select，CVRB 信号的源选择。 • 0x0：CPM0_COH • 0x1：CPM0_COL • 0x2：CPM0_COHL • 0x3：CPM1_COH • 0x4：CPM1_COL • 0x5：CPM1_COHL • others：Reserved
19:16	R/W	0x0	CVRA_CPM_SRC_SEL

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			ADC 采样触发以及中断控制寄存器
位域	类型	默认值	描述
			Conversion A CPM Source Select，CPM 输出信号作为 CVRA 信号的源选择（这里的信号，需要在 CPM 模块使能比较信号输出至EPWM的功能）。Converision A Source Select，CVRA 信号的源选择。 • 0x0：CPM0_COH • 0x1：CPM0_COL • 0x2：CPM0_COHL • 0x3：CPM1_COH • 0x4：CPM1_COL • 0x5：CPM1_COHL • others：Reserved
15	R/W	0x0	EPWM_ADC_CVRB_EN EPWM ADC Conversion B Trigger Enable，CVRB 触发信号使能。 • 0x0：未使能 • 0x1：使能
14:12	R/W	0x0	EPWM_ADC_CVRB_SEL EPWM ADC Conversion B Trigger Selection，EPWM ADC 转换触发 B 信号选择。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV • 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_Z or EPWM_CNT_PRD • 0x7：CPM_SRC（通过 bit[19:16]选择）
11	R/W	0x0	EPWM_ADC_CVRA_ENEPWM ADC Conversion A Trigger Enable，CVRA 触发信号使能。 • 0x0：未使能 • 0x1：使能
10:8	R/W	0x0	EPWM_ADC_CVRA_SELEPWM ADC Conversion A Trigger Selection，EPWM ADC 转换触发 A 信号选择。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			ADC 采样触发以及中断控制寄存器
位域	类型	默认值	描述
			• 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_Z or EPWM_CNT_PRD • 0x7：CPM_SRC（通过 bit[19:16]选择）
7:4	–	–	–
3	R/W	0x0	EPWM_INT_ENEPWM Interrupt Enable，使能EPWM中断信号。 • 0x0：未使能 • 0x1：使能
2:0	R/W	0x0	EPWM_INT_SELEPWM Interrupt Select，EPWM中断源选择。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV • 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_Z 或 EPWM_CNT_PRD • 0x7：PUL_CNT_ZRO（脉冲输出为 0）

11.1.8.24. 0x005C EPWM_ADC_INT_PRE

默认值：0x00000000			ADC 采样触发以及中断事件频次控制寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:14	R	0x0	EPWM_ADC_CVRB _CNT EPWM ADC Conversion B Count，ADC 转换触发信号源产生的计数，表示目前已经产生了多少次的源的信号。
13:12	R/W	0x0	EPWM_ADC_CVRB_DIV EPWM ADC Conversion A Divisor，ADC 转换触发信号 B 的信号源（由EPWM_ADC_CVRB_SEL 选择）的除数，设置此除数可以设定 ADC 转换触发信号 B 的产生频次。 • 0x0：无信号产生 • 0x1：源信号产生一次则对应产生一次 ADC 转换触发信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			ADC 采样触发以及中断事件频次控制寄存器
位域	类型	默认值	描述
			• 0x2：源信号产生两次则对应产生一次 ADC 转换触发信号 • 0x3：源信号产生三次则对应产生一次 ADC 转换触发信号
11:10	R	0x0	EPWM_ADC_CVRA _CNT EPWM ADC Conversion A Count，ADC 转换触发信号源产生的计数，表示目前已经产生了多少次的源的信号。
9:8	R/W	0x0	EPWM_ADC_CVRA_DIV EPWM ADC Conversion A Divisor，ADC 转换触发信号 A 的信号源（由EPWM_ADC_CVRA_SEL 选择）的除数，设置此除数可以设定 ADC 转换触发信号 A 的产生频次。 • 0x0：无信号产生 • 0x1：源信号产生一次则对应产生一次 ADC 转换触发信号 • 0x2：源信号产生两次则对应产生一次 ADC 转换触发信号 • 0x3：源信号产生三次则对应产生一次 ADC 转换触发信号
7:4	–	–	–
3:2	R	0x0	EPWM_INT_CNT EPWM Interrupt Count，EPWM中断信号源产生的计数，表示目前已经产生了多少次的EPWM中断源的信号。
1:0	R/W	0x0	EPWM_INT_DIV EPWM Interrupt Divisor，EPWM中断信号源（由EPWM_INT_SEL 选择）的除数，设置此除数可以设定EPWM中断信号产生频次。 • 0x0：无中断信号产生 • 0x1：中断源信号产生一次则对应产生一次中断 • 0x2：中断源信号产生两次则对应产生一次中断 • 0x3：中断源信号产生三次则对应产生一次中断

11.1.8.25. 0x0060 EPWM_EVNT_FLAG

默认值：0x00000000			EPWM事件标记寄存器
位域	类型	默认值	描述
31:4	–	–	–
3	R	0x0	EPWM_ADC_CVRB_FLAG EPWM ADC Conversion B Flag，ADC 转换触发信号 B 的标记。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM事件标记寄存器
位域	类型	默认值	描述
			• 0x0：无 ADC 转换信号产生 • 0x1：产生 ADC 转换信号
2	R	0x0	EPWM_ADC_CVRA_FLAG EPWM ADC Conversion A Flag，ADC 转换触发信号 A 的标记。 • 0x0：无 ADC 转换信号产生 • 0x1：产生 ADC 转换信号
1	–	–	–
0	R	0x0	EPWM_INT_FLAG EPWM Interrupt Flag，EPWM中断事件标记。 • 0x0：无中断信号产生 • 0x1：产生中断信号

11.1.8.26. 0x0064 EPWM_EVNT_CLR

默认值：0x00000000			EPWM事件标记清除寄存器
位域	类型	默认值	描述
31:4	–	–	–
3	R/WAC	0x0	EPWM_ADC_CVRB_CLR EPWM ADC Conversion B Flag Clear，ADC 转换触发信号 B 的标记清除。 • 0x0：无操作 • 0x1：清除 ADC 转换信号，执行完自动清 0
2	R/WAC	0x0	EPWM_ADC_CVRA_CLR EPWM ADC Conversion A Flag Clear，ADC 转换触发信号 A 的标记清除。 • 0x0：无操作 • 0x1：清除 ADC 转换信号，执行完自动清 0
1	–	–	–
0	R/WAC	0x0	EPWM_INT_CLR EPWM Interrupt Flag Clear，EPWM中断事件标记清除。 • 0x0：无操作 • 0x1：清除中断信号，执行完自动清 0

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.8.27. 0x0068 EPWM_SW_FRC_EVNT

默认值：0x00000000			软件强制EPWM事件产生寄存器
位域	类型	默认值	描述
31:4	–	–	–
3	R/WAC	0x0	EPWM_SW_FRC_ADC_CVRB EPWM Software ADC Conversion B，软件强制 ADC 转换触发信号 B 的产生。 • 0x0：无操作 • 0x1：产生 ADC 转换触发信号
2	R/WAC	0x0	EPWM_SW_FRC_ADC_CVRA EPWM Software ADC Conversion A，软件强制 ADC 转换触发信号 A 的产生。 • 0x0：无操作 • 0x1：产生 ADC 转换触发信号
1	–	–	–
0	R/WAC	0x0	EPWM_SW_FRC_INT EPWM Software Force Interrupt，软件强制EPWM中断信号产生。 • 0x0：无操作 • 0x1：产生EPWM中断信号

11.1.8.28. 0x006C EPWM_FALT_IN_FLT1

默认值：0x00000000			EPWM故障输入滤波寄存器 1
位域	类型	默认值	描述
31:24	R/W	0x0	EPWM_FALT1_SMP_CTL_PRD EPWM Fault1 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6 x SYS_CLK • … • 0xFF：510x SYS_CLK
23:20	R/W	0x0	EPWM_FALT1_PRE_FLT EPWM Fault2 Input Filter Enable，EPWM故障输入 1 信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM故障输入滤波寄存器 1
位域	类型	默认值	描述
			• 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
19:16	R/W	0x0	EPWM_FALT1_IN_FLT_SEL EPWM Fault1 Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
15:8	R/W	0x0	EPWM_FALT0_SMP_CTL_PRD EPWM Fault0 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6 x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	EPWM_FALT0_PRE_FLT EPWM Fault0 Input Filter Enable，EPWM故障输入 0 信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	EPWM_FALT0_IN_FLT_SEL EPWM Fault0 Input Filter Seclect，输入滤波功能选择。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM故障输入滤波寄存器 1
位域	类型	默认值	描述
			• 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

11.1.8.29. 0x0070 EPWM_FALT_IN_FLT2

默认值：0x00000000			EPWM故障输入滤波寄存器 2
位域	类型	默认值	描述
31:24	R/W	0x0	EPWM_FALT3_SMP_CTL_PRD EPWM Fault3 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6 x SYS_CLK • … • 0xFF：510x SYS_CLK
23:20	R/W	0x0	EPWM_FALT3_PRE_FLT EPWM Fault3 Input Filter Enable，EPWM故障输入 3 信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
19:16	R/W	0x0	EPWM_FALT3_IN_FLT_SEL EPWM Fault3 Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM故障输入滤波寄存器 2
位域	类型	默认值	描述
			• 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
15:8	R/W	0x0	EPWM_FALT2_SMP_CTL_PRD EPWM Fault2 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6 x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	EPWM_FALT2_PRE_FLT EPWM Fault2 Input Filter Enable，EPWM故障输入 2 信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	EPWM_FALT2_IN_FLT_SEL EPWM Fault2 Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.8.30. 0x0074 EPWM_FALT_IN_FLT3

默认值：0x00000000			EPWM故障输入滤波寄存器 3
位域	类型	默认值	描述
31:24	R/W	0x0	EPWM_FALT5_SMP_CTL_PRD EPWM Fault5 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6 x SYS_CLK • … • 0xFF：510x SYS_CLK
23:20	R/W	0x0	EPWM_FALT5_PRE_FLT EPWM Fault5 Input Filter Enable，EPWM故障输入 5 信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
19:16	R/W	0x0	EPWM_FALT5_IN_FLT_SEL EPWM Fault5 Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
15:8	R/W	0x0	EPWM_FALT4_SMP_CTL_PRD EPWM Fault4 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6 x SYS_CLK

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM故障输入滤波寄存器 3
位域	类型	默认值	描述
			• … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	EPWM_FALT4_PRE_FLT EPWM Fault4 Input Filter Enable，EPWM故障输入 4 信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	EPWM_FALT4_IN_FLT_SEL EPWM Fault4 Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

11.1.8.31. 0x007C EPWM_HCL_UPDT_EN

默认值：0x00000000			EPWM硬件电流环更新寄存器
位域	类型	默认值	描述
31:4	–	–	–
3	R/W	0x0	EPWM_HCL_DUTY_UPDT_EN Hardware Current Loop PWM Duty Update Enable，硬件电流环 PWM 占空比更新使能，即EPWM_CNT_CMPA 值由 HCL 模块填入。 • 0x0：未使能 • 0x1：使能
2	R/W	0x0	EPWM_HCL_AXI_SEL Hardware Current Loop Axis Select，硬件电流环轴选择。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM硬件电流环更新寄存器
位域	类型	默认值	描述
			• 0x0：选择轴 0，即更新的占空比为轴 0 的计算结果 • 0x1：选择轴 1，即更新的占空比为轴 1 的计算结果
1:0	R/W	0x0	EPWM_HCL_DUT_NUM_SEL Hardware Current Loop Duty Number Select，硬件电流环的占空比号选择。 • 0x0：选择 Tduty1 的结果 • 0x1：选择 Tduty2 的结果 • 0x2：选择 Tduty3 的结果 • 0x3：Reserved

11.1.8.32. 0x0080 HRPWM_EN

默认值：0x00000000			高精度 PWM 使能寄存器
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	HRPWM_EN High Resolution PWM Enable，高精度 PWM 功能使能。 • 0x0：未使能 • 0x1：使能

11.1.8.33. 0x0084 HRPWM_CFG

默认值：0x00000000			高精度 PWM 配置寄存器
位域	类型	默认值	描述
31:21	–	–	–
20	R/W	0x0	HRPWM_VAL_UPDT_MODE High Resolution PWM Value Update Mode，高精度 PWM 值的更新模式。 • 0x0：影子更新 • 0x1：立即更新
19:16	R/W	0x0	HRPWM_VAL_LP High Rsolution PWM Value Load Point，高精度 PWM 值的加载点。 • 0x0：在EPWM_CNT_Z 信号有效时加载 • 0x1：在EPWM_CNT_PRD 信号有效时加载

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			高精度 PWM 配置寄存器
位域	类型	默认值	描述
			• 0x2：在EPWM_CNT_Z 信号或EPWM_CNT_PRD 信号有效时加载 • 0x3：不更新寄存器值 • 0x4：PUL_CNT_ZRO(即脉冲计数器 = 0 时) • 0x5：EPWM_SYNCI0，外部的同步信号 • 0x6：EPWM_CNT_Z 与EPWM_SYNCI0，均可以触发影子寄存器更新 • 0x7：不更新寄存器值
15:12	–	–	–
11:10	R/W	0x0	HRPWM_CHB_MODE High Resolution EPWM_B Output Mode，高精度 PWM 的EPWM_B 输出模式设置。 • 0x0：上升沿延迟 • 0x1：下降沿延迟 • 0x2：整体延迟，即相位延迟 • 0x3：无操作
9:8	R/W	0x0	HRPWM_CHA_MODE High Resolution EPWM_A Output Mode，高精度 PWM 的EPWM_A 输出模式设置。 • 0x0：上升沿延迟 • 0x1：下降沿延迟 • 0x2：整体延迟，即相位延迟 • 0x3：无操作
7:5	–	–	–
4:0	R/W	0x0	HRPWM_VAL_SET High PWM Value Set，HPWM 的高精度值，计数单位精度为 156ps。 • 0x0：HPWM 值为 0，即对应 1x 156ps • 0x1：HPWM 值为 1，即对应 2x 156ps • 0x2：HPWM 值为 2，即对应 3x 156ps • … • 0x1F：HPWM 值为 31，即对应 32x 156ps

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.8.34. 0x008C EPWM_TRG_OUT

默认值：0x00000007			EPWM触发输出寄存器
位域	类型	默认值	描述
31:3	–	–	–
2:0	R/W	0x7	EPWM_CNT_TRIG_SEL EPWM Trigger Set，EPWM触发信号源设置。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV • 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_Z or EPWM_CNT_PRD • 0x7：无信号输出

11.1.8.35. 0x00A4 EPWM_PUL_OUT_NUM

默认值：0x00000000			EPWM脉冲输出数量寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	PUL_OUT_NUM Pulse Ouput Number，脉冲输出数量，若需要发送 N 个脉冲，则配置为 N-1。

11.1.8.36. 0x00B0 EPWM_NRCFLT_INCTL

默认值：0x00000000			EPWM内部触发不可恢复故障保护寄存器
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	EPWM_DBG_HOLD_EN EPWM Debug Hold Enable，Debug Hold 功能使能。使能此功能后，在调试过程中进入断点后，EPWM输出进入保护模式。 • 0x0：不使能 • 0x1：使能
23	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM内部触发不可恢复故障保护寄存器
位域	类型	默认值	描述
22	R/W	0x0	EPWM_NREC_SDFM3_COHL_EN EPWM Non-recoverable SDFM3_COHL Enable，使能 COHL 作为 PWM 不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
21	R/W	0x0	EPWM_NREC_SDFM3_COL_EN EPWM Non-recoverable SDFM3_COL Enable，使能 COL 作为 PWM 不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
20	R/W	0x0	EPWM_NREC_SDFM3_COH_EN EPWM Non-recoverable SDFM3_COH Enable，使能 COH 作为 PWM 不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
19	–	–	–
18	R/W	0x0	EPWM_NREC_SDFM2_COHL_EN EPWM Non-recoverable SDFM2_COHL Enable，使能 COHL 作为 PWM 不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
17	R/W	0x0	EPWM_NREC_SDFM2_COL_EN EPWM Non-recoverable SDFM2_COL Enable，使能 COL 作为 PWM 不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
16	R/W	0x0	EPWM_NREC_SDFM2_COH_EN EPWM Non-recoverable SDFM2_COH Enable，使能 COH 作为 PWM 不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
15	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM内部触发不可恢复故障保护寄存器
位域	类型	默认值	描述
14	R/W	0x0	EPWM_NREC_SDFM1_COHL_EN EPWM Non-recoverable SDFM1_COHL Enable，使能 COHL 作为 PWM 不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
13	R/W	0x0	EPWM_NREC_SDFM1_COL_EN EPWM Non-recoverable SDFM1_COL Enable，使能 COL 作为 PWM 不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
12	R/W	0x0	EPWM_NREC_SDFM1_COH_EN EPWM Non-recoverable SDFM1_COH Enable，使能 COH 作为 PWM 不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
11	–	–	–
10	R/W	0x0	EPWM_NREC_SDFM0_COHL_EN EPWM Non-recoverable SDFM0_COHL Enable，使能 COHL 作为 PWM 不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
9	R/W	0x0	EPWM_NREC_SDFM0_COL_EN EPWM Non-recoverable SDFM0_COL Enable，使能 COL 作为 PWM 不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
8	R/W	0x0	EPWM_NREC_SDFM0_COH_EN EPWM Non-recoverable SDFM0_COH Enable，使能 COH 作为 PWM 不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
7	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM内部触发不可恢复故障保护寄存器
位域	类型	默认值	描述
6	R/W	0x0	EPWM_NREC_CPM1_COHL_EN EPWM Non-recoverable CPM1_COH Enable，使能 COHL 作为EPWM不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
5	R/W	0x0	EPWM_NREC_CPM1_COL_EN EPWM Non-recoverable CPM1_COH Enable，使能 COL 作为EPWM不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
4	R/W	0x0	EPWM_NREC_CPM1_COH_EN EPWM Non-recoverable CPM1_COH Enable，使能 COH 作为EPWM不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
3	–	–	–
2	R/W	0x0	EPWM_NREC_CPM0_COHL_EN EPWM Non-recoverable CPM0_COH Enable，使能 COHL 作为EPWM不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
1	R/W	0x0	EPWM_NREC_CPM0_COL_EN EPWM Non-recoverable CPM0_COH Enable，使能 COL 作为EPWM不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
0	R/W	0x0	EPWM_NREC_CPM0_COH_EN EPWM Non-recoverable CPM0_COH Enable，使能 COH 作为EPWM不可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.8.37. 0x00B4 EPWM_RCFLT_INCTL

默认值：0x00000000			EPWM内部触发可恢复故障保护寄存器
位域	类型	默认值	描述
31:23	–	–	–
22	R/W	0x0	EPWM_REC_SDFM3_COHL_EN EPWM Recoverable SDFM3_COHL Enable，使能 COHL 作为 PWM 可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
21	R/W	0x0	EPWM_REC_SDFM3_COL_EN EPWM Recoverable SDFM3_COL Enable，使能 COL 作为 PWM 可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
20	R/W	0x0	EPWM_REC_SDFM3_COH_EN EPWM Recoverable SDFM3_COH Enable，使能 COH 作为 PWM 可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
19	–	–	–
18	R/W	0x0	EPWM_REC_SDFM2_COHL_EN EPWM Recoverable SDFM2_COHL Enable，使能 COHL 作为 PWM 可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
17	R/W	0x0	EPWM_REC_SDFM2_COL_EN EPWM Recoverable SDFM2_COL Enable，使能 COL 作为 PWM 可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
16	R/W	0x0	EPWM_REC_SDFM2_COH_EN EPWM Recoverable SDFM2_COH Enable，使能 COH 作为 PWM 可恢复故障的输入信号源。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM内部触发可恢复故障保护寄存器
位域	类型	默认值	描述
			• 0x0：不使能 • 0x1：使能
15	–	–	–
14	R/W	0x0	EPWM_REC_SDFM1_COHL_EN EPWM Recoverable SDFM1_COHL Enable，使能 COHL 作为 PWM 可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
13	R/W	0x0	EPWM_REC_SDFM1_COL_EN EPWM Recoverable SDFM1_COL Enable，使能 COL 作为 PWM 可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
12	R/W	0x0	EPWM_REC_SDFM1_COH_EN EPWM Recoverable SDFM1_COH Enable，使能 COH 作为 PWM 可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
11	–	–	–
10	R/W	0x0	EPWM_REC_SDFM0_COHL_EN EPWM Recoverable SDFM0_COHL Enable，使能 COHL 作为 PWM 可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
9	R/W	0x0	EPWM_REC_SDFM0_COL_EN EPWM Recoverable SDFM0_COL Enable，使能 COL 作为 PWM 可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
8	R/W	0x0	EPWM_REC_SDFM0_COH_EN EPWM Recoverable SDFM0_COH Enable，使能 COH 作为 PWM 可恢复故障的输入信号源。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM内部触发可恢复故障保护寄存器
位域	类型	默认值	描述
			• 0x0：不使能 • 0x1：使能
7	–	–	–
6	R/W	0x0	EPWM_REC_CPM1_COHL_EN EPWM Recoverable CPM1_COH Enable，使能 COHL 作为EPWM可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
5	R/W	0x0	EPWM_REC_CPM1_COL_EN EPWM Recoverable CPM1_COH Enable，使能 COL 作为EPWM可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
4	R/W	0x0	EPWM_REC_CPM1_COH_EN EPWM Recoverable CPM1_COH Enable，使能 COH 作为EPWM可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
3	–	–	–
2	R/W	0x0	EPWM_REC_CPM0_COHL_EN EPWM Recoverable CPM0_COH Enable，使能 COHL 作为EPWM可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
1	R/W	0x0	EPWM_REC_CPM0_COL_EN EPWM Recoverable CPM0_COH Enable，使能 COL 作为EPWM可恢复故障的输入信号源。 • 0x0：不使能 • 0x1：使能
0	R/W	0x0	EPWM_REC_CPM0_COH_EN EPWM Recoverable CPM0_COH Enable，使能 COH 作为EPWM可恢复故障的输入信号源。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM内部触发可恢复故障保护寄存器
位域	类型	默认值	描述
			• 0x0：不使能 • 0x1：使能

11.1.8.38. 0x00B8 EPWM_SC_SYNC_CTL

默认值：0x00000000			SDFM 以及 CPM 的同步控制寄存器
位域	类型	默认值	描述
31:16	–	–	–
15	R/W	0x0	EPWM_SDFM_SYNC_EN EPWM SDFM Synchronization Enable，SDFM 同步使能。 • 0x0：未使能 • 0x1：使能
14:12	R/W	0x0	EPWM_SDFM_SRC_SEL EPWM SDFM Synchronization Source Selection，SDFM 同步信号选择。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV • 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_Z or EPWM_CNT_PRD • 0x7：Reserved
11	R/W	0x0	EPWM_CPM_SYNC_EN EPWM Comparator Synchronization Enable，比较模块 CPM 同步使能。 • 0x0：未使能 • 0x1：使能
10:8	R/W	0x0	EPWM_CPM_SRC_SEL EPWM Comparator Synchronization Source Selection，比较模块 CPM 的同步源选择。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SDFM 以及 CPM 的同步控制寄存器
位域	类型	默认值	描述
			• 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_Z or EPWM_CNT_PRD • 0x7：Reserved
7:0	–	–	–

11.1.8.39. 0x00BC EPWM_SC_SYNC_DIV

默认值：0x00000000			SDFM 以及 CPM 的同步分频寄存器
位域	类型	默认值	描述
31:8	–	–	–
7:6	R	0x0	EPWM_SDFM_SYNC_CNT EPWM SDFM Synchronization Count，SDFM 同步信号源产生的计数，表示目前已经产生了多少次的 SDFM 同步信号。
5:4	R/W	0x0	EPWM_SDFMM_SYNC_DIV EPWM SDFM Synchronization Divisor，SDFM 同步信号分频。 • 0x0：无同步信号产生 • 0x1：同步信号产生一次则对应产生一次有效同步信号 • 0x2：同步信号产生两次则对应产生一次有效同步信号 • 0x3：同步信号产生三次则对应产生一次有效同步信号
3:2	R	0x0	EPWM_CPM_SYNC_CNT EPWM Comparator Synchronization Count，CPM 同步信号源产生的计数，表示目前已经产生了多少次的 CPM 同步信号。
1:0	R/W	0x0	EPWM_CPM_SYNC_DIV EPWM Comparator Synchronization Divisor，CPM 同步信号分频。 • 0x0：无同步信号产生 • 0x1：同步信号产生一次则对应产生一次有效同步信号 • 0x2：同步信号产生两次则对应产生一次有效同步信号 • 0x3：同步信号产生三次则对应产生一次有效同步信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.8.40. 0x0FC EPWM_VER

默认值：0x00000100			EPWM子模块版本寄存器
位域	类型	默认值	描述
31:0	R	0x0000_0100	版本寄存器 V1.0

11.1.9. CAP 模块寄存器描述

11.1.9.1. 0x0000 CAP_CNT_V

默认值：0x00000000			CAP Counter 计数数值
位域	类型	默认值	描述
31:0	R/W	0x0	CAP_CNT_V CAP Counter Value，CAP 计数器的计数值。 对此字段进行读操作，可以读取此时 CAP 计数器对此字段进行写操作，可以设置 CAP 计数器的计数值，CAP 计数器立马更新此计数值，计数方式维持原有的设置进行

11.1.9.2. 0x0004 CAP_CNT_PH

默认值：0x00000000			CAP Counter 计数同步相位
位域	类型	默认值	描述
31:0	R/W	0x0	CAP_CNT_PH CAP Counter Phase，CAP 计数器的同步相位。 当出现同步信号时，此时 CAP 计数器进行同步，加载此寄存器的相位值进行计数。

11.1.9.3. 0x0008 CAP_REG0

默认值：0x00000000			CAP_REG0 寄存器
位域	类型	默认值	描述
31:0	R or R/W	0x0	CAP_REG0， CAP Register 0，CAP 寄存器 0。 在 Capture 模式下，此寄存器为只读，用于捕捉事件 0 的捕捉寄存器，捕捉计数器数值。在普通 PWM 模式下，此寄存器为可读写，此寄存器用于计数器周期值 CAP_CNT_PRDV。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.9.4. 0x000C CAP_REG1

默认值：0x00000000			CAP_REG1 寄存器
位域	类型	默认值	描述
31:0	R or R/W	0x0	CAP_REG1 CAP Register 1，CAP 寄存器 1。 在 Capture 模式下，此寄存器用于捕捉事件 1 的捕捉寄存器，捕捉计数器数值。在普通 PWM 模式下，此寄存器用于计数器比较值 CAP_CNT_CMPV。

11.1.9.5. 0x0010 CAP_REG2

默认值：0x00000000			CAP_REG2 寄存器
位域	类型	默认值	描述
31:0	R or R/W	0x0	CAP_REG2 CAP Register 2，CAP 寄存器 2。 在 Capture 模式下，此寄存器用于捕捉事件 2 的捕捉寄存器，捕捉计数器数值。在普通 PWM 模式下，此寄存器用于计数器周期值 CAP_CNT_PRDV 的影子寄存器。

11.1.9.6. 0x0014 CAP_REG3

默认值：0x00000000			CAP_REG3 寄存器
位域	类型	默认值	描述
31:0	R or R/W	0x0	CAP_REG3 CAP Register 3，CAP 寄存器 3。 在 Capture 模式下，此寄存器用于捕捉事件 3 的捕捉寄存器，捕捉计数器数值。在普通 PWM 模式下，此寄存器用于计数器比较值 CMPV 的影子寄存器。

11.1.9.7. 0x0018 CAP_CONF1

默认值：0x00000000			CAP 配置寄存器 1
位域	类型	默认值	描述
31:14	–	–	–
13:9	R/W	0x0	CAP_IN_EDG_EVN_DIV Capture Input Edge Event Divisor，输入捕捉信号的边沿除数，经过此除数可以将翻转频次较高的信号处理为翻转频次较低的信号。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 配置寄存器 1
位域	类型	默认值	描述
			• 0x0：输入信号 1 次翻转边沿进行 1 次的翻转处理，即跟随输入源信号 • 0x1：输入信号 2 次翻转边沿进行 1 次的翻转处理 • 0x2：输入信号 4 次翻转边沿进行 1 次的翻转处理 • 0x3：输入信号 6 次翻转边沿进行 1 次的翻转处理 • 0x4：输入信号 8 次翻转边沿进行 1 次的翻转处理 • 0x5：输入信号 10 次翻转边沿进行 1 次的翻转处理 • ... • 0x1E：输入信号 60 次翻转边沿进行 1 次的翻转处理 • 0x1F：输入信号 62 次翻转边沿进行 1 次的翻转处理
8	R/W	0x0	CAP_REG_LD_EN Capture Register Load Enable，捕捉寄存器加载使能，即发生捕捉事件 0/1/2/3 时，使能捕捉寄存器 0/1/2/3 进行计数器数值的捕捉。 • 0x0：未使能 • 0x1：使能
7	R/W	0x0	CAP_EVNT3_RST Capture Event3 Reset，捕捉事件 3 触发后进行 CAP 计数器的复位。 • 0x0：无操作 • 0x1：复位计数器至 0
6	R/W	0x0	CAP_EVNT3_POL Capture Event3 Polarity Set，捕捉事件 3 的极性控制。 • 0x0：上升沿触发 • 0x1：下降沿触发
5	R/W	0x0	CAP_EVNT2_RST Capture Event2 Reset，捕捉事件 2 触发后进行 CAP 计数器的复位。 • 0x0：无操作 • 0x1：复位计数器至 0
4	R/W	0x0	CAP_EVNT2_POL Capture Event1 Polarity Set，捕捉事件 1 的极性控制。 • 0x0：上升沿触发 • 0x1：下降沿触发
3	R/W	0x0	CAP_EVNT1_RST Capture Event1 Reset，捕捉事件 1 触发后进行 CAP 计数器的复位。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 配置寄存器 1
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：复位计数器至 0
2	R/W	0x0	CAP_EVNT1_POL Capture Event1 Polarity Set，捕捉事件 1 的极性控制。 • 0x0：上升沿触发 • 0x1：下降沿触发
1	R/W	0x0	CAP_EVNT0_RST Capture Event0 Reset，捕捉事件 0 触发后进行 CAP 计数器的复位。 • 0x0：无操作 • 0x1：复位计数器至 0
0	R/W	0x0	CAP_EVNT0_POL Capture Event0 Polarity Set，捕捉事件 0 的极性控制。 • 0x0：上升沿触发 • 0x1：下降沿触发

11.1.9.8. 0x001C CAP_CONF2

默认值：0x00000000			CAP 配置寄存器 2
位域	类型	默认值	描述
31:12	–	–	–
11	R/W	0x0	CAP_PWM_OUT_INIT Capture PWM Output Initial Value，PWM 输出初始值，即在 PWM 模式下，未使能 CAP Counter 时的输出值。 • 0x0：输出为低电平 • 0x1：输出为高电平
10	R/W	0x0	CAP_PWM_POL Capture PWM Output Polarity，PWM 的输出极性。 • 0x0：输出高有效 • 0x1：输出低有效
9	R/W	0x0	CAP_MODE_SEL Capture Mode Select，捕捉模式选择。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 配置寄存器 2
位域	类型	默认值	描述
			• 0x0：捕捉模式 • 0x1：PWM 模式
8	R/WAC	0x0	CAP_SW_FRC_SYNC Capture Software Force Synchronous Signal，软件产生强制的同步信号。 • 0x0：无操作 • 0x1：产生同步信号
7:6	R/W	0x0	CAP_SYNC_OUT Capture Synchronous Output Select，同步输出信号选择。 • 0x0：选择 IN 或者软件产生的同步信号 0x1：CAP_CNT_PRD 信号 0x2：无同步输出信号 0x3：无同步输出信号
5	R/W	0x0	CAP_SYNC_IN_EN Capture Synchronous Input Enable，同步输入使能，使能 CAP 计数器进行同步，同步值为 PH，同步使能信号为 IN 或者软件产生的强制同步信号。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	CAP_CNT_EN Capture Counter Enable，捕捉计数器使能。 • 0x0：未使能 • 0x1：使能，计数器开始计数，且捕获或普通 PWM 功能启动
3	R/WAC	0x0	CAP_EVNT_RST Capture Event Reset，复位捕捉事件的起点，从捕捉事件 0 重新开始新的捕捉。 • 0x0：无操作 • 0x1：复位捕捉事件的起点
2:1	R/W	0x0	CAP_OS_EP Capture One-shot End Point，单次捕捉终点设置。 • 0x0：完成捕捉事件 0 结束 • 0x1：完成捕捉事件 1 结束 • 0x2：完成捕捉事件 2 结束 • 0x3：完成捕捉事件 3 结束
0	R/W	0x0	CAP_OS_MOD_EN

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 配置寄存器 2
位域	类型	默认值	描述
			Capture One-shot Mode Enable，单次捕捉使能。 • 0x0：连续捕捉 • 0x1：单次捕捉

11.1.9.9. 0x0020 CAP_INT_EN

默认值：0x00000000			CAP 中断使能寄存器
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	CAP_CNT_CMP_INT_EN Capture Counter Compare Interrupt Enable，捕捉计数器计数达到比较值的中断使能。 • 0x0：未使能 • 0x1：使能
6	R/W	0x0	CAP_CNT_PRD_INT_EN Capture Counter Period Interrupt Enable，捕捉计数器计数达到周期值的中断使能。 • 0x0：未使能 • 0x1：使能
5	R/W	0x0	CAP_CNT_OVFL_INT_EN Capture Counter Overflow Interrupt Enable，捕捉计数器上溢出中断使能。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	CAP_EVNT3_INT_EN Capture Event3 Interrupt Enable，捕捉事件 3 的中断使能。 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	CAP_EVNT2_INT_EN Capture Event2 Interrupt Enable，捕捉事件 2 的中断使能。 • 0x0：未使能 • 0x1：使能
2	R/W	0x0	CAP_EVNT1_INT_EN

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 中断使能寄存器
位域	类型	默认值	描述
			Capture Event1 Interrupt Enable，捕捉事件 1 的中断使能。 • 0x0：未使能 • 0x1：使能
1	R/W	0x0	CAP_EVNT0_INT_EN Capture Event0 Interrupt Enable，捕捉事件 0 的中断使能。 • 0x0：未使能 • 0x1：使能
0	–	–	–

11.1.9.10. 0x0024 CAP_FLG

默认值：0x00000000			CAP 标记寄存器
位域	类型	默认值	描述
31:8	–	–	–
7	R	0x0	CAP_CNT_CMP_FLG Capture Counter Compare Flag，捕捉计数器计数达到比较值的状态标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
6	R	0x0	CAP_CNT_PRD_FLG Capture Counter Period Flag，捕捉计数器计数达到周期值的状态标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
5	R	0x0	CAP_CNT_OVFL_FLG Capture Counter Overflow Flag，捕捉计数器上溢出状态标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
4	R	0x0	CAP_EVNT3_FLG Capture Event3 Flag，捕捉事件 3 的状态标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
3	R	0x0	CAP_EVNT2_FLG

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 标记寄存器
位域	类型	默认值	描述
			Capture Event2 Flag，捕捉事件 2 的状态标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
2	R	0x0	CAP_EVNT1_FLG Capture Event1 Flag，捕捉事件 1 的状态标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
1	R	0x0	CAP_EVNT0_FLG Capture Event0 Flag，捕捉事件 0 的状态标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
0	R	0x0	CAP_INT_FLG Capture Interrupt Flag，捕捉模块的中断信号标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号

11.1.9.11. 0x0028 CAP_FLG_CLR

默认值：0x00000000			CAP 标记清除寄存器
位域	类型	默认值	描述
31:8	–	–	–
7	R/WAC	0x0	CAP_CNT_CMP_CLR Capture Counter Compare Flag Clear，捕捉计数器计数达到比较值的状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
6	R/WAC	0x0	CAP_CNT_PRD_CLR Capture Counter Period Flag Clear，捕捉计数器计数达到周期值的状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
5	R/WAC	0x0	CAP_CNT_OVFL_CLR

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 标记清除寄存器
位域	类型	默认值	描述
			Capture Counter Overflow Flag Clear，捕捉计数器上溢出状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
4	R/WAC	0x0	CAP_EVNT3_CLR Capture Event3 Flag Clear，捕捉事件 3 的状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
3	R/WAC	0x0	CAP_EVNT2_CLR Capture Event2 Flag Clear，捕捉事件 2 的状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
2	R/WAC	0x0	CAP_EVNT1_CLR Capture Event1 Flag Clear，捕捉事件 1 的状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
1	R/WAC	0x0	CAP_EVNT0_CLR Capture Event0 Flag Clear，捕捉事件 0 的状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
0	–	–	–

11.1.9.12. 0x002C CAP_SW_FRC

默认值：0x00000000			软件强制 CAP 事件产生寄存器
位域	类型	默认值	描述
31:8	–	–	–
7	R/WAC	0x0	CAP_SW_FRC_CNT_CMP Capture Software Force Counter Compare，强制捕捉计数器计数达到比较值的信号产生。 • 0x0：无操作 • 0x1：强制产生信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			软件强制 CAP 事件产生寄存器
位域	类型	默认值	描述
6	R/WAC	0x0	CAP_SW_FRC_CNT_PRD Capture Software Force Counter Period，强制捕捉计数器计数达到周期值的信号产生。 • 0x0：无操作 • 0x1：强制产生信号
5	R/WAC	0x0	CAP_SW_FRC_CNT_OVFL Capture Software Force Counter Overflow，强制计数器上溢出信号的产生。 • 0x0：无操作 • 0x1：强制产生信号
4	R/WAC	0x0	CAP_SW_FRC _EVNT3 Capture Software Force Event3，强制捕捉事件的 EVNT3 的产生。 • 0x0：无操作 • 0x1：强制产生信号
3	R/WAC	0x0	CAP_SW_FRC _EVNT2 Capture Software Force Event2，强制捕捉事件的 EVNT2 的产生。 • 0x0：无操作 • 0x1：强制产生信号
2	R/WAC	0x0	CAP_SW_FRC _EVNT1 Capture Software Force Event1，强制捕捉事件的 EVNT1 的产生。 • 0x0：无操作 • 0x1：强制产生信号
1	R/WAC	0x0	CAP_SW_FRC_EVNT0 Capture Software Force Event0，强制捕捉事件的 EVNT0 的产生。 • 0x0：无操作 • 0x1：强制产生信号
0	–	–	–

11.1.9.13. 0x0030 CAP_IN_FLT

默认值：0x00000000			CAP 输入滤波寄存器
位域	类型	默认值	描述
31:16	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 输入滤波寄存器
位域	类型	默认值	描述
15:8	R/W	0x0	CAP_SMP_CTL_PRD Capture Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6 x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	CAP_IN_PRE_FLT， CAP Input Pre Filter Enable，CAP 输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	CAP_IN_FLT_SEL， Capture Input Filter Seclect，输入滤波功能选择，此字段只有在输入捕捉模式有效。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

11.1.9.14. 0x0034 CAP_IN_SRC

默认值：0x00000000			CAP 输入选择寄存器
位域	类型	默认值	描述
31:5	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 输入选择寄存器
位域	类型	默认值	描述
4:0	R/W	0x0	CAP_IN_SRC_SEL， Capture Input Source Seclect，输入信号源选择，此字段只有在输入捕捉模式有效。 • 0x0：GPIO，即管脚上的信号 • 0x1：EPWM0_A • 0x2：EPWM1_A • 0x3：EPWM2_A • … • 0xC：EPWM11_A • 0x11：EPWM0_B • 0x12：EPWM1_B • … • 0x1C：EPWM11_B • others：Reserved

11.1.9.15. 0x00FC CAP_VER

默认值：0x00000100			CAP 子模块版本寄存器
位域	类型	默认值	描述
31:0	R	0x0000_0100	版本寄存器 V1.1

11.1.10. QEP 模块寄存器描述

11.1.10.1. 0x0000 QEP_POS_CNT_V

默认值：0x00000000			QEP Position Counter 计数值
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_POS_CNT_V QEP Position Counter Value，QEP 位置计数器的计数值。只要 QEP 的位置计数器开始了计数，此字段只能读操作，不可写操作。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.10.2. 0x0004 QEP_POS_CNT_SP

默认值：0x00000000			QEPPosition Counter 起点值
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_POS_CNT_SPV QEP Position Counter Start Point Value，QEP 位置计数器的起点值。 设置此字段表示外部 S 或 QEP_I 信号所对应的位置。

11.1.10.3. 0x0008 QEP_POS_CNT_EP

默认值：0x00000000			QEPPosition Counter 终点值
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_POS_CNT_EPV QEP Position Counter End Point Value，QEP 位置计数器的终点值。 设置此字段表示外部编码器的最大旋转的位置。

11.1.10.4. 0x000C QEP_POS_CNT_CMPV

默认值：0x00000000			QEPPosition Counter 比较值
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_POS_CNT_CMPV QEP Position Counter Compare，QEP 位置计数器的比较值。 当 QEP 位置计数器计数值达到这里设定的比较值，可以产生信号 S。 此信号可以用于生成 QEP 模块的中断信号或输出的同步信号 OUT。

11.1.10.5. 0x0010 QEP_POS_CNT_ICAPV

默认值：0x00000000			QEPPosition Counter Index 捕获值
位域	类型	默认值	描述
31:0	R	0x0	QEP_POS_CNT_ICAPV QEP Position Counter Index Capture，QEP 位置计数器的 Index 触发捕获值。当发生 Index 信号相关的事件（可通过寄存器配置），触发捕获 QEP 位置计数器的计数值。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.10.6. 0x0014 QEP_POS_CNT_SCAPV

默认值：0x00000000			QEPPosition Counter Strobe 捕获值
位域	类型	默认值	描述
31:0	R	0x0	QEP_POS_CNT_SCAPV QEP Position Counter Strobe Capture Value，QEP 位置计数器的 Strobe 触发捕获值。 当发生 Strobe 信号相关的事件（可通过寄存器配置），触发捕获 QEP 位置计数器的计数值。

11.1.10.7. 0x0018 QEP_POS_CNT_TOCAPV

默认值：0x00000000			QEPPosition Counter Timout 捕获值
位域	类型	默认值	描述
31:0	R	0x0	QEP_POS_CNT_TOCAPV QEP Position Counter Timeout Capture Value，QEP 位置计数器的 Timeout 触发捕获值。 当 Timer 的 Timeout 信号有效，触发捕获 QEP 位置计数器的计数值。

11.1.10.8. 0x001C QEP_TMR_V

默认值：0x00000000			QEP Timer 寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_TMR_V， QEP Timer Value，定时器 Timer 数值。 当 TMR 的数值达到 QEP_TMR_PRD 的数值，则产生，QEP Timer 的 Timeout 信号。

11.1.10.9. 0x0020 QEP_TMR_PRD_V

默认值：0x00000000			QEP Timer Period 寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_TMR_PRD_V QEP Timer Period Value，定时器 Timer 周期数值。 当 TMR 的数值达到 QEP_TMR_PRD 的数值，则产生，QEP Timer 的 Timeout 信号。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.10.10. 0x0024 QEP_WD_TMRV

默认值：0x00000000			QEP Watchdog 定时器寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_WD_TMRV QEP Watchdog Timer Value，看门狗定时器的数值。 当 TMR 的数值达到 QEP_WD_PRD 的数值，则产生，QEP Watchdog Timer 的 Timeout 中断。

11.1.10.11. 0x0028 QEP_WD_PRDV

默认值：0x00000000			QEP Watchdog 定时器周期寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_WD _PRDV QEP Watchdog Timer Period Value，看门狗定时器的周期值。 当 TMR 的数值达到 QEP_WD_PRD 的数值，则产生，QEP Watchdog Timer 的 Timeout 中断。

11.1.10.12. 0x002C QEP_DEC_CONF

默认值：0x00000000			QEPDecoder 配置寄存器
位域	类型	默认值	描述
31:17	–	–	–
16:14	R/W	0x0	QEP_CNT_MODE，QEP Counter Mode，QEP 计数模式选择。 • 0x0：正交计数模式，QEP_A 与 B 正交 • 0x1：方向计数，QEP_A 作为 QCLK，QEP_B 作为 QDIR • 0x2：递增计数模式，QEP_A 作为 QCLK ，QEP_B 无效 • 0x3：递减计数模式，QEP_A 作为 QCLK ，QEP_B 无效 • 0x4：高有效 CW/CCW 计数方式，QEP_A 为 CW 信号，QEP_B 为 CCW 信号，高有效 • 0x5：低有效 CW/CCW 计数方式，QEP_A 为 CW 信号，QEP_B 为 CCW 信号，低有效 • Others：正交计数模式
13	R/W	0x0	QEP_SOUT_EN QEP Strobe OUTPUT Enable，使能 SOUT 输出（即 QEP 位置计数器达到比较值的信号）。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEPDecoder 配置寄存器
位域	类型	默认值	描述
			• 0x0：未使能。 • 0x1：使能
12	R/W	0x0	QEP_SRB_OUT_PIN QEP Strobe Output PIN Select，QEP_SOUT 输出信号的管脚输出选择。 • 0x0：QEP_I • 0x1：QEP_S
11	R/W	0x0	QEP_QA_DEDG_EN QEP QA Double Edge Enable，使能 A 输入信号上下边沿有效，此功能指针对在 A 作为 QCLK 使用的计数模式下。 • 0x0：未使能，QEP_A 的上升沿有效 • 0x1：QEP_A 双沿有效
10	R/W	0x0	QEP_SWAP_AB QEP SWAP AB，交换 A 与 QEP_B 信号。 • 0x0：无操作 • 0x1：QEP_A 与 B 信号交换
9	R/W	0x0	QEP_IGATE QEP Index Gate Set，设置 Gate。 • 0x0：无操作。 • 0x1：信号反相
8	R/W	0x0	QEP_A_INV_EN QEP_A Inverse Enable，QEP_A 信号反相使能。 • 0x0：无操作。 • 0x1：信号反相
7	R/W	0x0	QEP_B_INV_EN QEP_B Inverse Enable，QEP_B 信号反相使能。 • 0x0：无操作。 • 0x1：信号反相
6	R/W	0x0	QEP_I_INV_EN QEP_I Inverse Enable，QEP_I 信号反相使能。 • 0x0：无操作。 • 0x1：信号反相

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEPDecoder 配置寄存器
位域	类型	默认值	描述
5	R/W	0x0	QEP_S_INV_EN QEP_S Inverse Enable，QEP_S 信号反相使能。 • 0x0：无操作。 • 0x1：信号反相
4:0	–	–	–

11.1.10.13. 0x0030 QEP_POS_CNT_CONF

默认值：0x00000000			QEP 位置计数器配置寄存器
位域	类型	默认值	描述
31:14	–	–	–
13:12	R/W	0x0	QEP_POS_CNT_RST QEP Position Counter Reset，位置计数器复位方式。 • 0x0：复位模式 1，QEP_IDX_MKR 信号复位位置计数器 • 0x1：复位模式 2，QEP_POS_CNT_EP 信号位置计数器复位 • 0x2：复位模式 3，QEP_FIDX_MKR 信号位置计数器复位 • 0x3：复位模式 4，QEP_TMR_TO 信号位置计数器复位
11:10	R/W	0x0	QEP_POS_SRB_INIT QEP Position SRB Initialization，QEP_SRB 初始化位置计数器 • 0x0：无操作 • 0x1：无操作 • 0x2：以 SRB 的上升沿进行初始化位置计数器，QEP_POS_CNT_SPV 写入位置计数器 • 0x3：正向前进时，以 SRB 上升沿进行初始化，反向前进时，以 SRB 下降沿进行初始化
9:8	R/W	0x0	QEP_POS_IDX_INIT QEP Position IDX Initialization，QEP_IDX 初始化位置计数器。 • 0x0：无操作 • 0x1：无操作 • 0x2：以 IDX 的上升沿进行初始化位置计数器，QEP_POS_CNT_SPV 写入位置计数器 • 0x3：以 IDX 的下降沿进行初始化位置计数器，QEP_POS_CNT_SPV 写入位置计数器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 位置计数器配置寄存器
位域	类型	默认值	描述
7	R/WAC	0x0	QEP_POS_SW_INIT，QEP Position Software Initialization，软件初始化位置计数器 • 0x0：无操作 • 0x1：进行软件的初始化位置计数器，完成自动清 0
6	R/W	0x0	QEP_POS_SCAP_MOD QEP Position Strobe Trigger Capture Mode，Strobe 触发捕获模式，位置计数器的数值捕获至寄存器 SCAP。 • 0x0：QEP_SRB 信号的上升沿进行捕获（将 SRB 信号反相即可以实现下降沿捕获）。 • 0x1：正向前进时，以 SRB 上升沿进行捕获，反向前进时，以 SRB 下降沿进行捕获
5:4	R/W	0x0	QEP_POS_ICAP_MOD QEP Position Index Trigger Capture Mode，Index 触发捕获模式，位置计数器的数值捕获至寄存器 QEP_POS_CNT_ICAP • 0x0：Reserved • 0x1：在 IDX 的上升沿捕获 QEP 位置计数器 • 0x2：在 IDX 的下降沿捕获 QEP 位置计数器 • 0x3：QEP_IDX_MKR 捕获 QEP 位置计数器
3	R/W	0x0	QEP_POS_CNT_EN QEP Position Counter Enable，位置计数器使能 • 0x0：位置计数器复位 • 0x1：使能位置计数器
2	R/W	0x0	QEP_CAP_LH_MOD QEP Capture Latch Mode Select，QEP 捕获锁存模式选择 • 0x0：在 CPU 读取 QEP_POS_CNT_V 时，进行下面的操作： QEP_CAP_TMRV 的数值锁存在 DELT 的数值锁存在 TH。 • 0x1：在 QEP 定时器产生 Timeout 信号时，进行下面的操作： QEP_POS_CNT_V 的数值锁存至 TMRV 的数值锁存在 QEP_CAP_TMR_LHQEP_CAP_DELT 的数值锁存在 QEP_CAP_DELT_TH
1	R/W	0x0	QEP_TMR_EN QEP Timer Enable，QEP 定时器使能 • 0x0：关闭 QEP 定时器 • 0x1：使能 QEP 定时器
0	R/W	0x0	QEP_WD_TMR_EN QEP Watchdog Timer Enable，QEP 看门狗定时器使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 位置计数器配置寄存器
位域	类型	默认值	描述
			• 0x0：关闭看门狗定时器。 • 0x1：使能看门狗定时器

11.1.10.14. 0x0034 QEP_CAP_TMR_CONF

默认值：0x00000000			QEP Capture Timer 配置寄存器
位域	类型	默认值	描述
31:9	–	–	–
15	R/W	0x0	QEP_CAP_TMR_EN QEP Capture Timer Enable，QEP 捕捉定时器使能。 • 0x0：关闭定时器。 • 0x1：使能定时器
14:7	–	–	–
6:4	R/W	0x0	QEP_CAP_TMR_CLK_DIV QEP Capture Timer Clock Division，捕获定时器的时钟分频系数 • 0x0：SYS_CLK/1 • 0x1：SYS_CLK/2 • 0x2：SYS_CLK/4 • 0x3：SYS_CLK/8 • 0x4：SYS_CLK/16 • 0x5：SYS_CLK/32 • 0x6：SYS_CLK/64 • 0x7：SYS_CLK/128
3:0	R/W	0x0	QEP_SET_UDIST QEP Set Unit Distance，设置单位的位置距离 • 0x0：1 次有效的 QCLK，即 1x 最小位移 • 0x1：2 次有效的 QCLK，即 2x 最小位移 • 0x2：4 次有效的 QCLK，即 4x 最小位移 • 0x3：8 次有效的 QCLK，即 8x 最小位移 • … • 0xB：2048 次有效的 QCLK，即 2048x 最小位移 • Others：Reserved

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.10.15. 0x0038 QEP_POS_CNTCMP_CONF

默认值：0x00000000			QEP 位置计数器比较寄存器
位域	类型	默认值	描述
31:16	–	–	–
15	R/W	0x0	QEP_POS_CMP_UPDT_MOD QEP Position Compare Register Update Mode，位置比较寄存器的更新模式。 • 0x0：立即更新模式。 • 0x1：影子更新模式
14	R/W	0x0	QEP_POS_CMP_LP QEP Position Compare Register Load Point，位置比较寄存器影子更新的加载点。 • 0x0：在位置计数器值为 0 的时候加载 • 0x1：在位置计数器值为 CMP 的时候加载
13	R/W	0x0	QEP_SOUT_POL QEPS OUT Polarity，SOUT 输出信号的极性。 • 0x0：高有效脉冲 • 0x1：低有效脉冲
12	R/W	0x0	QEP_POS_CMP_EN QEP Position Compare Enable，QEP 位置计数比较使能。 • 0x0：未使能 • 0x1：使能
11:0	R/W	0x0	QEP_SOUT_PW， QEPS OUT Pulse Width，SOUT 输出信号的输出脉宽信号。 • 0x0：1 x 4 x SYS_CLK • 0x1：2 x 4 x SYS_CLK • 0x2：3 x 4 x SYS_CLK • 0x3：4 x 4 x SYS_CLK • … • 0xFFF：4096 x 4 x SYS_CLK

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.10.16. 0x003C QEP_INT_EN

默认值：0x00000000			QEP Interrupt 使能寄存器
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	QEP_HALL_INT_EN QEP Hall Input Monitro Interrupt Enable，QEP 霍尔输入检测中断使能。 • 0x0：未使能 • 0x1：使能
12	R/W	0x0	QEP_CW_CCW_ERR_INT_EN QEP CW/CCW Signal Error Interrupt Enable，CW/CCW 信号异常中断使能。 • 0x0：未使能 • 0x1：使能
11	R/W	0x0	QEP_TMROT_INT_EN QEP Timer Timeout Interrupt Enable，发生 Timer 超时事件的中断使能。 • 0x0：未使能 • 0x1：使能
10	R/W	0x0	QEP_ICAP_INT_EN QEP Index Capture Interrupt Enable，发生 I 信号触发捕获位置计数器的事件的中断使能。 • 0x0：未使能 • 0x1：使能
9	R/W	0x0	QEP_SCAP_INT_EN QEP Strobe Capture Interrupt Enable，发生 S 信号触发捕获位置计数器的事件的中断使能。 • 0x0：未使能 • 0x1：使能
8	R/W	0x0	QEP_POS_CMP_INT_EN QEP Position Compare Interrupt Enable，发生位置计数器达到 CMP 的事件值的中断使能。 • 0x0：未使能 • 0x1：使能
7	R/W	0x0	QEP_POS_CMP_RDY_INT_EN QEP Position Compare Ready Interrupt Enable，指示位置比较寄存器的影子寄存器更新的中断使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Interrupt 使能寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
6	R/W	0x0	QEP_POS_CNT_OVFL_INT_EN QEP Position Counter Overflow Interrupt Enable，位置计数器上溢出中断使能。 • 0x0：未使能 • 0x1：使能
5	R/W	0x0	QEP_POS_CNT_UDFL_INT_EN QEP Position Counter Underflow Interrupt Enable，位置计数器下溢出中断使能。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	QEP_WDTO_INT_EN QEP Watchdog Timeout Interrupt Enable，看门狗超时中断使能。 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	QEP_DIR_CHG_INT_EN QEP Direction Change Interrupt Enable，方向改变中断使能。 • 0x0：未使能 • 0x1：使能
2	R/W	0x0	QEP_QUADPH_ERR_INT_EN QEP Quadrature Phase Error Interrupt Enable，正交相位错误中断使能。 • 0x0：未使能 • 0x1：使能
1	R/W	0x0	QEP_POS_CNT_ERR_INT_EN QEP Position Counter Error Interrupt Enable，位置计数器计数错误中断使能。 • 0x0：未使能 • 0x1：使能
0	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.10.17. 0x0040 QEP_INT_FLG

默认值：0x00000000			QEP Interrupt 标志寄存器
位域	类型	默认值	描述
31:13	–	–	–
13	R	0x0	QEP_HALL_INT_FLG QEP Hall Input Monitro Interrupt Flag，QEP 霍尔输入检测中断标记。发生输入变化的通道号可以根据寄存器 FLG 查询。 • 0x0：未产生 • 0x1：产生标记信号
12	R	0x0	QEP_CW_CCW_ERR_INT_FLG QEP CW/CCW Signal Error Interrupt Flag，发送 CW/CCW 信号异常中断标记。 • 0x0：未产生 • 0x1：产生标记信号
11	R	0x0	QEP_TMROT_INT_FLG QEP Timer Timeout Interrupt Flag，发生，QEP Timer 超时事件的中断标记。 • 0x0：未产生 • 0x1：产生标记信号
10	R	0x0	QEP_ICAP_INT_FLG QEP Index Capture Interrupt Flag，发生 I 信号触发捕获位置计数器的事件的中断标记。 • 0x0：未产生 • 0x1：产生标记信号
9	R	0x0	QEP_SCAP_INT_FLG QEP Strobe Capture Interrupt Flag，发生 S 信号触发捕获位置计数器的事件的中断标记。 • 0x0：未产生 • 0x1：产生标记信号
8	R	0x0	QEP_POS_CMP_INT_FLG QEP Position Compare Interrupt Flag，发生位置计数器达到 CMP 的事件值的中断标记。 • 0x0：未产生 • 0x1：产生标记信号
7	R	0x0	QEP_POS_CMP_RDY_INT_FLG

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Interrupt 标志寄存器
位域	类型	默认值	描述
			QEP Position Compare Ready Interrupt Flag，指示位置比较寄存器的影子寄存器更新的中断标记。 • 0x0：未产生 • 0x1：产生标记信号
6	R	0x0	QEP_POS_CNT_OVFL_INT_FLG QEP Position Counter Overflow Interrupt Flag，位置计数器上溢出中断标记。 • 0x0：未产生 • 0x1：产生标记信号
5	R	0x0	QEP_POS_CNT_UDFL_INT_FLG QEP Position Counter Underflow Interrupt Flag，位置计数器下溢出中断标记。 • 0x0：未产生 • 0x1：产生标记信号
4	R	0x0	QEP_WDTO_INT_FLG QEP Watchdog Timeout Interrupt Flag，看门狗超时中断标记。 • 0x0：未产生 • 0x1：产生标记信号
3	R	0x0	QEP_DIR_CHG_INT_FLG QEP Direction Change Interrupt Flag，方向改变中断标记。 • 0x0：未产生 • 0x1：产生标记信号
2	R	0x0	QEP_QUADPH_ERR_INT_FLG QEP Quadrature Phase Error Interrupt Flag，正交相位错误中断标记。此位只有在正交计数下有效，其它计数模式此位无意义。 • 0x0：未产生 • 0x1：产生标记信号
1	R	0x0	QEP_POS_CNT_ERR_INT_FLG QEP Position Counter Error Interrupt Flag，位置计数器计数错误中断标记。此状态只有在 QEP_POS_CNT_RST = 0x0 的时候有效，其它模式下可忽略此状态。 • 0x0：未产生 • 0x1：产生标记信号
0	R	0x0	QEP_INT_FLG，QEP 中断标记。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Interrupt 标志寄存器
位域	类型	默认值	描述
			• 0x0：未产生 • 0x1：产生标记信号

11.1.10.18. 0x0044 QEP_INT_CLR

默认值：0x00000000			QEP 中断清除寄存器
位域	类型	默认值	描述
31:13	–	–	–
13	R/WAC	0x0	QEP_HALL_INT_CLR QEP Hall Input Monitro Interrupt Clear，QEP 霍尔输入检测中断标记清除。清除这里的中断状态，同时也清除寄存器 FLG 的所有状态。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
12	R/WAC	0x0	QEP_CW_CCW_ERR_INT_CLR QEP CW/CCW Signal Error Interrupt Clear，发送 CW/CCW 信号异常中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
11	R/WAC	0x0	QEP_TMROT_INT_CLR QEP Timer Timeout Interrupt Clear，发生，QEP Timer 超时事件的中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
10	R/WAC	0x0	QEP_ICAP_INT_CLR QEP Index Capture Interrupt Clear，发生 I 信号触发捕获位置计数器的事件的中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
9	R/WAC	0x0	QEP_SCAP_INT_CLR QEP Strobe Capture Interrupt Clear，发生 S 信号触发捕获位置计数器的事件的中断清除 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
8	R/WAC	0x0	QEP_POS_CMP_INT_CLR

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 中断清除寄存器
位域	类型	默认值	描述
			QEP Position Compare Interrupt Clear，发生位置计数器达到 CMP 的事件值的中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
7	R/WAC	0x0	QEP_POS_CMP_RDY_INT_CLR QEP Position Compare Ready Interrupt Clear，指示位置比较寄存器的影子寄存器更新的中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
6	R/WAC	0x0	QEP_POS_CNT_OVFL_INT_CLR QEP Position Counter Overflow Interrupt Clear，位置计数器上溢出中断清除。0x0：无操作。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
5	R/WAC	0x0	QEP_POS_CNT_UDFL_INT_CLR QEP Position Counter Underflow Interrupt Clear，位置计数器下溢出中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
4	R/WAC	0x0	QEP_WDTO_INT_CLR QEP Watchdog Timeout Interrupt Clear，看门狗超时中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
3	R/WAC	0x0	QEP_DIR_CHG_INT_CLR QEP Direction Change Interrupt Clear，方向改变中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
2	R/WAC	0x0	QEP_QUADPH_ERR_INT_CLR QEP Quadrature Phase Error Interrupt Clear，正交相位错误中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
1	R/WAC	0x0	QEP_POS_CNT_ERR_INT_CLR QEP Position Counter Error Interrupt Clear，位置计数器计数错误中断清除。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 中断清除寄存器
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
0	–	–	–

11.1.10.19. 0x0048 QEP_SW_FRC_INT

默认值：0x00000000			软件强制 QEP 中断产生寄存器
位域	类型	默认值	描述
31:12	–	–	–
12	R/WAC	0x0	QEP_SW_FRC_CW_CCW_ERR_INT QEP Software Force CW/CCW Signal Error Interrupt，软件强制发生 CW/CCW 信号异常中断。 • 0x0：无操作 • 0x1：软件强制产生信号
11	R/WAC	0x0	QEP_SW_FRC_TMROT_INT QEP Software Force Timer Timeout Interrupt，软件强制发生，QEP Timer 超时事件的中断。 • 0x0：无操作 • 0x1：软件强制产生信号
10	R/WAC	0x0	QEP_SW_FRC_ICAP_INT QEP Software Force Index Capture Interrupt，软件强制发生 I 信号触发捕获位置计数器的事件的中断。 • 0x0：无操作 • 0x1：软件强制产生信号
9	R/WAC	0x0	QEP_SW_FRC_SCAP_INT QEP Software Force Strobe Capture Interrupt，软件强制发生 S 信号触发捕获位置计数器的事件的中断。 • 0x0：无操作 • 0x1：软件强制产生信号
8	R/WAC	0x0	QEP_SW_FRC_POS_CMP_INT QEP Software Force Position Compare Interrupt，软件强制发生位置计数器达到 CMP 的事件值的中断。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			软件强制 QEP 中断产生寄存器
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：软件强制产生信号
7	R/WAC	0x0	QEP_SW_FRC_POS_CMP_RDY_INT QEP Software Force Position Compare Ready Interrupt，软件强制发生指示位置比较寄存器的影子寄存器已更新的中断。 • 0x0：无操作 • 0x1：软件强制产生信号
6	R/WAC	0x0	QEP_SW_FRC_POS_CNT_OVFL_INT QEP Software Force Position Counter Overflow Interrupt，软件强制发生位置计数器上溢出中断。 • 0x0：无操作 • 0x1：软件强制产生信号
5	R/WAC	0x0	QEP_SW_FRC_POS_CNT_UDFL_INT QEP Software Force Position Counter Underflow Interrupt，软件强制发生位置计数器下溢出中断。 • 0x0：无操作 • 0x1：软件强制产生信号
4	R/WAC	0x0	QEP_SW_FRC_WDTO_INT QEP Software Force Watchdog Timeout Interrupt，软件强制发生看门狗超时中断。 • 0x0：无操作 • 0x1：软件强制产生信号
3	R/WAC	0x0	QEP_SW_FRC_DIR_CHG_INT QEP Software Force Direction Change Interrupt，软件强制发生方向改变中断。 • 0x0：无操作 • 0x1：软件强制产生信号
2	R/WAC	0x0	QEP_SW_FRC_QUADPH_ERR_INT QEP Software Force Quadrature Phase Error Interrupt，软件强制发生正交相位错误中断。 • 0x0：无操作 • 0x1：软件强制产生信号
1	R/WAC	0x0	QEP_SW_FRC_POS_CNT_ERR_INT QEP Software Force Position Counter Error Interrupt，软件强制产生位置计数器计数错误中断。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			软件强制 QEP 中断产生寄存器
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：软件强制产生信号
0	–	–	–

11.1.10.20. 0x004C QEP_STS

默认值：0x00000000			QEP 状态寄存器
位域	类型	默认值	描述
31:8	–	–	–
7	R/W1C	0x0	QEP_UD_EVNT_FLG QEP Unit Distance Event Flag，单位位置距离的状态标志。 • 0x0：未产生标志 • 0x1：产生标志
6	R	0x0	QEP_FIDX_MKR_DIR_FLG QEP First Index Marker Direction Flag，第一 Index 标记的方向状态标志。此状态只有在 QEP_POS_CNT_RST = 0x0/0x2 的时候有效，其它模式下可忽略此状态。 • 0x0：逆时针/反向旋转 • 0x1：顺时针/正向旋转
5	R	0x0	QEP_DIR_FLG QEP Direction Flag，正交信号解析的方向标记。 • 0x0：逆时针/反向旋转 • 0x1：顺时针/正向旋转
4	R	0x0	QEP_DIR_IEVNT_FLG QEP Direciton Flag of Index Event，QEP_INDX_MKR 有效边沿对应的方向状态标记。此状态只有在 QEP_POS_CNT_RST = 0x0 的时候有效，其它模式下可忽略此状态。 • 0x0：逆时针/反向旋转 • 0x1：顺时针/正向旋转
3	R/W1C	0x0	QEP_CAP_TMR_OVFL_FLG QEP Capture Timer Overflow Flag，捕捉功能模块的捕捉定时器出现上溢出状态。 • 0x0：未发现溢出 • 0x1：捕捉定时器出现上溢出

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 状态寄存器
位域	类型	默认值	描述
2	R/W1C	0x0	QEP_CAP_DERR_FLG QEP Capture Direction Error Flag，捕捉功能模块发现方向错误状态。 • 0x0：未发现错误 • 0x1：捕捉功能发现在捕捉期间出现了方向的改变
1	R/W1C	0x0	QEP_FIDX_MKR_FLG QEP First Index Marker Flag，QEP 模块使能后接收的第一个 Index 有效信号的标记。若此位置 1 后被清 0，不会再变化，只有重新复位可以再次置 1。此状态只有在 QEP_POS_CNT_RST = 0x0/0x2 的时候有效，其它模式下可忽略此状态。 • 0x0：第一个 Index 标记未发生 • 0x1：发生第一个 Index 标记
0	R	0x0	QEP_POS_CNT_ERR_FLG QEP Position Counter Error Flag，位置计数器的错误标记。此标记状态在每次的 EVNT 进行更新。此状态只有在 QEP_POS_CNT_RST = 0x0 的时候有效，其它模式下可忽略此状态。 • 0x0：无错误发生 • 0x1：发生计数错误

11.1.10.21. 0x0050 QEP_CAP_TMRV

默认值：0x00000000			QEP Capture 定时器寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	QEP_CAP _TMRV QEP Capture Timer，QEP 捕捉定时器的数值。

11.1.10.22. 0x0054 QEP_CAP_DELT

默认值：0x00000000			QEP Capture Delta T 寄存器
位域	类型	默认值	描述
31:17	–	–	–
16	R	0x0	QEP_CAP_DELT_ERR QEP Capture Delta Time ERR，指示时间差值是否有错误，即发生了方向的改变。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Capture Delta T 寄存器
位域	类型	默认值	描述
			• 0x0：时间差值正确，无发生方向的改变 • 0x1：时间差值错误，发生了方向的改变
15:0	R	0x0	QEP_CAP_DELT QEP Capture Delta Time，单位位移内的 QEP 捕捉定时器的时间差值。单位位移需要通过寄存器配置。完成一次的时间差捕捉，QEP 捕捉定时器复位至 0。

11.1.10.23. 0x0058 QEP_CAP_TMR_LH

默认值：0x00000000			QEP Capture 定时器锁存寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R	0x0	QEP_CAP _TMR_LH QEP Capture Timer Latch，QEP 捕捉定时器的锁存数值。当 Timer 出现 timeout 信号或软件读取 QEP 位置计数器时，这里锁存 TMR 的定时器数值。

11.1.10.24. 0x005C QEP_CAP_DELT_LH

默认值：0x00000000			QEP Capture Delta T 锁存寄存器
位域	类型	默认值	描述
31:17	–	–	–
16	R	0x0	QEP_CAP_DELT_ERR QEP Capture Delta Time ERR，指示时间差值是否有错误，即发生了方向的改变。 • 0x0：时间差值正确，无发生方向的改变 • 0x1：时间差值错误，发生了方向的改变
15:0	R	0x0	QEP_CAP_DELT_LH QEP Capture Delta Time Latch，单位位移内的 QEP 捕捉定时器的时间差锁存。当 Timer 出现 timeout 信号或软件读取 QEP 位置计数器时，这里锁存 DELT 的寄存器数值。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.10.25. 0x0060 QEP_IN_FLT1

默认值：0x00000000			QEP 输入滤波寄存器 1
位域	类型	默认值	描述
31:24	R/W	0x0	QEP_B_SMP_CTL_PRD QEP B Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6 x SYS_CLK • … • 0xFF：510x SYS_CLK
23:20	R/W	0x0	QEP_B_IN_PRE_FLT QEP B Input Pre Filter Enable，QEPB 输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果。 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
19:16	R/W	0x0	QEP_B_IN_FLT_SEL QEP B Input Filter Seclect，输入滤波功能选择，此字段只有在输入捕捉模式有效。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
15:8	R/W	0x0	QEP_A _SMP_CTL_PRD QEP A Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 输入滤波寄存器 1
位域	类型	默认值	描述
			• 0x3：6 x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	QEP_A_IN_PRE_FLT QEP A Input Pre Filter Enable，QEPA 输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。0x0：旁通，无预滤除效果。 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	QEP_A_IN_FLT_SEL QEP A Input Filter Seclect，A 相信号输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

11.1.10.26. 0x0064 QEP_IN_FLT2

默认值：0x00000000			QEP 输入滤波寄存器 2
位域	类型	默认值	描述
31:24	R/W	0x0	QEP_S_SMP_CTL_PRD QEP S Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6 x SYS_CLK • … • 0xFF：510x SYS_CLK

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 输入滤波寄存器 2
位域	**类型**	**默认值**	**描述**
23:20	R/W	0x0	QEP_S_IN_PRE_FLT QEP S Input Pre Filter Enable，QEP S 输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
19:16	R/W	0x0	QEP_S _IN_FLT_SEL QEP S Input Filter Seclect，输入滤波功能选择，此字段只有在输入捕捉模式有效。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
15:8	R/W	0x0	QEP_I _SMP_CTL_PRD QEP I Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6 x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	QEP_I_IN_PRE_FLT QEP I Input Pre Filter Enable，QEP I 输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 输入滤波寄存器 2
位域	类型	默认值	描述
			• … • 0xF：15 采样点同步信号
3:0	R/W	0x0	QEP_I_IN_FLT_SEL QEP I Input Filter Seclect，A 相信号输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

11.1.10.27. 0x0068 QEP_IN_CTL

默认值：0x00000002			QEP 输入控制
位域	类型	默认值	描述
31:26	–	–	–
25:16	R/W	0x0	QEP_SMP_WIN_TH QEP sample window threshold，QEP 输入信号的采样窗口的宽度阈值，单位为 clk。 • 0x0：0 x SYS_CLK（等同于无窗口） • 0x1：1 x SYS_CLK • 0x2：2 x SYS_CLK • 0x3：3 x SYS_CLK • … • 0x3ff：1023 x SYS_CLK
15:10	–	–	–
9	R/W	0x0	QEP_S_OP_EN QEP S Output Enable，QEP S 信号使能作为输出信号。 • 0x0：QEP_S 为输入信号 • 0x1：QEP_S 为输出信号
8	R/W	0x0	QEP_I_OP_EN QEP I Output Enable，QEP I 信号使能作为输出信号。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000002			QEP 输入控制
位域	类型	默认值	描述
			• 0x0：QEP_I 为输入信号 • 0x1：QEP_I 为输出信号
7:4	–	–	–
3	R/W	0x0	QEP_SMP_WIN_EN QEP sample window enable，使能 QEP 输入信号的采样窗口，使能窗口后，窗口宽度内的 QEP 输入信号的变化认为是相同时刻的变化。 • 0x0：未使能 • 0x1：使能，窗口的宽度通过 Bit[25:16]确定
2	R/W	0x0	QEP_I_TYP QEP_I Sigal Type，QEP_I 的输入信号的类型，此信号只有在 QEP_I_INT_GATEA = 0 的时候才需要配置，否则无需对此位进行配置。 • 0x0：QEP_I 为未与 A 或 QEP_B 进行 Gate 处理的信号 • 0x1： QEP_I 为与 A 或 QEP_B 进行 Gate 处理的信号
1	R/W	。0x1	QEP_I_INT_GATEA QEP_I Internal Gate A Disable，禁止 I 与 QEP_A 在滤波前进行内部的 Gate 处理。 • 0x0：QEP_I 与 A 在输入滤波前没有进行内部的 Gate 处理 • 0x1：QEP_I 与 A 在输入滤波前进行内部的 Gate 处理
0	R/W	0x0	QEP_IN_FLT_EN QEP Input Filter Enable，QEP 输入信号（QEP_A、QEP_B、QEP_I、QEP_S）的使能信号。使能后，各个输入信号才根据对应的输入滤波配置进行同步或滤波。 • 0x0：未使能，输入信号无效 • 0x1：使能，QEP 的输入信号的滤波模块使能

11.1.10.28. 0x006c QEP_HALL_IN_CONF

默认值：0x00000000			QEP Hall 输入检测配置寄存器
位域	类型	默认值	描述
31:2	–	–	–
1	R/W	0x0	QEP_HALL_IN_POL QEP Hall Input Polarity，QEP 霍尔输入极性设置。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Hall 输入检测配置寄存器
位域	类型	默认值	描述
			• 0x0：正极性，0 表示输入信号为低电平，1 表示输入信号为高电平 • 0x1：负极性，0 表示输入信号为高电平，1 表示输入信号为低电平
0	R/W	0x0	QEP_HALL_MON_EN QEP Hall Input Monitor Enable，QEP 霍尔输入检测使能。 • 0x0：未使能，输入检测功能未使能 • 0x1：使能，输入检测功能使能

11.1.10.29. 0x0070 QEP_HALL_IN_STS

默认值：0x00000000			QEP Hall 输入状态寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R	0x0	QEP_HA2_IN_STS QEP Hall2 Input Status，QEP 霍尔输入信号 2 的状态。 • 0x0：低电平（正极性）/高电平（负极性） • 0x1：高电平（正极性）/低电平（负极性）
1	R	0x0	QEP_HA1_IN_STS QEP Hall1 Input Status，QEP 霍尔输入信号 1 的状态。 • 0x0：低电平（正极性）/高电平（负极性） • 0x1：高电平（正极性）/低电平（负极性）
0	R	0x0	QEP_HA0_IN_STS ，QEP Hall0 Input Status，QEP 霍尔输入信号 0 的状态。 • 0x0：低电平（正极性）/高电平（负极性） • 0x1：高电平（正极性）/低电平（负极性）

11.1.10.30. 0x0074 QEP_HALL_CHG_FLG

默认值：0x00000000			QEP Hall 输入改变标记寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R/WAC	0x0	QEP_HA2_IN_CHG_FLG QEP Hall2 Input Status Change Flag，QEP 霍尔输入信号 2 的输入状态发生改变。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Hall 输入改变标记寄存器
位域	**类型**	**默认值**	**描述**
			• 0x0：状态未发生改变 • 0x1：状态发生改变，写 1 清除标记
1	R/WAC	0x0	QEP_HA1_IN_CHG_FLG QEP Hall1 Input Status Change Flag，QEP 霍尔输入信号 1 的输入状态发生改变。 • 0x0：状态未发生改变 • 0x1：状态发生改变，写 1 清除标记
0	R/WAC	0x0	QEP_HA0_IN_CHG_FLG QEP Hall0 Input Status Change Flag，QEP 霍尔输入信号 0 的输入状态发生改变。 • 0x0：状态未发生改变 • 0x1：状态发生改变，写 1 清除标记

11.1.10.31. 0x0078 QEP_HALL0_IN_FLT

默认值：0x00000000			QEP Hall0 输入滤波寄存器
位域	**类型**	**默认值**	**描述**
31:16	–	–	–
15:8	R/W	0x0	QEP_HA0_SMP_CTL_PRD QEP Hall0 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	QEP_HA0_IN_PRE_FLT QEPA0 Input Pre Filter Enable，QEPA0 输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Hall0 输入滤波寄存器
位域	类型	默认值	描述
			• … • 0xF：15 采样点同步信号
3:0	R/W	0x0	QEP_HA0_IN_FLT_SEL QEP Hall0 Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步。 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

11.1.10.32. 0x007c QEP_HALL1_IN_FLT

默认值：0x00000000			QEP Hall1 输入滤波寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:8	R/W	0x0	QEP_HA1_SMP_CTL_PRD QEP Hall1 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	QEP_HA1_IN_PRE_FLT QEPA1 Input Pre Filter Enable，QEPA1 输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Hall1 输入滤波寄存器
位域	类型	默认值	描述
			• … • 0xF：15 采样点同步信号
3:0	R/W	0x0	QEP_HA1_IN_FLT_SEL QEP Hall1 Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

11.1.10.33. 0x0080 QEP_HALL2_IN_FLT

默认值：0x00000000			QEP Hall2 输入滤波寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:8	R/W	0x0	QEP_HA2_SMP_CTL_PRD QEP Hall2 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	QEP_HA2_IN_PRE_FLT QEP HA2 Input Pre Filter Enable，QEPA2 输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Hall2 输入滤波寄存器
位域	类型	默认值	描述
			• … • 0xF：15 采样点同步信号
3:0	R/W	0x0	QEP_HA2_IN_FLT_SEL QEP Hall2 Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

11.1.10.34. 0x00FC QEP_VER

默认值：0x00000100			QEP 子模块版本寄存器
位域	类型	默认值	描述
31:0	R	0x0000_0100	版本寄存器 V1.0

11.1.11. QOUT 模块寄存器描述

11.1.11.1. 0x0000 QOUT_CTL

默认值：0x00000000			QOUT 控制寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R/W	0x0	QOUT_ERR_CANCL_EN Error Cancelling Enable，误差消除使能。 • 0x0：未使能 • 0x1：使能
1	–	–	–
0	R/W	0x0	QOUT_GLB_EN Global Enable，全局使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QOUT 控制寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能

11.1.11.2. 0x0004 QOUT_CFG

默认值：0x00000000			QOUT 配置寄存器
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x0	QOUT_OP_MOD Operate Mode，工作模式。 • 0x0：硬件模式，模块通过自身的硬件算法完成 PRD 以及 PULSE_FRA 的数值计算 • 0x1：软件模式，利用定时器中断信号，软件算法进行 PRD 以及 PULSE_FRA 的数值计算
15:12	–	–	–
11:8	R/W	0x0	QOUT_POS_SRC_SEL Position Data Source Select，位置数据选择。 • 0x0：QEP0 • 0x1：QEP1 • 0x2：QEP2 • … • 0x9：QEP9 • 0xA：TA_IF0 • 0xB：TA_IF1 • 0xC：BIS_IF0 • 0xD：BIS_IF1 • 0xE：EDAT_IF0 • 0xF：EDAT_IF1
7:4	–	–	–
3:0	R/W	0x0	QOUT_TMR_FRE_DIV Timer Frequency Division，定时器计数器频率分频比。 • 0x0：无分频，定时器计数频率为 200 MHz • 0x1：除 2，定时器计数频率为 200 MHz/2

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QOUT 配置寄存器
位域	类型	默认值	描述
			• 0x2：除 3，定时器计数频率为 200 MHz/3 • … • 0xF：除 16，定时器计数频率为 200 MHz/16

11.1.11.3. 0x0008 QOUT_INT_EN

默认值：0x00000000			QOUT 中断使能寄存器
位域	类型	默认值	描述
31:2	–	–	–
1	R/W	0x0	QOUT_PUL_OVFL_INT_EN Pulse Input Overflow Interrupt Enable，输入脉冲数量溢出中断使能。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	QOUT_TMR_INT_EN Timer Interrupt Enable，定时器中断使能。 • 0x0：未使能 • 0x1：使能

11.1.11.4. 0x000C QOUT_STS

默认值：0x00000000			QOUT 状态寄存器
位域	类型	默认值	描述
31:2	–	–	–
1	R/W1C	0x0	QOUT_PUL_OVFL_STS Pulse Input Overflow Status，输入脉冲数量溢出状态。 • 0x0：未溢出 • 0x1：输入脉冲数量发生溢出
0	R/W1C	0x0	QOUT_TMR_STS Timer Interrupt Status，定时器状态。 • 0x0：无状态 • 0x1：定时器达到目标值

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.11.5. 0x0010 QOUT_ABZ

默认值：0x00000100			QOUT ABZ 寄存器
位域	类型	默认值	描述
31:9	–	–	–
8	R/W	0x1	FAST_EN Fast Enable，快速跟随使能，只适用于使用 QEP 获取位置数据的情况。若使用绝对值编码器获取位置数据，此位需配置为 0x0。此功能是针对 QOUT 的误差消除的场景，若无需使能 QOUT 的误差消除，此位可以忽略。 • 0x0：未使能 • 0x1：使能快速跟随，跟随 QEP 更新误差
7:6	–	–	–
5	R/W	0x0	QOUT_Z_INV_EN QOUT_Z Invert Enable，QOUT_Z 反向使能。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	QOUT_Z_EN QOUT_Z Enable，QOUT_Z 输出使能。 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	QOUT_B_INV_EN QOUT_B Invert Enable，QOUT_B 反向使能。 • 0x0：未使能 • 0x1：使能
2	R/W	0x0	QOUT_B_EN QOUT_B Enable，QOUT_B 输出使能。 • 0x0：未使能 • 0x1：使能
1	R/W	0x0	QOUT_A_INV_EN QOUT_A Invert Enable，QOUT_A 反向使能。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	QOUT_A_EN QOUT_A Enable，QOUT_A 输出使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000100			QOUT ABZ 寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能

11.1.11.6. 0x0014 QOUT_IN_PUL_NUM

默认值：0x00000000			QOUT 输入脉冲数量寄存器
位域	类型	默认值	描述
31:10	–	–	–
9:0	R	0x0	QOUT_IN_PUL_NUM Input Pulse Number，输入脉冲的数量，此域指示经过脉冲检测模块后计算出来的，输入脉冲的数量（未经过脉冲分频的原始数量）。

11.1.11.7. 0x0018 QOUT_PUL_PRD

默认值：0x00000000			QOUT 输出脉冲周期寄存器
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	QOUT_PUL_PRD QOUT Pulse Period，QOUT 脉冲输出周期，此域指示经过脉冲分频后计算出来的，输出脉冲的周期值。

11.1.11.8. 0x001C QOUT_IN_POS_DATA

默认值：0x00000000			QOUT 输入位置数据寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R	0x0	QOUT_IN_POS_DATA QOUT Input Position Data，输入的原始位置数据。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.11.9. 0x0020 QOUT_PUL_MAX

默认值：0x00000000			QOUT 输入单圈的最大脉冲寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	QOUT_PUL_MAXPUL_MAX Pulse Maximum，软件初始化配置，表示输入单圈的最大脉冲数。

11.1.11.10. 0x0024 QOUT_N_M_DIV

默认值：0x00000000			QOUT N/M 分频比寄存器
位域	类型	默认值	描述
31:21	–	–	–
20:0	R/W	0x0	QOUT_N_M_DIV QOUT N/M Divide Ratio，N/M 分频比，采用定点格式，20bit 小数位，无符号数。假设 N/M = 3/11，那么设置的数值为 $2^{20} * 3 / 11 = 285975.2727 \approx 285976$（小数部分直接进 1，采用 up）。

11.1.11.11. 0x0028 QOUT_LINE_NUM

默认值：0x00000000			QOUT 线数寄存器
位域	类型	默认值	描述
31:22	–	–	–
21:0	R/W	0x0	QOUT_LINE_NUM QOUT Line Number，输出模拟正交编码器的线数，用于产生 Z 的信号。

11.1.11.12. 0x002C QOUT_PUL_THR

默认值：0x00000000			QOUT 输入脉冲阈值寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	QOUT_PUL_THR QOUT Input Pulse Threshold，QOUT 输入脉冲阈值。当 Timer 出现 timeout 信号或软件读取 QEP 位置计数器时，软件初始化配置，用于脉冲输入检测模块判断脉冲数以及方向。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.11.13. 0x0030 QOUT_SW_PUL_PRD

默认值：0x00000000			QOUT 软件模式输出脉冲周期寄存器
位域	类型	默认值	描述
31:22	–	–	–
21:0	R/W	0x0	QOUT_SW_PUL_PRD QOUT Software Pulse Period，软件模式的输出脉冲周期。这里的数据的更新，由更新触发信号，触发加载影子寄存器数值。

11.1.11.14. 0x0038 QOUT_PUL_DIR

默认值：0x00000000			QOUT 输出脉冲数以及方向寄存器
位域	类型	默认值	描述
31:26	–	–	–
25:16	R/W	0x0	QOUT_SW_NUM_SET QOUT Software Pulse Number Set，软件模式的输出脉冲数量设置。
15:2	–	–	–
1:0	R/W	0x0	QOUT_SW_DIR QOUT Software Direction，软件模式的输出脉冲方向。 • 0x0/0x1：Reserved • 0x2：正转 • 0x3：反转

11.1.11.15. 0x0040 QOUT_ERR_CNCL_TH

默认值：0x00000000			QOUT 误差消除阈值寄存器
位域	类型	默认值	描述
31:20	–	–	–
19:0	R/W	0x0	QOUT_ERR_CNCL_TH QOUT Error Cancel Threshold，误差消除阈值。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.11.16. 0x0044 QOUT_ERR_CNCL_V

默认值：0x00000000			QOUT 误差消除值寄存器
位域	类型	默认值	描述
31:20	–	–	–
19:0	R/W	0x0	QOUT_ERR_CNCL_V QOUT Error Cancel Value，误差消除值。

11.1.11.17. 0x0048 QOUT_RPT_REMAIN

默认值：0x00000000			QOUT 残差值寄存器
位域	类型	默认值	描述
31:20	–	–	–
19:0	R/W	0x0	QOUT_RPT_REMAIN QOUT Report Remain, 残差值，用于 Debug。

11.1.11.18. 0x00FC QOUT_VER

默认值：0x00000100			QOUT 模块版本寄存器
位域	类型	默认值	描述
31:0	R	0x0000_0100	版本寄存器 V1.0

11.1.12. Global 寄存器描述

11.1.12.1. 0x0004 GLB_EPWM_INT_STS

默认值：0x00000000			Global EPWM中断状态寄存器
位域	类型	默认值	描述
31:12	–	–	–
11	R/W	0x0	EPWM11_INT_STS EPWM11 Interrupt Status，EPWM11 中断状态。 • 0x0：未发生中断 • 0x1：发生中断
10	R/W	0x0	EPWM10_INT_STS EPWM10 Interrupt Status，EPWM10 中断状态。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM中断状态寄存器
位域	类型	默认值	描述
			• 0x0：未发生中断 • 0x1：发生中断
9	R/W	0x0	EPWM9_INT_STS EPWM9 Interrupt Status，EPWM9 中断状态。 • 0x0：未发生中断 • 0x1：发生中断
8	R/W	0x0	EPWM8_INT_STS EPWM8 Interrupt Status，EPWM8 中断状态。 • 0x0：未发生中断 • 0x1：发生中断
7	R/W	0x0	EPWM7_INT_STS EPWM7 Interrupt Status，EPWM7 中断状态。 • 0x0：未发生中断 • 0x1：发生中断
6	R/W	0x0	EPWM6_INT_STS EPWM6 Interrupt Status，EPWM6 中断状态。 • 0x0：未发生中断 • 0x1：发生中断
5	R/W	0x0	EPWM5_INT_STS EPWM5 Interrupt Status，EPWM5 中断状态。 • 0x0：未发生中断 • 0x1：发生中断
4	R/W	0x0	EPWM4_INT_STS EPWM4 Interrupt Status，EPWM4 中断状态。 • 0x0：未发生中断 • 0x1：发生中断
3	R/W	0x0	EPWM3_INT_STS EPWM3 Interrupt Status，EPWM3 中断状态。 • 0x0：未发生中断 • 0x1：发生中断
2	R/W	0x0	EPWM2_INT_STS EPWM2 Interrupt Status，EPWM2 中断状态。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM中断状态寄存器
位域	类型	默认值	描述
			• 0x0：未发生中断 • 0x1：发生中断
1	R/W	0x0	EPWM1_INT_STS EPWM1 Interrupt Status，EPWM1 中断状态。 • 0x0：未发生中断 • 0x1：发生中断
0	R/W	0x0	EPWM0_INT_STS EPWM0 Interrupt Status，EPWM0 中断状态。 • 0x0：未发生中断 • 0x1：发生中断

11.1.12.2. 0x0008 GLB_FLT_INT_STS

默认值：0x00000000			Global EPWM Fault Interrupt 状态寄存器
位域	类型	默认值	描述
31:6	–	–	–
11	R	0x0	EPWM11_FLT_INT_STS EPWM11 Fault Interrupt Status，EPWM11 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
10	R	0x0	EPWM10_FLT_INT_STS EPWM10 Fault Interrupt Status，EPWM10 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
9	R	0x0	EPWM9_FLT_INT_STS EPWM9 Fault Interrupt Status，EPWM9 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
8	R	0x0	EPWM8_FLT_INT_STS EPWM8 Fault Interrupt Status，EPWM8 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM Fault Interrupt 状态寄存器
位域	类型	默认值	描述
7	R	0x0	EPWM7_FLT_INT_STS EPWM7 Fault Interrupt Status，EPWM7 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
6	R	0x0	EPWM6_FLT_INT_STS EPWM6 Fault Interrupt Status，EPWM6 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
5	R	0x0	EPWM5_FLT_INT_STS EPWM5 Fault Interrupt Status，EPWM5 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
4	R	0x0	EPWM4_FLT_INT_STS EPWM4 Fault Interrupt Status，EPWM4 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
3	R	0x0	EPWM3_FLT_INT_STS EPWM3 Fault Interrupt Status，EPWM3 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
2	R	0x0	EPWM2_FLT_INT_STS EPWM2 Fault Interrupt Status，EPWM2 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
1	R	0x0	EPWM1_FLT_INT_STS EPWM1 Fault Interrupt Status，EPWM1 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
0	R	0x0	EPWM0_FLT_INT_STS EPWM0 Fault Interrupt Status，EPWM0 故障中断状态。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM Fault Interrupt 状态寄存器
位域	类型	默认值	描述
			• 0x0：无中断产生 • 0x1：产生中断信号

11.1.12.3. 0x000C GLB_CAP_INT_STS

默认值：0x00000000			Global CAP Interrupt 状态寄存器
位域	类型	默认值	描述
31:6	–	–	–
5	R	0x0	CAP5_INT_STS CAP5 Interrupt Status，CAP5 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
4	R	0x0	CAP4_INT_STS CAP4 Interrupt Status，CAP4 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
3	R	0x0	CAP3_INT_STS CAP3 Interrupt Status，CAP3 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
2	R	0x0	CAP2_INT_STS CAP2 Interrupt Status，CAP2 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
1	R	0x0	CAP1_INT_STS CAP1 Interrupt Status，CAP1 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
0	R	0x0	CAP0_INT_STS CAP0 Interrupt Status，CAP0 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.12.4. 0x0010 GLB_QEP_INT_STS

默认值：0x00000000			Global QEP Interrupt 状态寄存器
位域	类型	默认值	描述
31:10	–	–	–
9	R	0x0	QEP9_INT_STS QEP9 Interrupt Status，QEP9 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
8	R	0x0	QEP8_INT_STS QEP8 Interrupt Status，QEP8 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
7	R	0x0	QEP7_INT_STS QEP7 Interrupt Status，QEP7 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
6	R	0x0	QEP6_INT_STS QEP6 Interrupt Status，QEP6 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
5	R	0x0	QEP5_INT_STS QEP5 Interrupt Status，QEP5 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
4	R	0x0	QEP4_INT_STS QEP4 Interrupt Status，QEP4 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
3	R	0x0	QEP3_INT_STS QEP3 Interrupt Status，QEP3 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
2	R	0x0	QEP2_INT_STS

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global QEP Interrupt 状态寄存器
位域	类型	默认值	描述
			QEP2 Interrupt Status，QEP2 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
1	R	0x0	QEP1_INT_STS QEP1 Interrupt Status，QEP1 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
0	R	0x0	QEP0_INT_STS QEP0 Interrupt Status，QEP0 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号

11.1.12.5. 0x0014 GLB_EPWM_EN

默认值：0x00000000			Global EPWM使能寄存器
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	GLB_EPWM_EN EPWM Global Enable，EPWM模块的全局使能，此位置 1 后 EPWM 所有的子模块的功能才启动。 • 0x0：未使能 • 0x1：使能

11.1.12.6. 0x0018 GLB_EPWM_SI0_FLT

默认值：0x00000000			Global EPWM_SI0 输入滤波寄存器
位域	类型	默认值	描述
31:16	R/W	0x0	–
15:8	R/W	0x0	EPWM_SI0_SMP_CTL_PRD EPWM Synchronous Input0 Sample Control Period，同步信号 0 的输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM_SI0 输入滤波寄存器
位域	类型	默认值	描述
			• 0x2：4x SYS_CLK • 0x3：6 x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	EPWM_SI0_IN_PRE_FLT EPWM Synchronous Input0 Pre Filter Enable，同步输入信号 0 的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	EPWM_SI0_IN_FLT_SEL EPWM Synchronous Input0 Filter Seclect，同步信号 0 的输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

11.1.12.7. 0x001C GLB_EPWM_SI1_FLT

默认值：0x00000000			Global EPWM_SI1 输入滤波寄存器
位域	类型	默认值	描述
31:16	R/W	0x0	–
15:8	R/W	0x0	EPWM_SI1_SMP_CTL_PRD EPWM Synchronous1 Input Sample Control Period，同步信号 1 的输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6 x SYS_CLK

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM_SI1 输入滤波寄存器
位域	类型	默认值	描述
			• … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	EPWM_SI1_IN_PRE_FLT EPWM Synchronous1 Input Pre Filter Enable，同步输入信号 1 的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	EPWM_SI1_IN_FLT_SEL EPWM Synchronous1 Input Filter Seclect，同步信号 1 的输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

11.1.12.8. 0x0020 GLB_EPWM_CLK_CTL

默认值：0x00000000			Global EPWM时钟控制寄存器
位域	类型	默认值	描述
31:12	–	–	–
11	R/W	0x0	EPWM11_CLK_EN EPWM11 Clock Enable，EPWM11 时钟使能。 • 0x0：未使能 • 0x1：使能
10	R/W	0x0	EPWM10_CLK_EN EPWM10 Clock Enable，EPWM10 时钟使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM时钟控制寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
9	R/W	0x0	EPWM9_CLK_EN EPWM9 Clock Enable，EPWM9 时钟使能。 • 0x0：未使能 • 0x1：使能
8	R/W	0x0	EPWM8_CLK_EN EPWM8 Clock Enable，EPWM8 时钟使能。 • 0x0：未使能 • 0x1：使能
7	R/W	0x0	EPWM7_CLK_EN EPWM7 Clock Enable，EPWM7 时钟使能。 • 0x0：未使能 • 0x1：使能
6	R/W	0x0	EPWM6_CLK_EN EPWM6 Clock Enable，EPWM6 时钟使能。 • 0x0：未使能 • 0x1：使能
5	R/W	0x0	EPWM5_CLK_EN EPWM5 Clock Enable，EPWM5 时钟使能。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	EPWM4_CLK_EN EPWM4 Clock Enable，EPWM4 时钟使能。 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	EPWM3_CLK_EN EPWM3 Clock Enable，EPWM3 时钟使能。 • 0x0：未使能 • 0x1：使能
2	R/W	0x0	EPWM2_CLK_EN EPWM2 Clock Enable，EPWM2 时钟使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM时钟控制寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
1	R/W	0x0	EPWM1_CLK_EN EPWM1 Clock Enable，EPWM1 时钟使能。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	EPWM0_CLK_EN EPWM0 Clock Enable，EPWM0 时钟使能。 • 0x0：未使能 • 0x1：使能

11.1.12.9. 0x0024 GLB_CAP_CLK_CTL

默认值：0x00000000			Global CAP 时钟控制寄存器
位域	类型	默认值	描述
31:6	–	–	–
5	R/W	0x0	CAP5_CLK_EN CAP5 Clock Enable，CAP5 时钟使能。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	CAP4_CLK_EN CAP4 Clock Enable，CAP4 时钟使能。 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	CAP3_CLK_EN CAP3 Clock Enable，CAP3 时钟使能。 • 0x0：未使能 • 0x1：使能
2	R/W	0x0	CAP2_CLK_EN CAP2 Clock Enable，CAP2 时钟使能。 • 0x0：未使能 • 0x1：使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global CAP 时钟控制寄存器
位域	类型	默认值	描述
1	R/W	0x0	CAP1_CLK_EN CAP1 Clock Enable，CAP1 时钟使能。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	CAP0_CLK_EN CAP0 Clock Enable，CAP0 时钟使能。 • 0x0：未使能 • 0x1：使能

11.1.12.10. 0x0028 GLB_QEP_CLK_CTL

默认值：0x00000000			Global QEP 时钟控制寄存器
位域	类型	默认值	描述
31:10	–	–	–
9	R/W	0x0	QEP9_CLK_EN QEP9 Clock Enable，QEP9 时钟使能。 • 0x0：未使能 • 0x1：使能
8	R/W	0x0	QEP8_CLK_EN QEP8 Clock Enable，QEP8 时钟使能。 • 0x0：未使能 • 0x1：使能
7	R/W	0x0	QEP7_CLK_EN QEP7 Clock Enable，QEP7 时钟使能。 • 0x0：未使能 • 0x1：使能
6	R/W	0x0	QEP6_CLK_EN QEP6 Clock Enable，QEP6 时钟使能。 • 0x0：未使能 • 0x1：使能
5	R/W	0x0	QEP5_CLK_EN QEP5 Clock Enable，QEP5 时钟使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global QEP 时钟控制寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
4	R/W	0x0	QEP4_CLK_EN QEP4 Clock Enable，QEP4 时钟使能。 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	QEP3_CLK_EN QEP3 Clock Enable，QEP3 时钟使能。 • 0x0：未使能 • 0x1：使能
2	R/W	0x0	QEP2_CLK_EN QEP2 Clock Enable，QEP2 时钟使能。 • 0x0：未使能 • 0x1：使能
1	R/W	0x0	QEP1_CLK_EN QEP1 Clock Enable，QEP1 时钟使能。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	QEP0_CLK_EN QEP0 Clock Enable，QEP0 时钟使能。 • 0x0：未使能 • 0x1：使能

11.1.12.11. 0x002C GLB_QOUT_CLK_CTL

默认值：0x00000000			Global QOUT 时钟控制寄存器
位域	类型	默认值	描述
31:2	–	–	–
1	R/W	0x0	QOUT1_CLK_EN QOUT1 Clock Enable，QOUT1 时钟使能。 • 0x0：未使能 • 0x1：使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global QOUT 时钟控制寄存器
位域	类型	默认值	描述
0	R/W	0x0	QOUT0_CLK_EN QOUT0 Clock Enable，QOUT0 时钟使能。 • 0x0：未使能 • 0x1：使能

11.1.12.12. 0x0050 GLB_EPWM_SYNC_IN_SEL

默认值：0x00000000			Global EPWM 同步输入选择寄存器
位域	类型	默认值	描述
31:29	–	–	–
28	R/W	0x0	CAP0_SYNCO_EN CAP0_SYNCO 输出使能。 • 0x0：未使能 • 0x1：使能
27	R/W	0x0	EPWM9_SYNCO_EN EPWM9_SYNCO 输出使能。 • 0x0：未使能 • 0x1：使能
26	R/W	0x0	EPWM6_SYNCO_EN EPWM6_SYNCO 输出使能。 • 0x0：未使能 • 0x1：使能
25	R/W	0x0	EPWM3_SYNCO_EN EPWM3_SYNCO 输出使能。 • 0x0：未使能 • 0x1：使能
24	R/W	0x0	EPWM0_SYNCO_EN，EPWM0_SYNCO 输出使能。 • 0x0：未使能 • 0x1：使能
23:19	–	–	–
18:16	R/W	0x0	CAP3_SYNC_IN_SEL，

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM 同步输入选择寄存器
位域	类型	默认值	描述
			CAP3 Synchronous Input Select，CAP3 同步输入信号源的选择 • 0x0：EPWM_SYNCI0 • 0x1：EPWM_SYNCI1 • 0x2：EPWM0_SYNCO • 0x3：EPWM3_SYNCO • 0x4：EPWM6_SYNCO • 0x5：EPWM9_SYNCO • 0x6：CAP0_SYNCO • 0x7：Reserved
15	–	–	–
14:12	R/W	0x0	CAP0_SYNC_IN_SEL CAP0 Synchronous Input Select，CAP0 同步输入信号源的选择。 • 0x0：EPWM_SYNCI0 • 0x1：EPWM_SYNCI1 • 0x2：EPWM0_SYNCO • 0x3：EPWM3_SYNCO • 0x4：EPWM6_SYNCO • 0x5：EPWM9_SYNCO • others：Reserved
11:9	–	–	–
8:6	R/W	0x0	EPWM9_SYNC_IN_SEL EPWM9 Synchronous Input Select，EPWM9 同步输入信号源的选择。 • 0x0：EPWM_SYNCI0 • 0x1：EPWM_SYNCI1 • 0x2：EPWM0_SYNCO • 0x3：EPWM3_SYNCO • 0x4：EPWM6_SYNCO • others：Reserved
5:4	R/W	0x0	EPWM6_SYNC_IN_SEL EPWM6 Synchronous Input Select，EPWM6 同步输入信号源的选择。 • 0x0：EPWM_SYNCI0 • 0x1：EPWM_SYNCI1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM 同步输入选择寄存器
位域	类型	默认值	描述
			• 0x2：EPWM0_SYNCO • 0x3：EPWM3_SYNCO
3:2	R/W	0x0	EPWM3_SYNC_IN_SEL EPWM3 Synchronous Input Select，EPWM3 同步输入信号源的选择。 • 0x0：EPWM_SYNCI0 • 0x1：EPWM_SYNCI1 • 0x2：EPWM0_SYNCO • 0x3：Reserved
1:0	R/W	0x0	EPWM0_SYNC_IN_SEL EPWM0 Synchronous Input Select，EPWM0 同步输入信号源的选择。 • 0x0：EPWM_SYNCI0 • 0x1：CPM0_COH • 0x2：CPM1_COH • 0x3：Reserved

11.1.12.13. 0x0080 GLB_DLL_LDO_EN

默认值：0x00000000			Global DLL LDO 使能寄存器
位域	类型	默认值	描述
31:10	–	–	–
11:10	R/W	0x0	REG_ICP
9:8	R/W	0x0	REG_DLY
7:6	R/W	0x0	REG_ATBSEL
5	R/W	0x0	EN_ATB
4	R/W	0x0	EN_LVS，此位需首先使能，然后依次是 EN、EN_CLK、EN_VCDL、EN_CP。每个使能信号依次间隔 100us 打开。
3	R/W	0x0	EN_CP
2	R/W	0x0	EN_VCDL
1	R/W	0x0	EN_CLK
0	R/W	0x0	DLL_LDO_EN

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global DLL LDO 使能寄存器
位域	类型	默认值	描述
			DLL LDO Enable，DLL LDO 使能，在使用高精度 PWM 的情况下需要使能此比特。 • 0x0：未使能 • 0x1：使能

11.1.12.14. 0x0090 GLB_QOUT_INT_STS

默认值：0x00000000			Global QOUT Interrupt 状态寄存器
位域	类型	默认值	描述
31:2	–	–	–
1	R	0x0	QOUT1_INT_STS QOUT1 Interrupt Status，QOUT1 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
0	R	0x0	QOUT0_INT_STS QOUT0 Interrupt Status，QOUT0 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号

11.1.12.15. 0x0094 GLB_ADC_INT_STS

默认值：0x00000000			Global QOUT Interrupt 状态寄存器
位域	类型	默认值	描述
31:2	–	–	–
1	R	0x0	ADC1_INT_STS ADC1 Interrupt Status，ADC1 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
0	R	0x0	ADC0_INT_STS ADC0 Interrupt Status，ADC0 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2. Hardware Current Loop (HCL)

Hardware Current Loop (HCL)，硬件电流环，实现伺服电机控制的电流环算法硬件化。相对于软件电流环，HCL 具有以下优势：

- 释放更多的 CPU 资源。
- 保证电流环的计算不被打断，提升电流环的带宽。

11.2.1. 特性说明

- 硬件电流环计算处理：包括 Clarke 变换、Park 变换、防积分饱和 PID、反 Park 变换、SVPWM 等算法处理
- 支持多种工作模式：Mode0 电流开环、Mode1 电流闭环模式、Mode2 正常工作模式
- 支持断续点工作模式，灵活地支持用户不同的算法需求
- 支持死区补偿算法
- 支持正交编码器和绝对值编码器
- 170 ns 完成一次硬件电流环的计算

11.2.2. 硬件电流环框图

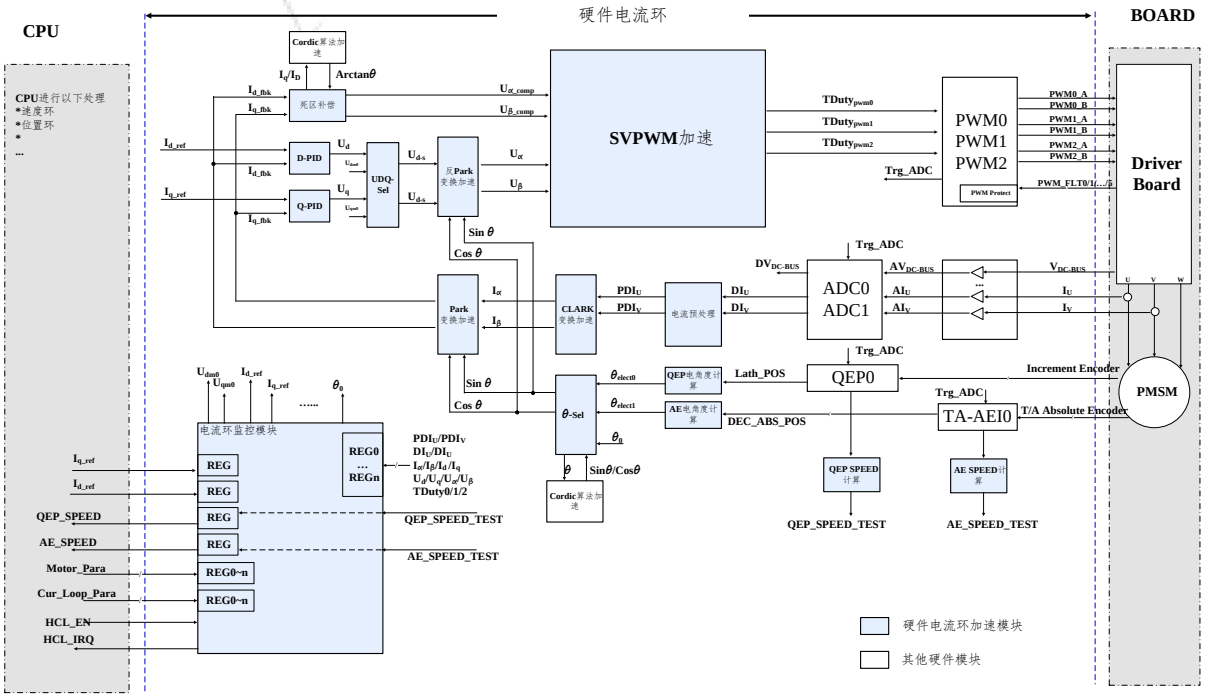


图 11–34 硬件电流环框图

图 11–34 : 硬件电流环框图中，HCL 电流环算法的一次计算工作流程如下：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

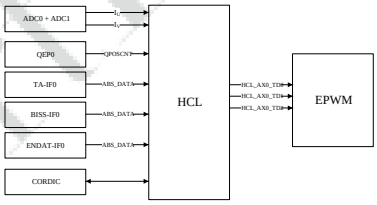
- 从 EPWM 触发 ADC0/1 的队列 1 采集电机的 U 相电流和 V 相电流开始，HCL 获取电流数据的同时也进行位置数据的获取（通过 QEP0 或绝对值编码器接口 0 进行获取）。
- HCL 获取电流数据和位置数据后，依次进行 Clarke 变换、Park 变换、PID 计算、反 Park 变换和 SVPWM，最终完成一次的电流环算法。获得本次更新的 PWM 占空比数据并且自动填写入对应 EPWM 模块的寄存器中。

由于硬件电流环需要其它的硬件资源配合，所以在使用硬件电流环的时候，需要使能和配置所需的硬件资源。

- ADC0/1 使能，并且需配置队列 1 进行相电流的采样转换。
- QEP0、TA_IF0、BIS_IF0、EDAT_IF0 需任意选择一种编码器方式，用于获取位置数据。
- EPWM 需从 EPWM0~6 中选择三路 EPWM 进行三相全桥驱动，并且使能 HCL 自动更新占空比功能。
- CORDIC 模块使能，由于 HCL 需要触发 CORDIC 自动进行三角函数运算，故需使能 CORDIC 模块。

硬件电流环计算的频率是跟随 EPWM 中 EPWM_ADC_CVRA 触发信号，每次触发信号触发一次 ADC0/1 的采样转换动作、一次的编码器位置读取、一次的电流环计算、一次对 PWM 占空比更新。

11.2.3. 实时控制外设互联图——HCL



11.2.4. HCL 单轴控制系统框图与控制时序图

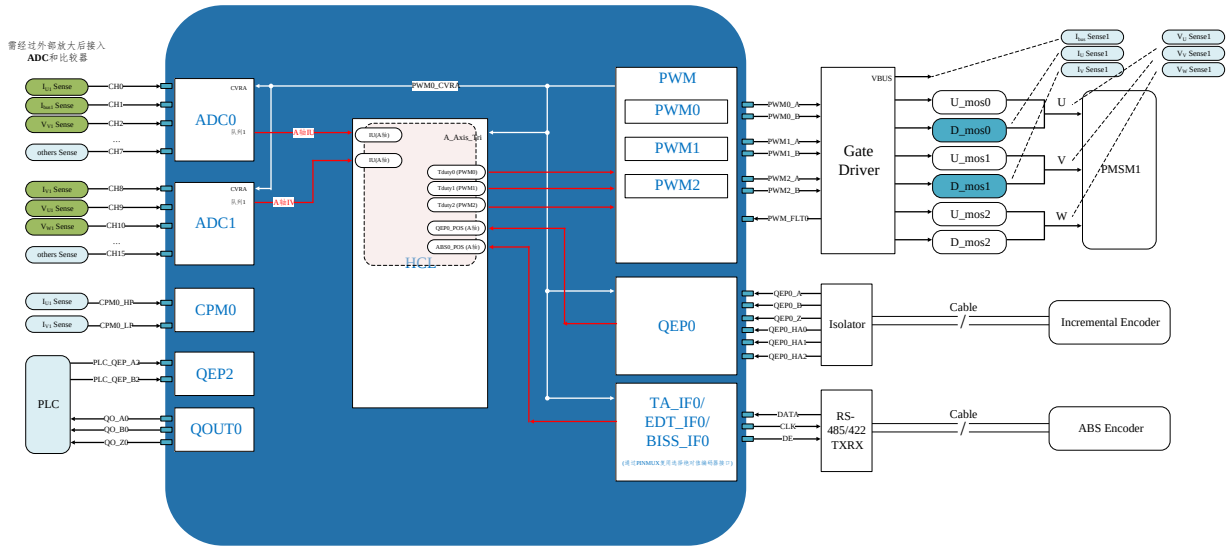


图 11–35 HCL 单轴控制系统框图举例

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

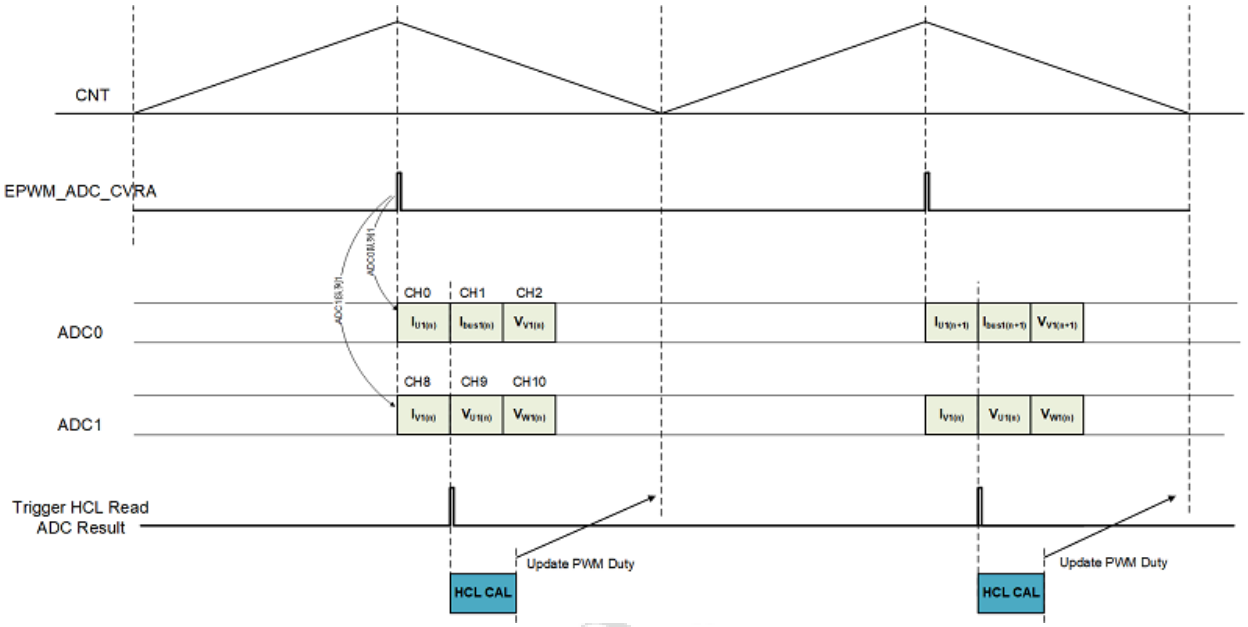


图 11–36 HCL 单轴控制时序图举例

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.5. HCL 双轴控制系统框图与控制时序图

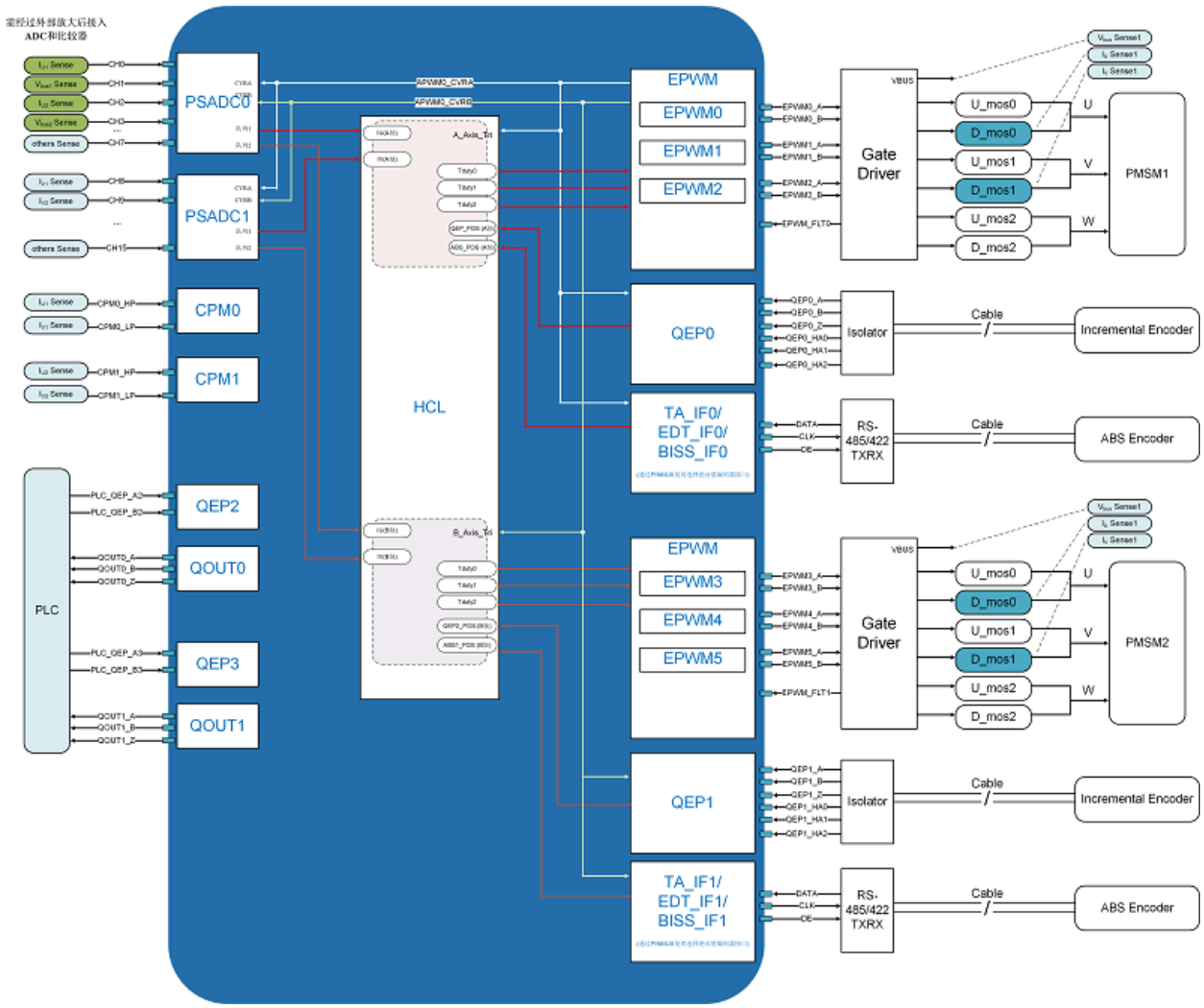


图 11–37 HCL 双轴控制系统框图举例

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

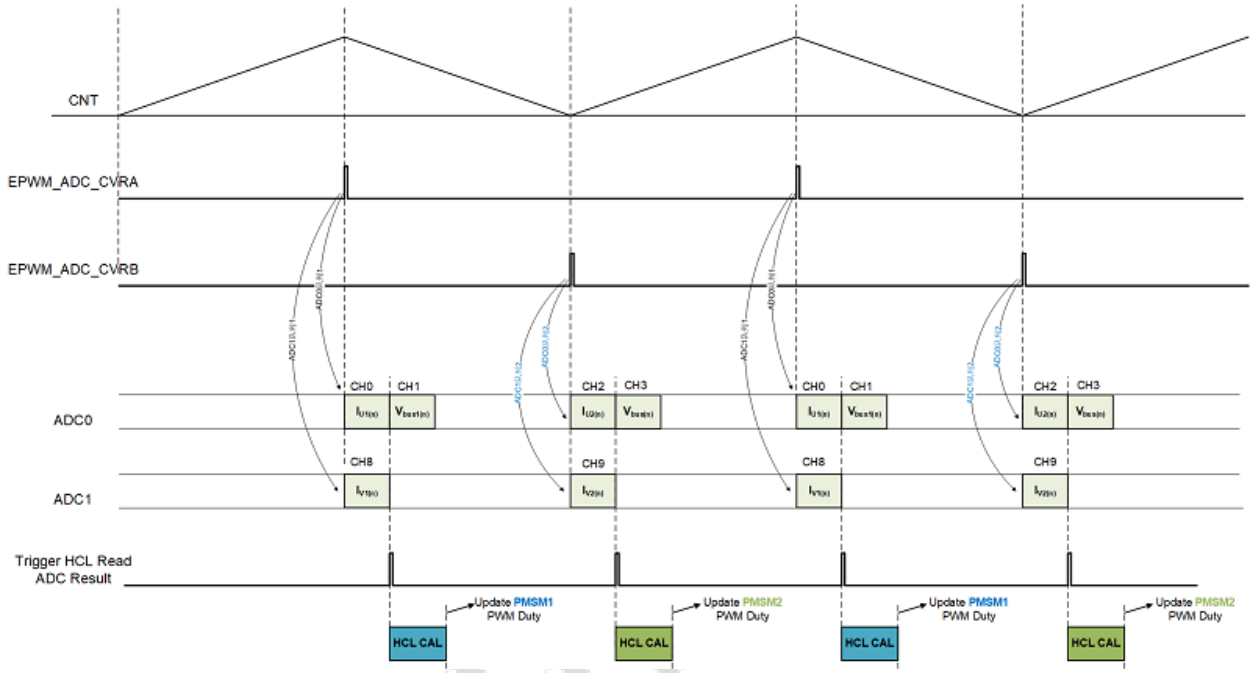


图 11–38 HCL 双轴控制时序图举例

11.2.6. 功能描述

11.2.6.1. 电流环工作模式

通过寄存器配置，HCL 可以配置三种工作模式，即 Mode0、Mode1 和 Mode2。各模式详细说明如下。

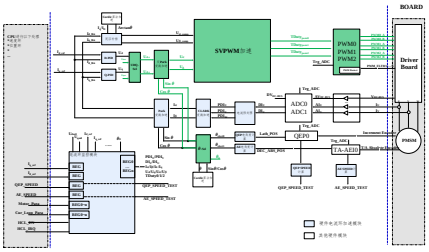


图 11–39 HCL Mode0 工作模式

图 11–39 : HCL Mode0 工作模式为 Mode0 的工作模式的示意图：

- 绿色底色为 HCL 在 Mode0 模式下工作的模块。
- 电角度选择 Theta0 寄存器的数值，即无位置测量，需要软件给定位置数据。
- 反 Park 变换计算的输入选择 Udm0、Uqm0 的寄存器数值输入，即无电流测量。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

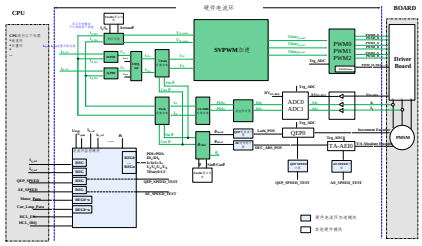


图 11–40 HCL Mode1 工作模式

图 11–40 : HCL Mode1 工作模式为 Mode1 的工作模式的示意图：

- 绿色底色为 HCL 在 Mode 1 模式下工作的模块。相对于 Mode0，Mode1 加入了以下模块：
  - ADC 采集
  - 电流预处理
  - Clarke 变换
  - Park 变换
  - PID
  - 死区补偿模块
- 电角度选择 Theta0 寄存器的数值，即无位置测量，需要软件给定位置数据。
- 反 Park 变换计算的输入选择 D 轴 PID 和 Q 轴 PID 的输出，即增加电流测量的通路。
- D 轴 PID 和 Q 轴 PID 的输入参考值 Id_ref、Iq_ref 通过寄存器设置。
- 死区补偿模块，在 Mode1 模式下有效，可以通过寄存器配置使能。

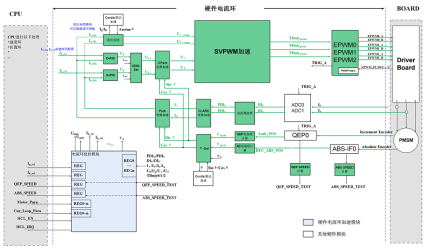


图 11–41 HCL Mode2 工作模式

图 11–41 : HCL Mode2 工作模式为 Mode2 的工作模式的示意图：

- 绿色底色为 HCL 在 Mode2 模式下工作的模块。相对于 Mode1，Mode2 加入了以下模块：
  - 电角度测量
  - 速度测量
- 电角度选择电角度测量的数值，即增加位置测量的通路，HCL 自动获取位置数据。
- 反 Park 变换计算的输入选择 D 轴 PID 和 Q 轴 PID 的输出，即增加电流测量的通路。
- D 轴 PID 和 Q 轴 PID 的输入参考值 Id_ref、Iq_ref 通过寄存器设置。
- 死区补偿模块，在 Mode2 模式下有效，可以通过寄存器配置使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.6.2. 电流环采样预处理

电流环采样预处理模块，是对 ADC 采集到的 U 相电流和 V 相电流数据进行预处理，以下为电流环采样预处理模块的输入输出参数列表。

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	DIU	ADC 采集的 U 相电流	12 位无符号整型	[0, 4095]
输入参数 2	DIV	ADC 采集的 V 相电流	12 位无符号整型	[0, 4095]
输入参数 3	IUoff	U 相 Offset 电流	12 位无符号整型	[0, 4095]
输入参数 4	IVoff	V 相 Offset 电流	12 位无符号整型	[0, 4095]
输入参数 5	CurrCalGain	电流增益	16 位无符号 Q10	[0, 31.999755859]
输出参数 1	PDIU	预处理后的 U 相电流	16 位有符号 Q15	[–1, 0.999969482]
输出参数 2	PDIV	预处理后的 V 相电流	16 位有符号 Q15	[–1, 0.999969482]

电流环预处理实现的功能函数等效如下的 C 代码：

```
DIU = DIU - IUoff;

DIV = DIV - Ivoff;

PDIU = (s16)((DIU * CurrCalGain) >> 10);

PDIV = (s16)((DIV * CurrCalGain) >> 10);

PDIU = - PDIU;

PDIV = - PDIV;
```

11.2.6.3. Clarke 变换

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	PDIU	采样预处理输出的 DIU	16 位有符号 Q15	[–1, 0.999969482]
输入参数 2	PDIV	采样预处理输出的 DIV	16 位有符号 Q15	[–1, 0.999969482]
输出参数 1	IA	Alpha 轴电流	16 位有符号 Q15	[–1, 0.999969482]
输出参数 2	IB	Beta 轴电流	16 位有符号 Q15	[–1, 0.999969482]

Clarke 变换等效如下的 C 代码：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

```
IA = PDIU;

IB = ( (PDIU + (PDIV * 2)) * IQ15(0.57735) ) >> 15;
```

11.2.6.4. Park 变换

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	IA	Clarke 变换输出的 IA	16 位有符号 Q15	[–1, 0.999969482]
输入参数 2	IB	Clarke 变换输出的 IB	16 位有符号 Q15	[–1, 0.999969482]
输入参数 3	sin ETHETA	电角度 ETHETA 的正弦值	16 位有符号 Q15	[–1, 0.999969482]
输入参数 4	cos ETHETA	电角度 ETHETA 的余弦值	16 位有符号 Q15	[–1, 0.999969482]
输出参数 1	ID	D 轴电流	16 位有符号 Q15	[–1, 0.999969482]
输出参数 2	IQ	Q 轴电流	16 位有符号 Q15	[–1, 0.999969482]

11.2.6.5. QEP 电角度计算

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	QPOSCNT	当前计数器值，来自 QEP	24 位无符号整型	[0x0 , 0xFFFFFF]
输入参数 2	QEP_INIT_POS	QEP 初始位置值	24 位无符号整型	[0x0 , 0xFFFFFF]
输入参数 3	QEP_POS_CAL	QEP 位置校正值	25 位有符号整型	$[-2^{24} , 2^{24} - 1]$
输入参数 4	QEP_MAX_POS	QEP 最大位置值	24 位无符号整型	[0x0 , 0xFFFFFF]
输入参数 5	QEP_ELECT_MAX	QEP 最大电角度	24 位无符号整型	[0x0 , 0xFFFFFF]
输入参数 6	QEP_ELECT_FAC	电角度转换因子	24 位无符号 Q24	[0 , 0.999999940]
输出参数 1	ELECT_THETA0	QEP 电角度	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 2	ELECT_OUT	电角度（脉冲数）	无符号整型 24 位	[0x0 , 0xFFFFFF]

11.2.6.6. ABS 电角度计算

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	ABS_POS	当前位置值，来自 TA/ BIS/ EDAT_IF	24 位无符号整型	[0x0 , 0xFFFFFF]
输入参数 2	ABS_POS_COMP	绝对值编码器的位置补偿值	24 位有符号整型	$[-2^{23} , 2^{23} - 1]$

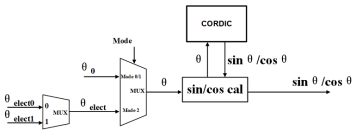
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

参数	Symbol	描述	数据类型	数值表示范围
输入参数 3	ABS_MAX_POS	绝对值编码器的最大位置	24 位无符号整型	[0x0 , 0xFFFFFF]
输入参数 4	ABS_ELECT_MAX	绝对值编码器的最大电角度	24 位无符号整型	[0x0 , 0xFFFFFF]
输入参数 5	ABS_ELECT_FAC	电角度转换因子	24 位无符号 Q24	[0 , 0.999999940]
输入参数 6	ABS_DEANG_COMP	绝对值编码器的延迟补偿值	16 位有符号整型	$[-2^{15} , 2^{15} - 1]$
输出参数 1	ELECT_THETA1	ABS 电角度	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 2	ELECT_OUT	电角度 （脉冲数）	无符号整型 24 位	[0x0 , 0xFFFFFF]

11.2.6.7. THETA_SEL

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	ELECT_THETA0	QEP 电角度	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 2	ELECT_THETA1	ABS 电角度	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 3	THETA0	THETA0	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 1	sin ETHETA	电角度 ETHETA 正弦值	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 2	cos ETHETA	电角度 ETHETA 余弦值	16 位有符号 Q15	[–1 , 0.999969482]

THETA_SEL 功能用于 Mode0 /1 /2 不同工作模式下电角度的选择，具体选择通路如下图所示：

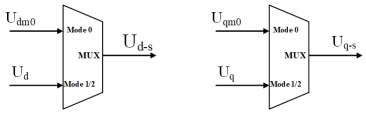


11.2.6.8. UDQ_SEL

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	UDM0	UDM0	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 2	UQM0	UQM0	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 3	UD	UD，DPID 输出	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 4	UQ	UQ，QPID 输出	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 1	UDS	选择输出数据 UDS	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 2	UQS	选择输出数据 UQS	16 位有符号 Q15	[–1 , 0.999969482]

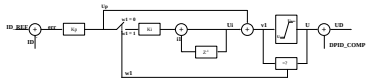
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

UDQ_SEL 功能用于 Mode0 / 1 / 2 不同工作模式下 UD 和 UQ 输入信号源的选择，具体选择通路如下图所示：



11.2.6.9. DPID

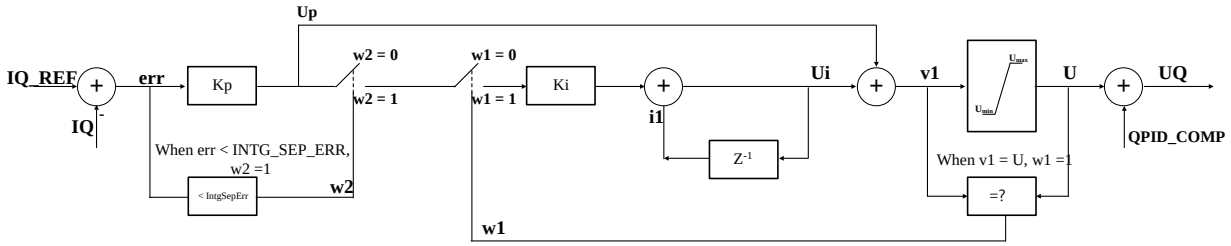
参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	ID_REF	D 轴参考电流值	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 2	ID	D 轴电流计算值	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 3	DPID_KP	D 轴 PID 比例系数	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 4	DPID_KI	D 轴 PID 积分系数	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 5	DPID_UMAX	D 轴 PID 输出最大限值	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 6	DPID_UMIN	D 轴 PID 输出最小限值	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 7	DPID_COMP	D 轴 PID 补偿值	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 1	UD	D 轴 PID 输出值	16 位有符号 Q15	[–1 , 0.999969482]



11.2.6.10. QPID

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	IQ_REF	Q 轴参考电流值	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 2	IQ	Q 轴电流计算值	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 3	QPID_KP	Q 轴 PID 比例系数	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 4	QPID_KI	Q 轴 PID 积分系数	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 5	QPID_UMAX	Q 轴 PID 输出最大限值	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 6	QPID_UMIN	Q 轴 PID 输出最小限值	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 7	QPID_COMP	Q 轴 PID 补偿值	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 8	INTG_SEP_ERR	积分分离值	15 位无符号 Q15	[0 , 0.999969482]
输出参数 1	UQ	Q 轴 PID 输出值	16 位有符号 Q15	[–1 , 0.999969482]

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



11.2.6.11. 反 Park 变换

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	UD_S	DPID 或 UDM0 输出的 UD	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 2	UQ_S	QPID 或 UQM0 输出的 UQ	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 3	sin ETHETA	电角度 ETHETA 的正弦值	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 4	cos ETHETA	电角度 ETHETA 的余弦值	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 1	UA	Alpha 轴电压	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 2	UB	Beta 轴电压	16 位有符号 Q15	[–1 , 0.999969482]

11.2.6.12. 死区补偿

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	ID	D 轴电流计算值	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 2	IQ	Q 轴电流计算值	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 3	DT_COMP_DAT	死区补偿数据	15 位无符号 Q15	[0 , 0.999969482]
输入参数 4	DT_LP_FLT	死区补偿低通滤波系数	15 位无符号 Q15	[0 , 0.999969482]
输入参数 5	ETHETA	电角度	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 1	UA_COMP	Alpha 轴死区补偿电压	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 2	UB_COMP	Beta 轴死区补偿电压	16 位有符号 Q15	[–1 , 0.999969482]

11.2.6.13. SVPWM

SVPWM 的处理流程图如下

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

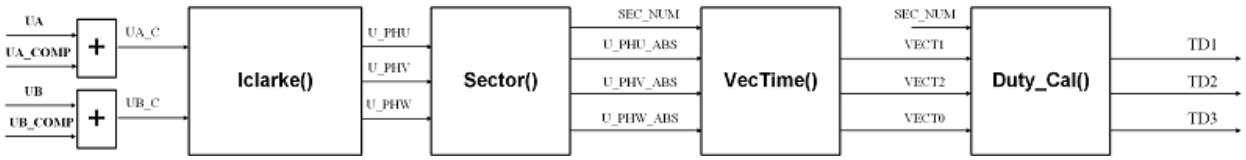


表 11–2 反 Clarke 变换

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	UA	Alpha 轴电压	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 2	UB	Beta 轴电压	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 3	UA_COMP	Alpha 轴死区补偿电压	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 4	UB_COMP	Beta 轴死区补偿电压	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 1	U_PHU	U 相电压	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 2	U_PHV	V 相电压	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 3	U_PHW	W 相电压	16 位有符号 Q15	[–1 , 0.999969482]

表 11–3 Sector

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	U_PHU	U 相电压	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 2	U_PHV	V 相电压	16 位有符号 Q15	[–1 , 0.999969482]
输入参数 3	U_PHW	W 相电压	16 位有符号 Q15	[–1 , 0.999969482]
输出参数 1	SEC_NUM	扇区号	16 位无符号整型数	1/2/3/4/5/6
输出参数 2	U_PHU_ABS	U 相电压绝对值	16 位有符号 Q15	[0 , 0.999969482]
输出参数 3	U_PHV_ABS	V 相电压绝对值	16 位有符号 Q15	[0 , 0.999969482]
输出参数 4	U_PHW_ABS	W 相电压绝对值	16 位有符号 Q15	[0 , 0.999969482]

表 11–4 Time Vector

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	U_PHU_ABS	U 相电压绝对值	16 位有符号 Q15	[0 , 0.999969482]
输入参数 2	U_PHV_ABS	V 相电压绝对值	16 位有符号 Q15	[0 , 0.999969482]
输入参数 3	U_PHW_ABS	W 相电压绝对值	16 位有符号 Q15	[0 , 0.999969482]
输入参数 4	SEC_NUM	扇区号	16 位无符号整型数	1/2/3/4/5/6

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–4 Time Vector (续)

参数	Symbol	描述	数据类型	数值表示范围
输入参数 5	PWM_TIMCOST	PWM 时间常数	20 位无符号 Q15	[0 , 31.999969482]
输入参数 6	PWM_PRD	PWM 周期	16 位无符号整型数	[0 , 0xFFFF]
输出参数 1	VECT1	时间矢量 1	16 位无符号整型数	[0 , 0xFFFF]
输出参数 2	VECT2	时间矢量 2	16 位无符号整型数	[0 , 0xFFFF]
输出参数 3	VECT0	时间矢量 0	16 位无符号整型数	[0 , 0xFFFF]

表 11–5 Duty

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	VECT1	时间矢量 1	16 位无符号整型数	[0 , 0xFFFF]
输入参数 2	VECT2	时间矢量 2	16 位无符号整型数	[0 , 0xFFFF]
输入参数 3	VECT0	时间矢量 0	16 位无符号整型数	[0 , 0xFFFF]
输入参数 4	SEC_NUM	扇区号	16 位无符号整型数	1/2/3/4/5/6
输入参数 5	MAXDUTY	最大占空比	16 位无符号整型数	[0 , 0xFFFF]
输入参数 6	MINDUTY	最小占空比	16 位无符号整型数	[0 , 0xFFFF]
输出参数 1	TD1	时间占空比 1	16 位无符号整型数	[0 , 0xFFFF]
输出参数 2	TD2	时间占空比 2	16 位无符号整型数	[0 , 0xFFFF]
输出参数 3	TD3	时间占空比 3	16 位无符号整型数	[0 , 0xFFFF]

11.2.6.14. QEP 测速

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	QPOSCNT	QEP 位置数据	24 位无符号整型数	[0 , 0xFFFFFF]
输入参数 2	SPD_DIR_TH	测速方向阈值	24 位无符号整型数	[0 , 0xFFFFFF]
输入参数 3	QEP_MAX_POS	QEP 最大位置	24 位无符号整型数	[0 , 0xFFFFFF]
输入参数 4	QEP_SPDMCOFF	QEP 测速系数	24 位无符号 Q15	[0 , 511.999969482]
输入参数 5	QEP_MAX_DPOS	QEP 最大位置差	24 位无符号整型数	[0 , 0xFFFFFF]
输出参数 1	SPD_OUT	速度输出	16 位有符号整型数	[0 , 0xFFFF]

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.6.15. ABS 测速

参数	Symbol	描述	数据类型	数值表示范围
输入参数 1	ABS_POS	ABS 位置数据	24 位无符号整型数	[0 , 0xFFFFFF]
输入参数 2	SPD_DIR_TH	测速方向阈值	24 位无符号整型数	[0 , 0xFFFFFF]
输入参数 3	ABS_MAX_POS	ABS 最大位置	24 位无符号整型数	[0 , 0xFFFFFF]
输入参数 4	ABS_SPDMCOFF	ABS 测速系数	24 位无符号 Q15	[0 , 511.999969482]
输入参数 5	ABS_MAX_DPOS	ABS 最大位置差	24 位无符号整型数	[0 , 0xFFFFFF]
输出参数 1	SPD_OUT	速度输出	16 位有符号整型数	[0 , 0xFFFF]

11.2.6.16. 电流环断续点

硬件电流环支持断点和续点功能，详细功能描述和工作流程如下：

1. 通过寄存器字段 HCL_BPM_EN 使能电流环断点功能。

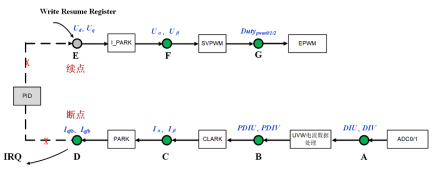
   使能后，寄存器字段 HCL_BP_NODE 以及 HCL_RP_NODE 生效，分别指示断点的节点位置和续点的节点位置。

2. 使能硬件电流环断和续点功能后，硬件电流环计算到断点处停止计算，并且产生中断状态通知 CPU。
3. 软件根据断点处的数据，对用户所需的算法进行计算，计算出续点所需的数据。
4. 软件通过寄存器 RSP_PARA0/1/2 写入续点数据，且对寄存器字段 HCL_RP_START 写 0x1，触发硬件电流环从续点继续完成本次电流环计算。
5. 按照以下两种情况，设置不同流程：

   • Case 1：利用断续点的设置，采用软件 PID 替换硬件 PID。

   设置 Node D 为断点 BreakPoint，Node E 为续点，电流环执行的顺序为：

   A → B → C → D → 电流环停止，产生 IRQ → 中断函数进行用户的 PID 算法，获得 Ud 和 Uq 数据作为续点数据，续点数据写入 RSP_PARA0/1 寄存器，HCL_RP_START = 0x1 触发电流环重新启动→ F → G→更新 EPWM 的占空比→完成本次计算

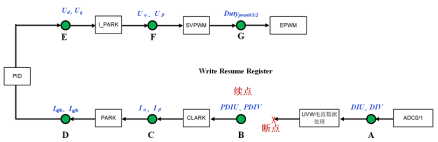


   • Case 2：利用断续点的设置，采用 SDFM 接口的电流数据替换内置 ADC0/1 的电流数据。

   设置 Node B 为断点 BreakPoint，Node B 为续点，电流环执行的顺序为：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

A → B → 电流环停止，产生 IRQ → 中断函数进行 SDFM 的数据获取并且进行相应的数据处理，获得 PDIU 和 PDIV 数据作为续点数据，续点数据写入 RSP_PARA0/1 寄存器，HCL_RP_START = 0x1 触发电流环重新启动→ C → D → F → G → 更新 EPWM 的占空比 → 完成本次计算



11.2.7. 寄存器列表

表 11–6 HCL 寄存器列表

寄存器名	偏移地址	寄存器功能描述
控制寄存器		
HCL_CFG	BASE_HCL + 0x0000	电流环配置寄存器
HCL_INT_CFG	BASE_HCL + 0x0004	电流环中断配置寄存器
HCL_INT_STS	BASE_HCL + 0x0008	电流环中断状态寄存器
FUNC_EN	BASE_HCL + 0x000C	功能使能寄存器
RSP_PARA0	BASE_HCL + 0x0010	续点参数 0 寄存器
RSP_PARA1	BASE_HCL + 0x0014	续点参数 1 寄存器
RSP_PARA2	BASE_HCL + 0x0018	续点参数 2 寄存器
RSP_PARA3	BASE_HCL + 0x001C	续点参数 3 寄存器
DBG_STS	BASE_HCL + 0x0040	Debug 状态寄存器
参数寄存器		
CUR_U_OFFSET	BASE_HCL + 0x0100	U 相偏移电流寄存器
CUR_V_OFFSET	BASE_HCL + 0x0104	V 相偏移电流寄存器
CUR_CAL_GAIN	BASE_HCL + 0x0108	电流增益校正寄存器
QEP_INIT_POS	BASE_HCL + 0x010C	QEP 初始电角度寄存器
QEP_POS_CAL	BASE_HCL + 0x0110	QEP 角度校正寄存器
QEP_MAX_POS	BASE_HCL + 0x0114	QEP 最大位置寄存器
QEP_ELECT_MAX	BASE_HCL + 0x0118	QEP 最大电角度寄存器
QEP_ELECT_FAC	BASE_HCL + 0x011C	QEP 电角度转换系数寄存器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–6 HCL 寄存器列表 (续)

寄存器名	偏移地址	寄存器功能描述
ABS_POS_COMP	BASE_HCL + 0x0120	ABS 位置补偿寄存器
ABS_MAX_POS	BASE_HCL + 0x0124	ABS 最大位置寄存器
ABS_ELECT_MAX	BASE_HCL + 0x0128	QEP 最大电角度寄存器
ABS_ELECT_FAC	BASE_HCL + 0x012C	QEP 电角度转换系数寄存器
ABS_DEANG_COMP	BASE_HCL + 0x0130	ABS 延迟角度补偿寄存器
THETA0	BASE_HCL + 0x0138	Mode0 角度寄存器
UDM0	BASE_HCL + 0x0140	Mode0 D 轴电压寄存器
UQM0	BASE_HCL + 0x0144	Mode0 Q 轴电压寄存器
ID_REF	BASE_HCL + 0x0148	D 轴参考电流寄存器
IQ_REF	BASE_HCL + 0x014C	Q 轴参考电流寄存器
DPID_KP	BASE_HCL + 0x0160	D 轴 PID 比例系数寄存器
DPID_KI	BASE_HCL + 0x0164	D 轴 PID 积分系数寄存器
DPID_UMAX	BASE_HCL + 0x0168	D 轴 PID 最大限值寄存器
DPID_UMIN	BASE_HCL + 0x016C	D 轴 PID 最小限值寄存器
DPID_COMP	BASE_HCL + 0x0170	D 轴 PID 补偿寄存器
QPID_KP	BASE_HCL + 0x0180	Q 轴 PID 比例系数寄存器
QPID_KI	BASE_HCL + 0x0184	Q 轴 PID 积分系数寄存器
QPID_UMAX	BASE_HCL + 0x0188	Q 轴 PID 最大限值寄存器
QPID_UMIN	BASE_HCL + 0x018C	Q 轴 PID 最小限值寄存器
QPID_COMP	BASE_HCL + 0x0194	Q 轴 PID 补偿寄存器
INTG_SEP_ERR	BASE_HCL + 0x0198	积分分离值寄存器
DT_LP_FLT	BASE_HCL + 0x01A0	死区补偿低通滤波寄存器
DT_COMP_DAT	BASE_HCL + 0x01A4	死区补偿数据寄存器
PWM_TIMCOST	BASE_HCL + 0x01B0	PWM 时间常数寄存器
PWM_PRD	BASE_HCL + 0x01B4	PWM 周期寄存器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–6 HCL 寄存器列表 (续)

寄存器名	偏移地址	寄存器功能描述
MAXDUTY	BASE_HCL + 0x01B8	PWM 最大占空比寄存器
MINDUTY	BASE_HCL + 0x01BC	PWM 最小占空比寄存器
QEP_SPDMCOFF	BASE_HCL + 0x01C0	QEP 测速因子寄存器
QEP_MAX_DPOS	BASE_HCL + 0x01C4	QEP 超速因子寄存器
AE_SPDMCOFF	BASE_HCL + 0x01C8	ABS 测速因子寄存器
AE_MAX_DPOS	BASE_HCL + 0x01CC	ABS 超速因子寄存器
SPD_CFG	BASE_HCL + 0x01D0	测速控制寄存器
SPD_DIR_THR	BASE_HCL + 0x01D4	测速方向阈值寄存器
DZCP_ALPHA	BASE_HCL + 0x01D8	死区补偿 Ualpha 寄存器
DZCP_BETA	BASE_HCL + 0x01DC	死区补偿 Ubeta 寄存器
结果寄存器		
SPD_OUT	BASE_HCL + 0x0200	速度测量结果寄存器
ELECT_OUT	BASE_HCL + 0x0208	电角度输出寄存器
POS_RAW	BASE_HCL + 0x020C	原始位置数据寄存器
NODA_DIU	BASE_HCL + 0x0300	Node A DIU 寄存器
NODA_DIV	BASE_HCL + 0x0304	Node A DIV 寄存器
NODB_PDIU	BASE_HCL + 0x0308	Node B PDIU 寄存器
NODB_PDIV	BASE_HCL + 0x030C	Node B PDIV 寄存器
NODC_IA	BASE_HCL + 0x0310	NODE C IA 寄存器
NODC_IB	BASE_HCL + 0x0314	NODE C IB 寄存器
NODD_ID	BASE_HCL + 0x0318	NODE D ID 寄存器
NODD_IQ	BASE_HCL + 0x031C	NODE D IQ 寄存器
NODE_UD	BASE_HCL + 0x0320	NODE E UD 寄存器
NODE_UQ	BASE_HCL + 0x0324	NODE E UQ 寄存器
NODF_UA	BASE_HCL + 0x0328	NODE F UA 寄存器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–6 HCL 寄存器列表 (续)

寄存器名	偏移地址	寄存器功能描述
NODF_UB	BASE_HCL + 0x032C	NODE F UB 寄存器
NODG_TD0	BASE_HCL + 0x0330	NODE G TD0 寄存器
NODG_TD1	BASE_HCL + 0x0334	NODE G TD1 寄存器
NODG_TD2	BASE_HCL + 0x0338	NODE G TD2 寄存器
COMP_ALPHA	BASE_HCL + 0x033C	COMP_ALPHA 节点寄存器
COMP_BETA	BASE_HCL + 0x0340	COMP_BETA 节点寄存器
版本寄存器		
HCL_VER	BASE_HCL + 0x0FFC	HCL 模块的版本寄存器

11.2.8. 寄存器描述

11.2.8.1. 0x0000 HCL_CFG

默认值：0x00000000			HCL 配置寄存器
位域	类型	默认值	描述
31:20	–	–	–
19	R/W	0x0	DT_COMP_SW_EN Deadtime Compensation Software Enable，死区补偿软件模式使能。 • 0x0：未使能 • 0x1：使能
18	R/W	0x0	FPGA_MOD_EN FPGA Mode Enable，FPGA 模式使能。 • 0x0：未使能 • 0x1：使能，ADC 的数据需要通过软件写入才可以触发硬件电流环开始运算
17	R/W	0x0	ADC_SWAP_EN ADC Result Swap Enable，ADC 的输入电流结果的交换使能。 • 0x0：未使能，即 ADC0 数据对应 U 相电流，ADC1 数据对应 V 相电流 • 0x1：使能，即 ADC0 数据对应 V 相电流，ADC1 数据对应 U 相电流
16	R/W	0x0	DT_COMP_EN Deadtime Compensation Enable，死区补偿算法使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HCL 配置寄存器
位域	**类型**	**默认值**	**描述**
			• 0x0：未使能 • 0x1：使能
15:12	R/W	0x0	HCL_RP_NODE Hardware Current Loop Node of Resume point，电流环续点选择 其中续点 HCL_RP_NODE 须设置在在断点 HCL_BP_NODE 之后或者相同的环路点，否则报错。例如假设断点设置在 B 点，则续点只能配置在 B/ C/ D/ E/ F/ G 点。 • 0x0：无效 • 0x1：Node A • 0x2：Node B • 0x3：Node C • 0x4：Node D • 0x5：Node E • 0x6：Node F • 0x7：Node G
11:8	R/W	0x0	HCL_BP_NODE Hardware Current Loop of Breakpoint Node，电流环断点选择。 • 0x0：无效 • 0x1：Node A • 0x2：Node B • 0x3：Node C • 0x4：Node D • 0x5：Node E • 0x6：Node F • 0x7：Node G
7:6	–	–	–
5:4	R/W	0x0	HCL_OP_MODE Hardware Current Loop Operation Mode，电流环工作模式选择。 • 0x0：Mode0，电角度选择 THETA0，UDQ_Sel 模块选择 UDM0/ UQM0 • 0x1：Mode1，电角度选择 THETA0 • 0x2：Mode2，电角度选择实测的电角度 • 0x3：Reserved

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HCL 配置寄存器
位域	类型	默认值	描述
3:2	R/W	0x0	POS_MODE Position Senser Mode，位置传感器模式选择。 • 0x0：QEP，轴 0 选择 QEP0，轴 1 选择 QEP1 • 0x1：TA_IF，轴 0 选择 TA_IF0，轴 1 选择 TA_IF1 • 0x2：BIS_IF，轴 0 选择 BIS_IF0，轴 1 选择 BIS_IF1。 • 0x3：EDAT_IF，轴 0 选择 EDAT_IF0，轴 1 选择 EDAT_IF1
1	R/W	0x0	HCL_BPM_EN Hardware Current Loop Breakpoint Mode Enable，硬件电流环断点模式使能，使能后 HCL_BP_NODE 以及 HCL_RP_NODE 生效。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	HCL_EN Hardware Current Loop Enable，硬件电流环使能。 • 0x0：未使能 • 0x1：使能，只有此位置 1，HCL 才能开始工作

11.2.8.2. 0x0004 HCL_INT_CFG

默认值：0x00000000			HCL 中断配置寄存器
位域	类型	默认值	描述
31:7	–	–	–
6	R/W	0x0	FPGA_IRQ_EN FPGA IRQ Enable，FPGA 模式中断使能。使能中断后，HCL 一开始即产生中断，需要在中断函数中写入 ADC 的数据后才进行 HCL 的计算。 • 0x0：未使能 • 0x1：使能中断
5	R/W	0x0	HCL_Q_PID_OF_EN Hardware Current Loop Q-PID Overflow Enable，硬件电流环 Q-PID 上溢出中断使能。 • 0x0：未使能 • 0x1：使能中断
4	R/W	0x0	HCL_Q_PID_UF_EN

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HCL 中断配置寄存器
位域	类型	默认值	描述
			Hardware Current Loop Q-PID Underflow Enable，硬件电流环 Q-PID 下溢出中断使能。 • 0x0：未使能 • 0x1：使能中断
3	R/W	0x0	HCL_D_PID_OF_EN Hardware Current Loop D-PID Overflow Enable，硬件电流环 D-PID 上溢出中断使能。 • 0x0：未使能 • 0x1：使能中断
2	R/W	0x0	HCL_D_PID_UF_EN Hardware Current Loop D-PID Underflow Enable，硬件电流环 D-PID 下溢出中断使能。 • 0x0：未使能 • 0x1：使能中断
1	R/W	0x0	HCL_DNE_IRQ_EN Hardware Current Loop IRQ Enable，硬件电流环中断使能。 • 0x0：未使能 • 0x1：使能中断，当计算完整的一次硬件电流环后产生一次中断
0	R/W	0x0	HCL_BP_IRQ_EN Hardware Current Loop BreakPoint IRQ Enable，使能电流环断点中断。 • 0x0：未使能 • 0x1：使能断点中断，即 HCL 计算至断点产生中断

11.2.8.3. 0x0008 HCL_INT_STS

默认值：0x00000000			HCL 中断状态寄存器
位域	类型	默认值	描述
31:7	–	–	–
6	R/W	0x0	FPGA_IRQ_STS FPGA Mode IRQ Status，FPGA 模式中断状态。 • 0x0：无状态 • 0x1：存在 FPGA 中断状态

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HCL 中断状态寄存器
位域	类型	默认值	描述
5	R/W	0x0	HCL_Q_PID_STS Hardware Current Loop Q–PID Overflow Status，硬件电流环 Q–PID 上溢出状态。 • 0x0：无状态 • 0x1：存在溢出状态
4	R/W	0x0	HCL_Q_PID_STS Hardware Current Loop Q–PID Underflow Status，硬件电流环 Q–PID 下溢出状态。 • 0x0：无状态 • 0x1：存在溢出状态
3	R/W	0x0	HCL_D_PID_STS Hardware Current Loop D–PID Overflow Status，硬件电流环 D–PID 上溢出状态。 • 0x0：无状态 • 0x1：存在溢出状态
2	R/W	0x0	HCL_D_PID_STS Hardware Current Loop D–PID Underflow Status，硬件电流环 D–PID 下溢出状态。 • 0x0：无状态 • 0x1：存在溢出状态
1	R/W	0x0	HCL_DNE_STS Hardware Current Loop Done Status，硬件电流环的工作状态指示。 • 0x0：无状态产生 • 0x1：完成一次电流环计算
0	R/W	0x0	HCL_BP_STS Hardware Current Loop IRQ Status，硬件电流环断点状态，在断点模式下有效，指示电流环进入断点。 • 0x0：无状态产生 • 0x1：产生断点状态

11.2.8.4. 0x000C FUNC_EN

默认值：0x00000000			功能使能寄存器
位域	类型	默认值	描述
31:9	–	–	–
8	WAC	0x0	FPGA_Resume

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			功能使能寄存器
位域	类型	默认值	描述
			FPGA 模式下，写 1，将续点参数 RSP_PARA0/ 1 的数据作为 ADC 数据写入，进行电流环算法计算。此位自动清 0。
7:5	–	–	–
4	WAC	0x0	CORDIC_CLR Cordic 接口复位，写 1 进行复位，自动清 0。
3	–	–	–
2	WAC	0x0	PID_CLR PID 内部积分寄存器复位，写 1 进行复位，自动清 0。
1	WAC	0x0	FSM_CLR HCL 状态机复位，写 1 进行复位，自动清 0。
0	WAC	0x0	HCL_RP_START Hardware Current Loop，Resume Point Start，电流环续点启动，在断点模式下，完成续点参数的配置后，此位写 1，进行 HCL 的后续计算。此位自动清 0。

11.2.8.5. 0x0010 RSP_PARA0

默认值：0x00000000			续点参数 0 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	RSP_PARA0 Resume Point Parameter 0，续点参数 0，用户通过算法计算后在选择的续点上进行填入 RSP_PARA0。 • 参数 0 在续点为 B 点的情况下，代表 PDIU 数据。 • 参数 0 在续点为 C 点的情况下，代表 IA 数据。 • 参数 0 在续点为 D 的情况下，代表 ID 数据。 • 参数 0 在续点为 E 的情况下，代表 UD 数据。 • 参数 0 在续点为 F 的情况下，代表 UA 数据。 • 参数 0 在续点为 G 的情况下，代表 TD0 数据。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.6. 0x0014 RSP_PARA1

默认值：0x00000000			续点参数 1 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	RSP_PARA1 Resume Point Parameter1，续点参数 1，用户通过算法计算后在选择的续点上进行填入 RSP_PARA1。 • 参数 1 在续点为 B 点的情况下，代表 PDIV 数据。 • 参数 1 在续点为 C 点的情况下，代表 IB 数据。 • 参数 1 在续点为 D 的情况下，代表 IQ 数据。 • 参数 1 在续点为 E 的情况下，代表 UQ 数据。 • 参数 1 在续点为 F 的情况下，代表 UB 数据。 • 参数 1 在续点为 G 的情况下，代表 TD1 数据。

11.2.8.7. 0x0018 RSP_PARA2

默认值：0x00000000			续点参数 2 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	RSP_PARA2 Resume Point Parameter 2，续点参数 2，用户通过算法计算后在选择的续点上进行填入 RSP_PARA2。 • 参数 2 在续点为 F 的情况下，代表 UA_COMP 数据。 • 参数 2 在续点为 G 的情况下，代表 TD2 数据。 • 其它续点类型无效。

11.2.8.8. 0x001C RSP_PARA3

默认值：0x00000000			续点参数 3 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	RSP_PARA3 Resume Point Parameter 3，续点参数 3，用户通过算法计算后在选择的续点上进行填入 RSP_PARA3。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			续点参数 3 寄存器
位域	类型	默认值	描述
			• 参数 2 在续点为 F 的情况下，代表 UB_COMP 数据。 • 其它续点类型无效。

11.2.8.9. 0x0100 CUR_U_OFFSET

默认值：0x00000000			U 相偏移电流寄存器
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x0	CUR_U_OFFSEST Phase U Offset Current，U 相偏差电流，用于消除在 0 电流情况下存在的电流偏差。数据类型为 12 位无符号整型数。

11.2.8.10. 0x0104 CUR_V_OFFSET

默认值：0x00000000			V 相偏移电流寄存器
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x0	CUR_V_OFFSEST Phase V Offset Current，V 相偏差电流，用于消除在 0 电流情况下存在的电流偏差。 数据类型为 12 位无符号整型数。

11.2.8.11. 0x0108 CUR_CAL_GAIN

默认值：0x00000000			电流增益校正寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	CUR_CAL_GAIN Current Calibrated Gain，电流数据校正增益值。 数据类型为有符号的 16 位 Q10 定点数，1–bit 符号 + 5–bit 整数 + 10–bit 小数。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.12. 0x010C QEP_INIT_POS

默认值：0x00000000			QEP 初始位置寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	QEP_INIT_POS QEP Init Position，初始位置值，与外接的增量式编码器有关。 数据类型为 24 位无符号整型数。

11.2.8.13. 0x0110 QEP_POS_CAL

默认值：0x00000000			QEP 位置校正寄存器
位域	类型	默认值	描述
31:25	–	–	–
24:0	R/W	0x0	QEP_POS_CAL QEP Position Calibration，QEP 位置校正值，与外接的增量式编码器有关。 数据类型为 25 位有符号整型数。

11.2.8.14. 0x0114 QEP_MAX_POS

默认值：0x00000000			QEP 最大位置寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	QEP_MAX_POS QEP Maximum Position，QEP 最大位置值，与外接的增量式编码器有关。 数据类型为 24 位无符号整型数。

11.2.8.15. 0x0118 QEP_ELECT_MAX

默认值：0x00000000			QEP 最大电角度寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	QEP_ELECT_MAX QEP Maximum Electrical Angle，QEP 最大电角度值，与外接的增量式编码器有关。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 最大电角度寄存器
位域	类型	默认值	描述
			数据类型为 24 位无符号整型数。

11.2.8.16. 0x011C QEP_ELECT_FAC

默认值：0x00000000			QEP 电角度转换系数寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	QEP_ELECT_FAC QEP Electrical Angle Factor，QEP 电角度转换系数。 数据类型为 24 位无符号定点数 Q24，计算方式为：QEP_ELECT_FAC = (2 / QEP_ELECT_MAX) *（2^{24}）。

11.2.8.17. 0x0120 ABS_POS_COMP

默认值：0x00000000			ABS 位置补偿寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	ABS_POS_COMP Abosolute Position Compensation，ABS 位置补偿值，与外接的绝对式编码器有关。 数据类型为 24 位有符号整型数。

11.2.8.18. 0x0124 ABS_MAX_POS

默认值：0x00000000			ABS 最大位置寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	ABS_MAX_POS Abosolute Maximum Position，ABS 最大位置值，与外接的绝对式编码器有关。 数据类型为 24 位无符号整型数。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.19. 0x0128 ABS_ELECT_MAX

默认值：0x00000000			ABS 最大电角度寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	ABS_ELECT_MAX Absolute Maximum Electrical Angle，ABS 最大电角度值，与外接的绝对式编码器有关。 数据类型为 24 位无符号整型数。

11.2.8.20. 0x012C ABS_ELECT_FAC

默认值：0x00000000			ABS 电角度转换系数寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	ABS_ELECT_FAC Absolute Electrical Angle Factor，ABS 电角度转换系数。 数据类型为 24 位无符号定点数 Q24，计算方式为：ABS_ELECT_FAC = (2 / ABS_ELECT_MAX) * （2^24）

11.2.8.21. 0x0130 ABS_DEANG_COMP

默认值：0x00000000			ABS 延迟角度补偿寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	ABS_DEANG_COMP Abosolute Delay Angle Compensation，ABS 延迟角度补偿值。 数据类型为 1 位有符号整型数。

11.2.8.22. 0x0138 THETA0

默认值：0x00000000			THETA0 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	THETA0 THETA0，Mode0 和 Mdde1 工作模式下的给定电角度 Theta。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THETA0 寄存器
位域	类型	默认值	描述
			数据类型为 16 位有符号定点数 Q15。

11.2.8.23. 0x0140 UDM0

默认值：0x00000000			UDM0 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	UDM0 UDM0，Mode0 工作模式下 D 轴电压设置。 数据类型为 16 位有符号定点数 Q15。

11.2.8.24. 0x0144 UQM0

默认值：0x00000000			UQM0 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	UQM0 UQM0，Mode0 工作模式下 Q 轴电压设置。 数据类型为 16 位有符号定点数 Q15。

11.2.8.25. 0x0148 ID_REF

2.

默认值：0x00000000			ID 参考寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	ID_REF ID_REF，Mode1/2 工作模式下 D 轴参考电流设置。 数据类型为 16 位有符号定点数 Q15。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.26. 0x014C IQ_REF

默认值：0x00000000			IQ 参考寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	IQ_REF IQ_REF，Mode1/2 工作模式下 Q 轴参考电流设置。 数据类型为 16 位有符号定点数 Q15。

11.2.8.27. 0x0160 DPID_KP

默认值：0x00000000			D 轴 PID 的比例系数寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	DPID_KP D Axis PID Kp，D 轴 PID 比例系数 Kp。 数据类型为 16 位有符号定点数 Q15。

11.2.8.28. 0x0164 DPID_KI

默认值：0x00000000			D 轴 PID 的积分系数寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	DPID_KI D Axis PID Ki，D 轴 PID 积分系数 Ki。 数据类型为 16 位有符号定点数 Q15。

11.2.8.29. 0x0168 DPID_UMAX

默认值：0x00000000			D 轴 PID 最大限值寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	DPID_UMAX D Axis Maximum Voltage，D 轴 PID 的最大输出值。 数据类型为 16 位有符号定点数 Q15。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.30. 0x016C DPID_UMIN

默认值：0x00000000			D 轴 PID 最小限值寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	DPID_UMAX D Axis Minimum Voltage，D 轴 PID 的最小输出值。 数据类型为 16 位有符号定点数 Q15。

11.2.8.31. 0x0170 DPID_COMP

默认值：0x00000000			D 轴补偿寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	DPID_COMP D Axis Compensation，D 轴 PID 补偿值。 数据类型为 16 位有符号定点数 Q15。

11.2.8.32. 0x0180 QPID_KP

默认值：0x00000000			Q 轴 PID 的比例系数寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	QPID_KP Q Axis PID Kp，Q 轴 PID 比例系数 Kp。 数据类型为 16 位有符号定点数 Q15。

11.2.8.33. 0x0184 QPID_KI

默认值：0x00000000			Q 轴 PID 的积分系数寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	QPID_KI Q Axis PID Ki，Q 轴 PID 积分系数 Ki。 数据类型为 16 位有符号定点数 Q15。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.34. 0x0188 QPID_UMAX

默认值：0x00000000			Q 轴 PID 最大限值寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	QPID_UMAX Q Axis Maximum Voltage，Q 轴 PID 的最大输出值。 数据类型为 16 位有符号定点数 Q15。

11.2.8.35. 0x018C QPID_UMIN

默认值：0x00000000			Q 轴 PID 最小限值寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	QPID_UMAX Q Axis Minimum Voltage，Q 轴 PID 的最小输出值。 数据类型为 16 位有符号定点数 Q15。

11.2.8.36. 0x0194 QPID_COMP

默认值：0x00000000			Q 轴补偿寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	QPID_COMP Q Axis Compensation，Q 轴 PID 补偿值。 数据类型为 16 位有符号定点数 Q15。

11.2.8.37. 0x0198 INTG_SEP_ERR

默认值：0x00000000			积分分离值寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	INTG_SEP_ERR Intgrate Separate Error，积分分离值，需设置为正数。 数据类型为 16 位有符号定点数 Q15。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.38. 0x01A0 DT_LP_FLT

默认值：0x00000000			死区补偿低通滤波寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	DT_LP_FLT Deadtime Lowpass Filter Factor，死区补偿低通滤波系数。 数据类型为 16 位有符号定点数 Q15，符号位固定为 0。

11.2.8.39. 0x01A4 DT_COMP_DAT

默认值：0x00000000			死区补偿数据寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	DT_COMP_DAT Deadtime Compensation Data，死区补偿数据。 数据类型为 16 位有符号定点数 Q15，符号位固定为 0。

11.2.8.40. 0x01B0 PWM_TIMCOST

默认值：0x00000000			PWM 时间常数寄存器
位域	类型	默认值	描述
31:20	–	–	–
19:0	R/W	0x0	PWM_TIMCOST PWM Time Constant，PWM 时间常数。 数据类型为 20 位无符号定点数 Q15，5-bit 整数 + 15-bit 小数。

11.2.8.41. 0x01B4 PWM_PRD

默认值：0x00000000			PWM 周期寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	PWM_PRD PWM Period，PWM 周期值。 数据类型为 16-bit 无符号整型数。

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.42. 0x01B8 MAXDUTY

默认值：0x00000000			最大占空比寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	MAXDUTY Maximum Duty，PWM 最大占空比。 数据类型为 16–bit 无符号整型数。

11.2.8.43. 0x01BC MINDUTY

默认值：0x00000000			最小占空比寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	MINDUTY Minimum Duty，PWM 最小占空比。 数据类型为 16–bit 无符号整型数。

11.2.8.44. 0x01C0 QEP_SPDMCOFF

默认值：0x00000000			QEP 测速因子寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	QEP_SPDMCOFF QEP Speed Measure Coefficient，QEP 测速系数。 数据类型 24 位无符号定点数 Q15，9–bit 整数位 + 15–bit 小数位。

11.2.8.45. 0x01C4 QEP_MAX_DPOS

默认值：0x00000000			QEP 最大位置差寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	QEP_MAX_DPOS QEP Maximum Delta Position，QEP 最大位置差值。 数据类型为 24 位无符号整型数。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.46. 0x01C8 ABS_SPDMCOFF

默认值：0x00000000			QEP 测速因子寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	ABS_SPDMCOFF ABS Speed Measure Coefficient，ABS 测速系数。 数据类型 24 位无符号定点数 Q15，9–bit 整数位 + 15–bit 小数位。

11.2.8.47. 0x01CC ABS_MAX_DPOS

默认值：0x00000000			ABS 最大位置差寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	ABS_MAX_DPOS ABS Maximum Delta Position，ABS 最大位置差值。 数据类型为 24 位无符号整型数。

11.2.8.48. 0x01D0 SPD_CFG

默认值：0x00000000			测速控制寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W	0x0	SPD_DEL_NUM Speed Delta Number，选择计算速度或脉冲数的时间间隔。 假设硬件电流环触发频率为 10 KHz，若这里配置为 4，则表示（4+1）* 100 us 内计算转速。
15:13	–	–	–
12	R/W	0x0	SPD_RPT_SEL Speed Report Select，速度报告类型选择。 • 0x0：寄存器 SPD_OUT 报告数据为转速值 • 0x1：寄存器 SPD_OUT 报告数据为位置差值
11:0	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.49. 0x01D4 SPD_DIR_TH

默认值：0x00000000			测速方向阈值寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	SPD_DIR_TH Speed Direction Threshold，测速方向阈值，用于检测测速的旋转方向。 数据类型为 24 位无符号整型数。

11.2.8.50. 0x01D8 DZCP_ALPHA

默认值：0x00000000			死区补偿 Alpha 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	DZCP_ALPHA Deadzone Compensation Alpha，死区补偿 Ualpha 值，这里只有在软件死区模式有效。 数据类型为 16 位有符号定点数 Q15。

11.2.8.51. 0x01DC DZCP_BETA

默认值：0x00000000			死区补偿 Beta 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	DZCP_BETA Deadzone Compensation Beta，死区补偿 UBeta 值，这里只有在软件死区模式有效。 数据类型为 16 位有符号定点数 Q15。

11.2.8.52. 0x0200 SPD_OUT

默认值：0x00000000			速度测量结果寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	SPD_OUT

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			速度测量结果寄存器
位域	类型	默认值	描述
			Speed Output，速度测试输出，在 SPD_RPT_SEL = 0 的情况下，输出结果单位为 rpm。 数据类型为 16–bit 有符号整型数，正数表示正向，负数表示反向。

11.2.8.53. 0x0204 ELECT_OUT

默认值：0x00000000			电角度输出寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	ELECT_OUT ElectTheta_Pulse，每个电周期对应的机械角（脉冲个数）。 数据类型为 24–bit 无符号整型数。

11.2.8.54. 0x020C POS_RAW

默认值：0x00000000			原始位置数据寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	POS_RAW Raw Position，原始位置数据。 数据类型为 24–bit 无符号整型数。

11.2.8.55. 0x0300 NODA_DIU

默认值：0x00000000			Node A DIU 寄存器
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x0	NODA_DIU DIU of Node A，节点 A 的 DIU 数据寄存器。 DIU 数据为 ADC 读取的 U 相电流数据，数据类型为无符号 12–bit 整型数。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.56. 0x0304 NODA_DIV

默认值：0x00000000			Node A DIV 寄存器
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x0	NODA_DIV DIV of Node A，节点 A 的 DIV 数据寄存器。 DIV 数据为 ADC 读取的 V 相电流数据，数据类型为无符号 12–bit 整型数。

11.2.8.57. 0x0308 NODB_PDIU

默认值：0x00000000			Node B PDIU 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	NODB_PDIU PDIU of Node B，节点 B 的 PDIU 数据寄存器。 PDIU 数据为输入 Clark 变换的 U 相电流数据，数据类型为有符号 Q1。

11.2.8.58. 0x030C NODB_PDIV

默认值：0x00000000			Node B PDIV 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	NODB_PDIV PDIV of Node B，节点 B 的 PDIV 数据寄存器。 PDIV 数据为输入 Clark 变换的 V 相电流数据，数据类型为有符号 Q15。

11.2.8.59. 0x0310 NODC_IA

默认值：0x00000000			Node C IA 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	NODC_IA Ialpha of Node C，节点 C 的 Ialpha 数据寄存器。 Ialpha 数据为 Clarke 变换输出的 Ialpha，数据类型为有符号 Q15。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.60. 0x0314 NODC_IB

默认值：0x00000000			Node C IB 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	NODC_IB Ibeta of Node C，节点 C 的 Ibeta 数据寄存器。 Ibeta 数据为 Clarke 变换输出的 Ibeta，数据类型为有符号 Q15。

11.2.8.61. 0x0318 NODD_ID

默认值：0x00000000			Node D ID 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	NODD_ID Id of Node D，节点 D 的 Id 数据寄存器。 Id 数据为 Park 变换输出的 Id，数据类型为有符号 Q15。

11.2.8.62. 0x031C NODD_IQ

默认值：0x00000000			Node D IQ 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	NODD_IQ Iq of Node D，节点 D 的 Iq 数据寄存器。 Iq 数据为 Park 变换输出的 Iq，数据类型为有符号 Q15。

11.2.8.63. 0x0320 NODE_UD

默认值：0x00000000			Node E UD 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	NODE_UD Ud of Node E，节点 D 的 Ud 数据寄存器。 Ud 数据为 D 轴 PID 输出的 Ud，数据类型为有符号 Q15。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.64. 0x0324 NODE_UQ

默认值：0x00000000			Node E UQ 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	NODE_UQ Uq of Node E，节点 D 的 Uq 数据寄存器。 Uq 数据为 Q 轴 PID 输出的 Uq，数据类型为有符号 Q15。

11.2.8.65. 0x0328 NODF_UA

默认值：0x00000000			Node F UA 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	NODF_UA Ua of Node F，节点 F 的 Ua 数据寄存器。 Ua 数据为反 Park 变换输出的 Ua，数据类型为有符号 Q15。

11.2.8.66. 0x032C NODF_UB

默认值：0x00000000			Node F UB 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	NODF_UB Ub of Node F，节点 F 的 Ub 数据寄存器。Ub 数据为反 Park 变换输出的 Ub，数据类型为有符号 Q15。

11.2.8.67. 0x0330 NODG_TD0

默认值：0x00000000			Node G TD0 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	NODG_TD0 TD0 of Node G，节点 G 的 TD0 数据寄存器。 TD0 数据为 SVPWM 输出的占空比 TD0，数据类型为无符号 16 位整数。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.8.68. 0x0334 NODG_TD1

默认值：0x00000000			Node G TD1 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	NODG_TD1 TD1 of Node G，节点 G 的 TD1 数据寄存器。 TD1 数据为 SVPWM 输出的占空比 TD1，数据类型为无符号 16 位整数。

11.2.8.69. 0x0338 NODG_TD2

默认值：0x00000000			Node G TD2 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	NODG_TD2 TD2 of Node G，节点 G 的 TD2 数据寄存器。 TD2 数据为 SVPWM 输出的占空比 TD2，数据类型为无符号 16 位整数。

11.2.8.70. 0x0FFC HCL_VER

默认值：0x00000100			HCL 模块版本寄存器
位域	类型	默认值	描述
31:0	R	0x0000_0100	版本寄存器 V1.0

11.3. CORDIC

CORDIC 数学算术加速模块能够对 Sine、Cosine 等数学计算函数进行加速。对于需要大量数学算术的应用，CORDIC 加速模块能够释放 CPU 更多的资源。

11.3.1. 特性说明

- 支持 Sin、Cos、Arctan、Atan2、Phase、Modulus、Square root、Sinh、Cosh 和 Atanh
- 支持结果直接读取无需轮询或中断

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.2. 功能描述

11.3.2.1. CORDIC 函数列表

CORDIC 数学加速模块主要支持下表的数学函数，其中参数 1 和参数 2 为函数的输入参数，结果 1 和结果 2 为函数输出的计算结果，部分函数可以输出两个结果，可以减小冗余的计算。

表 11–7 CORDIC 函数列表

Function	参数 1	参数 2	结果 1	结果 2
Cos 余弦	角度 θ	模 A	A × cos θ	A × sin θ
Sin 正弦	角度 θ	模 A	A × sin θ	A × cos θ
Phase 相位	x	y	Arctan (y ÷ x)	$\sqrt{x^2+y^2}$
Mod 求模	x	y	$\sqrt{x^2+y^2}$	Arctan (y ÷ x)
Arctan 反正切	x	–	Arctan (x)	–
Cosh 双曲余弦	x	–	Cosh (2 × x) ÷ 2	–
Sinh 双曲正弦	x	–	Sinh (2 × x) ÷ 2	–
Atanh 双曲反正切	x	–	Atanh (2 × x) ÷ 2	–
Square root 开方	a	–	$\sqrt{a}$	–
Atan2	x	y	Atanh (y,x)	$\sqrt{x^2+y^2}$

11.3.2.2. Cosine 函数

Cosine 函数的输入输出参数如下表：

表 11–8 Cosine 函数的输入输出参数

参数	数据格式	描述	范围
参数 1	16 位定点数 Q15	角度 θ（弧度，除 π）	[–1, 0.999969482]
参数 2	16 位定点数 Q15	模 A	[0, 0.999969482]
结果 1	16 位定点数 Q15	A × cos (θ × π)	[–0.999969482, 0.999969482]
结果 2	16 位定点数 Q15	A × sin (θ × π)	[–0.999969482, 0.999969482]

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.2.3. Sine 函数

Sine 函数的输入输出参数如下表：

表 11–9 Sine 函数的输入输出参数

参数	数据格式	描述	范围
参数 1	16 位定点数 Q15	角度 θ（弧度，除 π）	[–1, 0.999969482]
参数 2	16 位定点数 Q15	模 A	[0, 0.999969482]
结果 1	16 位定点数 Q15	A × sin(θ × π)	[–0.999969482, 0.999969482]
结果 2	16 位定点数 Q15	A × cos(θ × π)	[–0.999969482, 0.999969482]

11.3.2.4. Phase 函数

Phase 函数的输入输出参数如下表：

表 11–10 Phase 函数的输入输出参数

参数	数据格式	描述	范围
参数 1	16 位定点数 Q15	x	[–1, 0.999969482]
参数 2	16 位定点数 Q15	y	[–1, 0.999969482]
结果 1	16 位定点数 Q15	arctan(y/x)（弧度，除 π）	[–0.5, 0.5]
结果 2	16 位定点数 Q15	$sqrt(x^2 + y^2)$	[0, 0.999969482]

11.3.2.5. Mod 函数

Mod 函数的输入输出参数如下表：

表 11–11 Mod 函数的输入输出参数

参数	数据格式	描述	范围
参数 1	16 位定点数 Q15	x	[–1, 0.999969482]
参数 2	16 位定点数 Q15	y	[–1, 0.999969482]
结果 1	16 位定点数 Q15	$sqrt(x^2 + y^2)$	[0, 0.999969482]
结果 2	16 位定点数 Q15	arctan(y/x)（弧度，除 π）	[–0.5, 0.5]

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.2.6. Arctan 函数

Arctan 函数的输入输出参数如下表：

表 11–12 Arctan 函数的输入输出参数

参数	数据格式	描述	范围
参数 1	16 位定点数 Q15	x	[–1, 0. 999969482]
参数 2	16 位定点数 Q15	–	–
结果 1	16 位定点数 Q15	arctan(128 × x)（弧度，除 π）	[–0.5, 0.5]
结果 2	–	–	–

为了统一输入参数的格式，Arctan 函数输入参数为 x，采用 Q15 的格式，范围为[–1, 0.999969482]，Arctan 实施的运算为 Arctan(128 × x)。以计算 64 的反正切值为例，输入参数 x = 64 / 128 = 0.5（128 为正切值的最大值），只要将 x = 0.5 转换成 Q15 格式写入输入参数 1 的寄存器即可。

11.3.2.7. Atan2 函数

Atan2 函数的输入输出参数如下表：

表 11–13 Atan2 函数的输入输出参数

参数	数据格式	描述	范围
参数 1	16 位定点数 Q15	x	[–1, 0.999969482]
参数 2	16 位定点数 Q15	y	[–1, 0.999969482]
结果 1	16 位定点数 Q15	atan2(y ÷ x)（弧度，除 π）	[–1, 0.999969482]
结果 2	16 位定点数 Q15	$sqrt(x^2 + y^2)$	[0, 0.999969482]

11.3.2.8. Sinh 函数

Sinh 函数的输入输出参数如下表：

表 11–14 Sinh 函数的输入输出参数

参数	数据格式	描述	范围
参数 1	16 位定点数 Q15	x	[–0.559, 0.559]
参数 2	–	–	–
结果 1	16 位定点数 Q15	sinh(2 × x) / 2	[–0.683, 0.683]
结果 2	16 位定点数 Q15	cosh(2 × x) / 2	[0.5, 0.846]

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.2.9. Cosh 函数

Cosh 函数的输入输出参数如下表：

表 11–15 Cosh 函数的输入输出参数

参数	数据格式	描述	范围
参数 1	16 位定点数 Q15	x	[–0.559, 0.559]
参数 2	–	–	–
结果 1	16 位定点数 Q15	cosh(2 × x) / 2	[0.5, 0.846]
结果 2	16 位定点数 Q15	sinh(2 × x) / 2	[–0.683, 0.683]

11.3.2.10. Atanh 函数

Atanh 函数的输入输出参数如下表：

表 11–16 Atanh 函数的输入输出参数

参数	数据格式	描述	范围
参数 1	16 位定点数 Q15	x	[–0.403, 0.403]
参数 2	–	–	–
结果 1	16 位定点数 Q15	Atanh(2 × x) / 2	[–0.559, 0.559]
结果 2	–	–	–

11.3.2.11. Square Root 函数

Square Root 函数的输入输出参数如下表：

表 11–17 Square Root 函数的输入输出参数

参数	数据格式	描述	范围
参数 1	16 位定点数 Q15	a	[0.027, 0.75]
参数 2	–	–	–
结果 1	16 位定点数 Q15	sqrt(a)	[0.164, 0.866]
结果 2	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.2.12. 输入输出格式

CORDIC 模块的函数的输入输出均为定点格式 Q1.15 (Q15)。Q1.15 定点格式，代表 1 bit 的符号位，15 bits 的小数位，数值表示范围是 –1 ~ $1–2^{–15}$。

- 如只需一个输入参数，只需配置寄存器 COR_IN1 即可。
- 如需两个输入参数，需先配置寄存器 IN_PARA2，再配置寄存器 IN_PARA1。

  当输出包含两个结果，则寄存器 OUT_RES1 为输出结果 1，OUT_RES2 为输出结果 2。

11.3.2.13. CORDIC 操作

软件进行 CORDIC 的操作步骤如下：

1. 在 COR_CFG 寄存器中，选择功能函数以及迭代次数。
2. 若需两个输入参数的，则先写入 IN_PARA2，再写入 IN_PARA1（写入 IN_PARA1 后自动触发一次 CORDIC 的计算）。
3. 软件可以直接读取结果寄存器，无需读取 CORDIC 的工作状态。

11.3.2.14. 中断

CORIDC 模块返回的结果支持使用中断的方式读取，当 CORDIC 模块计算完成，产生中断，通知 CPU 读取结果。

11.3.2.15. HCL 优先

使能硬件电流环 HCL 模块工作后，会调用 CORDIC 模块进行硬件计算。由于 HCL 模块调用 CORDIC 优先级则最高，系统会优先保证 HCL 的调用。

- 若软件调用 CORDIC 计算正在进行，且同时 HCL 的调用请求出现，则软件调用 CORDIC 计算的请求会被中断。当 HCL 的 CORDIC 计算完成，则重新进行刚才中断的软件调用 CORDIC 计算。
- 若 HCL 正在进行 CORDIC 计算，此时软件调用的 CORDIC 计算则需等待 HCL 的 CORDIC 计算完成后才进行。

11.3.3. 寄存器列表

表 11–18 CORDIC 寄存器列表

偏移	缩写	寄存器名称	章节
0x0000	COR_CTL	CORDIC 控制寄存器	0x0000 COR_CTL
0x0004	COR_STS	CORDIC 状态寄存器	0x0004 COR_STS
0x0008	COR_INT_EN	CORDIC 中断使能寄存器	0x0008 COR_INT_EN
0x000C	COR_CFG	CORDIC 配置寄存器	0x000C COR_CFG
0x0010	COR_IN1	CORDIC 输入参数 1 寄存器	0x0010 COR_IN1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–18 CORDIC 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x0014	COR_IN2	CORDIC 输入参数 2 寄存器	0x0014 COR_IN2
0x0030	COR_OUT1	CORDIC 输出结果 1 寄存器	0x0030 COR_OUT1
0x0034	COR_OUT2	CORDIC 输出结果 2 寄存器	0x0034 COR_OUT2
0x0FFC	COR_VER	CORDIC 模块版本寄存器	0x0FFC COR_VER

11.3.4. 寄存器描述

11.3.4.1. 0x0000 COR_CTL

默认值：0x00000000			CORDIC 控制寄存器
位域	类型	默认值	描述
31:2	–	–	–
1	R/WAC	0x0	COR_FSM_CLR CORDIC FSM Clear，CORDIC 状态清除，回到 IDLE 状态。 • 0x0：无操作 • 0x1：进行 FSM 状态清除，FSM 回到 IDLE 状态
0	–	–	–

11.3.4.2. 0x0004 COR_STS

默认值：0x00000000			CORDIC 状态寄存器
位域	类型	默认值	描述
31:8	–	–	–
7:4	R	0x0	COR_FSM CORDIC FSM，CORDIC FSM 状态信息，用于 Debug。
3:1	–	–	–
0	R/WAC	0x0	RDY_FLG Result Ready Flag，计算结果完成标志。 • 0x0：没有新的计算结果输出 • 0x1：已完成计算，产生新的计算结果

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.4.3. 0x0008 COR_INT_EN

默认值：0x00000000			CORDIC 中断使能寄存器
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	RDY_IEN Result Ready Interrup Enable，计算结果完成中断使能。 • 0x0：未使能 • 0x1：使能

11.3.4.4. 0x000C COR_CFG

默认值：0x00010700			CORDIC 配置寄存器
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x1	RD_AUTO_CLR Read Result Auto Clear Result Ready Flag，读取计算结果自动清除 RDY_FLG。 • 0x0：不自动清除标志位 RDY_FLG，需要软件清除 • 0x1：自动清除标志位 RDY_FLG
15:11	–	–	–
10:8	R/W	0x7	NM_ITER Number of iterations，迭代次数。 • 0x0：3 • 0x1：6 • 0x2：9 • 0x3：12 • 0x4：15 • 0x5：18 • 0x6：21 • 0x7：24
7:4	–	–	–
3:0	R/W	0x0	FUNC_SEL Function Select，函数选择。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00010700			CORDIC 配置寄存器
位域	类型	默认值	描述
			• 0x0：Cosine 余弦函数 • 0x1：Sine 正弦函数 • 0x2：Phase 相位函数 • 0x3：Modulus 模函数 • 0x4：Arctangent 反正切函数 • 0x5：Cosh 双曲正弦函数 • 0x6：Sinh 双曲余弦函数 • 0x7：Atanh 双曲反正切函数 • 0x8：Square Root 开方函数 • 0x9：Arctan2 • 0xa：Modulus 模函数 • others：Reserved

11.3.4.5. 0x0010 COR_IN1

默认值：0x00000000			CORDIC 输入参数 1 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	IN_PARA1 Input Parameter 1，输入参数 1，软件写入参数 1 后，将自动触发 CORDIC 模块进行一次算术计算。

11.3.4.6. 0x0014 COR_IN2

默认值：0x00007FFF			CORDIC 输入参数 2 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x7FFF	IN_PARA2 input Parameter 2，输入参数 2。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.4.7. 0x0030 COR_OUT1

默认值：0x00000000			CORDIC 输出结果 1 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R	0x0	OUT_RES1 Output Result 1，输出结果 1

11.3.4.8. 0x0034 COR_OUT2

默认值：0x00000000			CORDIC 输出结果 2 寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R	0x0	OUT_RES2 Output Result 2，输出结果 2。

11.3.4.9. 0x0FFC COR_VER

默认值：0x00000100			CORDIC 模块版本寄存器
位域	类型	默认值	描述
31:0	R	0x00000100	版本寄存器 V1.0

11.4. Sigma Delta Filter Module (SDFM)

SDFM，全称 Sigma Delta Filter Module，用于对 1-bit Sigma-Delta 调制的信号进行低通数字处理，进而还原真实信号。常见的比如隔离式 ADC，需要通过 SDFM 进行低通滤波还原获得数字信号，提供给 MCU 进行信号处理。

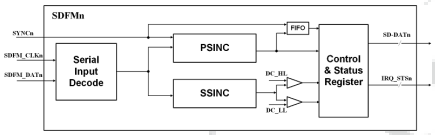
11.4.1. 特性说明

- 外部输入信号 SDIN_DATn、SDIN_CLKn（ n = 0/1/2/3 ）
- 对输入信号支持 3 种解码模式
- 每个 SDFM 模块内部包含两路滤波器：
  - PSINC：解析的数据用于用户算法计算
  - SSINC：解析的数据用于内部比较，产生触发信号，触发 EPWM 输出保护
- PSINC 支持 OSR 配置 (1~256)，滤波类型配置 (Sinc1/ Sinc2/ Sinc3)

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- PSINC 输出为 16 bits/ 32 bits
- SSINC 支持 OSR 配置 (1~32)，滤波类型配置 (Sinc1/ Sinc2/ Sinc3)
- SSINC 支持高低双阈值比较
- 支持 FIFO 模式（64 x 32–bit）

11.4.2. 原理框图



- Serial Input Decode 模块：用于解析串行数据。
- PSINC 滤波器模块：即 Primary Sinc Filter，主滤波器用于串行数据的数字处理。
- SSINC 滤波器模块：即 Secondary Sinc Filter，次滤波器用于快速比较，产生比较信号。
- SYNCn 信号来自 EPWM 的同步信号。

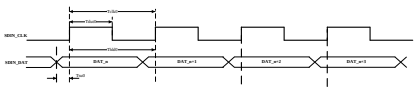
11.4.3. 功能描述

11.4.3.1. 串行输入解码

SDFM 支持 3 种串行输入解析方式，可以根据外部连接器件，配置寄存器以适配对应器件的工作模式。

Mode0

Mode0 支持的串行输入信号时序如下，SDIN_CLK 的每个上升沿进行一次 SDIN_DAT 的数据读取，SDIN_CLK 的频率与 SDIN_DAT 的速率一致。



Mode0 的输入时序要求如下表所示：

- SYSCLK 典型值设置为 200 MHz。
- TSYSCLK 为 SYSCLK 的周期。

表 11–19 Mode0 的输入时序要求

参数	描述	MIN	TYP	MAX	UNIT
Tclk0	Mode0 的输入时钟频率	40	–	256 * TSYSCLK	ns
Tdut0	Mode0 的输入时钟的高占空比	10	–	Tclk0 – 10	ns
Tsu0	Mode0 的数据建立时间	5	–	–	ns

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

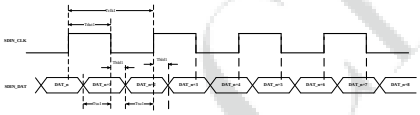
表 11–19 Mode0 的输入时序要求 (续)

参数	描述	MIN	TYP	MAX	UNIT
Thld0	Mode0 的数据保持时间	5	–	–	ns

Mode1

Mode1 支持的串行输入信号时序如下图所示

- SDIN_CLK 的上升沿或下降沿均进行一次 SDIN_DAT 的数据读取。
- SDIN_CLK 的频率是 SDIN_DAT 的速率的 1/2 倍。



Mode1 的输入时序要求如下表所示：

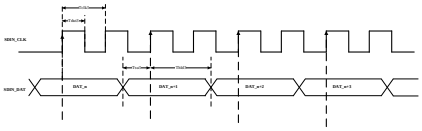
表 11–20 Mode1 的输入时序要求

参数	描述	MIN	TYP	MAX	UNIT
Tclk1	Mode1 的输入时钟频率	80	–	256 * TSYSCLK	ns
Tdut1	Mode1 的输入时钟的高占空比	10	–	Tclk0 – 10	ns
Tsu1	Mode1 的数据建立时间	5	–	–	ns
Thld1	Mode1 的数据保持时间	5	–	–	ns

Mode2

Mode2 支持的串行输入信号时序如下图所示：

- SDIN_CLK 的每隔一个上升沿进行一次的 SDIN_DAT 的数据读取。
- SDIN_CLK 的频率是 SDIN_DAT 的速率的 2 倍。



Mode2 的输入时序要求如下表所示：

表 11–21 Mode2 的输入时序要求

参数	描述	MIN	TYP	MAX	UNIT
Tclk2	Mode2 的输入时钟频率	40	–	256 * TSYSCLK	ns
Tdut2	Mode2 的输入时钟的高占空比	10	–	Tclk2 – 5	ns
Tsu2	Mode2 的数据建立时间	5	–	–	ns

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–21 Mode2 的输入时序要求 (续)

参数	描述	MIN	TYP	MAX	UNIT
Thld2	Mode2 的数据保持时间	5	–	–	ns

11.4.3.2. SINC 滤波器

SDFM 内置下列两套 SINC 滤波器，即 PSINC 和 SSINC：

- PSINC，Primary SINC 滤波器，用于精确数据计算
- SSINC，Secondary SINC 滤波器，用于数据比较

SINC 滤波器实现的功能框图如下：

- N：SINC 滤波器阶数，可通过寄存器配置为 1/2/3
- OSR：过采样率，可通过寄存器配置
- PSINC：配置 N = 1/2/3，OSR = 1/2/3/…/256
- SSINC：配置 N = 1/2/3，OSR = 1/2/3/…/32

滤波延迟

SINC 滤波器的延迟时间的计算公式如下：

T_latency = (N * OSR) / R_mod

- N：SINC 滤波器阶数，可通过寄存器配置为 1/2/3
- OSR：过采样率，可通过寄存器配置
- R_mod：串行输入调制数据的速率

假设 SINC 滤波器的阶数 N = 3，过采样率 OSR = 128，输入信号的速率为 20 MHz，则 T_lantency = 19.2 us，表示 SINC 滤波器的输出延迟为 19.2 us。

11.4.3.2.1. PSINC 输出

PSINC 输入输出具有以下特点：

- 低电平输入代表 –1
- 高电平输入代表 +1
- 采用互补的二进制格式

下表展示了 SINC1/ 2/ 3 在不同 OSR 模式下滤波器计算过程中的数据范围，其中：

- 输出最大的是 SINC3 滤波器和 OSR = 256 的情况下，需要 25 bits 的有符号整型数，数据范围是 -2^{24} ~ $+2^{24}$ 。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

OSR	SINC1	SINC2	SINC3
x	–x ~ x	$-x^2 \sim x^2$	$-x^3 \sim x^3$
4	–4 ~ 4	–16 ~ 16	–64 ~ 64
8	–8 ~ 8	–64 ~ 64	–512 ~ 512
16	–16 ~ 16	–256 ~ 256	–4096 ~ 4096
32	–32 ~ 32	–1024 ~ 1024	–32768 ~ 32768
64	–64 ~ 64	–4096 ~ 4096	–262144 ~ 262144
128	–128 ~ 128	–16384 ~ 16384	–2097152 ~ 2097152
256	–256 ~ 256	–65536 ~ 65536	–16777216 ~ 16777216

PSINC 的输出支持配置以下输出场景：

- 32–bit 输出：无需对过程结果数据进行任何操作，因为 32–bit 位宽完全满足过程数据最大 25–bit 的需求。
- 16–bit 输出：由于过程数据输出的范围可能超过 16–bit 可表示的范围，即超过 -2^{15}~$(2^{15}-1)$，所以需要对过程数据进行右移，从而保证输出结果有效。推荐的数据右移配置如下表所示：

OSR	SINC1	SINC2	SINC3
1~31	0	0	0
32~40	0	0	1
41~50	0	0	2
51~63	0	0	3
64~80	0	0	4
81~101	0	0	5
102~127	0	0	6
128~161	0	0	7
162~181	0	0	8
182~203	0	1	8
204~255	0	1	9
256	0	2	9

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.4.3.2.2. PSINC 同步

SDFM 模块的 PSINC 滤波器支持同步信号。当同步信号生效，SINC 滤波器重新开始进行计算。同步机制，可以保证两个或多个 SDFM 的 PSINC 同步开始计算，达到数据处理的时刻对齐。

基于 SINC 的工作原理，在 SINC 使能开始工作的时刻以及同步信号生效的时刻，SINC 输出存在若干个不正确的数据点。具体如下：

- SINC1（N=1）滤波器，任何时刻都无错误数据输出。
- SINC2（N=2）滤波器，输出的起始存在第一个数据点错误。
- SINC3（N=3）滤波器，输出的起始存在前两个数据点错误。

由于 SDFM 输出数据时，会自动丢弃起始的错误数据点，因此在上述 N=2 和 N=3 的情况下，输出延迟会相应的增加所丢弃的数据点的转换时间。

11.4.3.2.3. SSINC 输出

SSINC 输出具有以下特点：

- 低输入代表 0
- 高输入代表 1
- 采用 16–bit 无符号数据表示

下表展示了 SINC1/ 2/ 3 在不同 OSR 模式下滤波器计算过程中的数据范围：

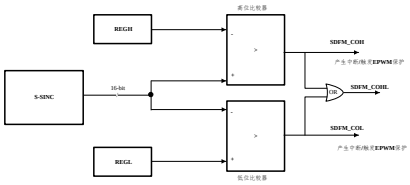
OSR	SINC1	SINC2	SINC3
x	0 ~ x	0 ~ x^2	0 ~ x^3
4	0 ~ 4	0 ~ 16	0 ~ 64
8	0 ~ 8	0 ~ 64	0 ~ 512
16	0 ~ 16	0 ~ 256	0 ~ 4096
32	0 ~ 32	0 ~ 1024	0 ~ 32768

11.4.3.2.4. SSINC 高低阈值比较

SSINC 的输出可以进行高低阈值的比较，高低阈值可以通过寄存器设置。如下图所所示：

- 对于高位比较器：
  - 当 SSINC 滤波器的输出结果大于高阈值 HLT 时，高位比较器的输出信号 COMP_H 则为高电平。
  - 当 SSINC 滤波器的输出结果低于高阈值 HLT 时，高位比较器的输出信号 COMP_H 则为低电平。
- 对于低位比较器：
  - 当 SSINC 滤波器的输出结果小于低阈值 LLT 时，低位比较器的输出信号 COMP_L 则为高电平。
  - 当 SSINC 滤波器的输出结果高于低阈值 LLT 时，低位比较器的输出信号 COMP_L 则为低电平。
- 输出信号 COMP_H 和 COMP_L 可以作为触发 EPWM 保护的信号或者产生中断的信号。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



如需监控电压，可分别设置高低阈值 HLT 和 LLT，对输入电压进行过压以及欠压检测。

11.4.3.3. 中断信号

SDFM 支持中断，对应有以下的中断源：

- COMP_L_FLG：低阈值状态标记，表示 SSINC 滤波器的输出值小于低阈值。
- COMP_H_FLG：高阈值状态标记，表示 SSINC 滤波器的输出值大于高阈值。
- MOD_FAIL_FLG：调制器异常状态标记，表示在默认的无时钟异常阈值时间内，SDIN_CLK 不再翻转。

  无时钟异常阈值可通过 SDIN_CLK_THR 配置，默认值为 64，单位为 SYSCLK。

  调制器异常状态标记属于异常状态。
- DAT_DONE_FLG：数据完成中断状态标记，表示 PSINC 完成一次数据生成。

  此状态可以通过写 1 清 0。
- FIFO_FLG：FIFO 状态标记，指示 FIFO 接收到有效数据（即 FIFO 的数据多于阈值 FIFO_RXTH）时产生的标记，此时也会相应的产生 FIFO_DRQ 信号。
- FIFO_OF_FLG：FIFO 出现上溢出状态标记。
- FIFO_EMPTY_FLG：FIFO 空状态标记。

11.4.3.4. FIFO 模式

SDFM 模块支持 FIFO 模式，内置 64 * 32–bit FIFO，支持 DMA 传输。用户可通过寄存器配置 FIFO 模式：

- 配置 FIFO 的阈值 FIFO_RXTH：当 FIFO 数据大于 FIFO_RXTH 则产生中断状态 FLG，此中断状态告知 CPU 进行数据的读取。
- 在 FIFO 模式下，如使能 SYNC 功能，则只有在 FIFO 检测到 SYNC 同步信号后，才开始进行存入数据。如未使能 SYNC 功能，则只要滤波器输出有效数据，即存入 FIFO。

  在使能了 SYNC 功能后，可以选择是否在 FIFO 数据达到阈值时，清除 FIFO 数据，默认不清除，保持当前采集到的数据。

11.4.4. 寄存器列表

表 11–22 地址映射

模块名	基地址	地址空间
GLB	GB（SDFM_BASE）	64 B

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–22 地址映射 (续)

模块名	基地址	地址空间
SDFM0	SD0（SDFM_BASE + 0x40）	64 B
SDFM1	SD1（SDFM_BASE + 0x80）	64 B
SDFM2	SD2（SDFM_BASE + 0xC0）	64 B
SDFM3	SD3（SDFM_BASE + 0x100）	64 B

表 11–23 SDFM 寄存器列表

偏移	缩写	寄存器名称	章节
GLB 寄存器			
0x0000	GLB_EN	全局使能寄存器	0x0000 GLB_EN
0x0004	GLB_IRQ_STS	全局中断状态寄存器	0x0004 GLB_IRQ_STS
SDFM 寄存器			
0x0000	SDFM_FLG	SDFM 标志寄存器	SDn + 0x00 SDFM_FLG
0x0004	SDFM_INT_EN	SDFM 中断使能寄存器	SDn + 0x04 SDFM_INT_EN
0x0008	SDFM_CTL	SDFM 控制寄存器	SDn + 0x08 SDFM_CTL
0x000C	PSINC_OUT	PSINC 输出寄存器	SDn + 0x0C PSINC_OUT
0x0010	PSINC_SET	PSINC 设置寄存器	SDn + 0x10 PSINC_SET
0x0014	SSINC_TH	SSINC 比较阈值寄存器	SDn + 0x14 SSINC_TH
0x0018	SSINC_SET	SSINC 设置寄存器	SDn + 0x18 SSINC_SET
0x001C	SD_DAT	SINC 滤波数据寄存器	SDn + 0x1C SD_DAT
0x0020	FIFO_CTL	FIFO 控制寄存器	SDn + 0x20 FIFO_CTL
0x0028	FIFO_DAT	FIFO 数据寄存器	SDn + 0x28 FIFO_DAT
版本寄存器			
0xFFC	VERSION	SDFM 模块的版本寄存器	0x0FFC SDFM_VER

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.4.5. 寄存器描述

11.4.5.1. 地址映射

SDFM 模块最多支持 4 套 SDFM 接口，即 SDFM0/1/2/3，对应的寄存器地址映射关系如下。GLB 模块为对 SDFM0/1/2/3 的全局控制。

模块名	基地址	地址空间
GLB	GB (SDFM_BASE)	64 B
SDFM0	SD0 (SDFM_BASE + 0x40)	64 B
SDFM1	SD1 (SDFM_BASE + 0x80)	64 B
SDFM2	SD2 (SDFM_BASE + 0xC0)	64 B
SDFM3	SD3 (SDFM_BASE + 0x100)	64 B

11.4.5.2. 0x0000 GLB_EN

默认值：0x00000000			全局使能寄存器
位域	类型	默认值	描述
31:4	–	–	–
3	R/W	0x0	SDFM3_EN SDFM3 Enable，SDFM3 使能。 • 0x0：未使能 • 0x1：使能
2	R/W	0x0	SDFM2_EN SDFM2 Enable，SDFM2 使能。 • 0x0：未使能 • 0x1：使能
1	R/W	0x0	SDFM1_EN SDFM1 Enable，SDFM1 使能。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	SDFM0_EN SDFM0 Enable，SDFM0 使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			全局使能寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能

11.4.5.3. 0x0004 GLB_IRQ_STS

默认值：0x00000000			全局中断状态寄存器
位域	类型	默认值	描述
31:4	–	–	–
3	R/W	0x0	SDFM3_IRQ_STS SDFM3 IRQ Status，SDFM3 的中断状态。 • 0x0：无中断状态产生 • 0x1：出现中断状态
2	R/W	0x0	SDFM2_IRQ_STS SDFM2 IRQ Status，SDFM2 的中断状态。 • 0x0：无中断状态产生 • 0x1：出现中断状态
1	R/W	0x0	SDFM1_IRQ_STS SDFM1 IRQ Status，SDFM1 的中断状态。 • 0x0：无中断状态产生 • 0x1：出现中断状态
0	R/W	0x0	SDFM0_IRQ_STS SDFM0 IRQ Status，SDFM0 的中断状态。 • 0x0：无中断状态产生 • 0x1：出现中断状态

11.4.5.4. SDn + 0x00 SDFM_FLG

默认值：0x00000000			SDFM 标志寄存器
位域	类型	默认值	描述
31:7	–	–	–
6	R/W1C	0x0	FIFO_EMPTY_FLG FIFO Empty Flag，FIFO 空状态标记。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SDFM 标志寄存器
位域	类型	默认值	描述
			• 0x0：无状态标记 • 0x1：存在状态标记
5	R/W1C	0x0	FIFO_OF_FLG FIFO Overflow Flag，FIFO 上溢出标记 • 0x0：无状态标记 • 0x1：存在溢出状态标记
4	R/W1C	0x0	FIFO_FLG FIFO Flag，FIFO 状态标记，指示 FIFO 收到的数据大于阈值 FIFO_RXTH。 • 0x0：无状态标记 • 0x1：存在状态标记
3	R/W1C	0x0	DAT_DONE_FLG Data Done Flag，数据转换完成标记。 • 0x0：无新数据产生 • 0x1：PSINC 产生了一次新的数据
2	R/W1C	0x0	MOD_FAIL_FLG Modulator Fail Flag，调制器错误标记。 • 0x0：无异常发生 • 0x1：出现异常，SDIN_CLK 输入异常
1	R/W1C	0x0	COMP_L_FLG Low Comparator Flag，低位比较器的状态标记。 • 0x0：无状态产生 • 0x1：产生标记，表示 SSINC 输出数据小于低阈值 LLT
0	R/W1C	0x0	COMP_H_FLG High Comparator Flag，高位比较器的状态标记。 • 0x0：无状态产生 • 0x1：产生标记，表示 SSINC 输出数据大于高阈值 HLT

11.4.5.5. SDn + 0x04 SDFM_INT_EN

默认值：0x00000000			SDFM 中断使能寄存器
位域	类型	默认值	描述
31:7	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SDFM 中断使能寄存器
位域	类型	默认值	描述
6	R/W	0x0	FIFO_EMPTY_INT_EN FIFO Empty Interrupt Enable，FIFO 空中断状态使能。 • 0x0：未使能 • 0x1：使能
5	R/W	0x0	FIFO_OF_INT_EN FIFO Overflow Interrupt Enable，FIFO 上溢出中断状态使能。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	FIFO_INT_EN FIFO Interrupt Enable，FIFO 中断状态使能。 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	DAT_DONE_INT_EN Data Done Interrupt Enable，数据转换完成中断状态使能。 • 0x0：未使能 • 0x1：使能
2	R/W	0x0	MOD_FAIL_INT_EN Modulator Fail Interrupt Enable，调制器错误中断状态使能。 • 0x0：未使能 • 0x1：使能
1	R/W	0x0	COMP_L_INT_EN Low Comparator Flag Interrupt Enable，低位比较器中断状态使能。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	COMP_H_INT_EN High Comparator Flag Interrupt Enable，高位比较器中断状态使能。 • 0x0：未使能 • 0x1：使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.4.5.6. SDn + 0x08 SDFM_CTL

默认值：0x00004000			SDFM 控制寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:8	R/W	0x40	SDIN_CLK_THR，Clock Threshold，无时钟异常阈值。
7:5	–	–	–
4	R/W	0x0	SDIN_CLK_CAP，CLK 异常检测方式选择，默认值即可，无需设置。
3	R/W	0x0	SDIN_DAT_INV Data Input Invert，串行输入数据 DAT 进行反相。 • 0x0：无操作 • 0x1：SDIN_DAT 反相
2	R/W	0x0	SDIN_CLK_INV Clock Input Invert，串行输入时钟 CLK 进行反相。 • 0x0：无操作 • 0x1：SDIN_CLK 反相
1:0	R/W	0x0	SDIN_MOD Serial Data Input Mode Set，串行数据输入模式设置。 • 0x0：Mode0 • 0x1：Mode1 • 0x2：reserved • 0x3：Mode2

11.4.5.7. SDn + 0x0C PSINC_OUT

默认值：0x00000000			PSINC 输出寄存器
位域	类型	默认值	描述
31:6	–	–	–
5:1	R/W	0x0	DAT_OUT_SHIFT Data Shift Control，输出数据右移位数控制。 • 0x0：无右移 • 0x1：右移 1 位 • 0x2：右移 2 位 • …

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PSINC 输出寄存器
位域	类型	默认值	描述
			• 0x9：右移 9 位 • others：右移 9 位
0	R/W	0x0	DAT_OUT_WDTH Data Output Width，数据输出位宽。 • 0x0：输出 16–bit 数据 • 0x1：输出 32–bit 数据

11.4.5.8. SDn + 0x10 PSINC_SET

默认值：0x00000000			PSINC 设置寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:12	R/W	0x0	SYNC_SRC_SEL PSINC Filter Synchronous Source Select，PSINC 滤波器同步信号源选择。 • 0x0：EPWM0_SDFM_SYNC • 0x1：EPWM1_SDFM_SYNC • 0x2：EPWM2_SDFM_SYNC • … • 0xB：EPWM11_SDFM_SYNC • others：Reserved
11	R/W	0x0	PSINC_SYNC_EN PSINC Filter Synchronous Enable，PSINC 滤波器同步使能。 • 0x0：未使能 • 0x1：使能
10:9	R/W	0x0	PSINC_TYP PSINC Filter Type Set，PSINC 滤波器类型设置。 • 0x0/0x1：SINC1 • 0x2：SINC2 • 0x3: SINC3
8	R/W	0x0	PFEN PSINC Filter Enable，PSINC 滤波器使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PSINC 设置寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
7:0	R/W	0x0	POSR PSINC Filter Oversampling Ratio，PSINC 滤波器过采样率。 • 0x0：过采样率为 1 倍 • 0x1：过采样率为 2 倍 • 0x2：过采样率为 3 倍 • … • 0xFF：过采样率为 256 倍

11.4.5.9. SDn + 0x14 SSINC_TH

默认值：0x00000000			SSINC 比较阈值寄存器
位域	类型	默认值	描述
31:16	R/W	0x0	LLT Low-level Threshold，SSINC 低位比较阈值。
15:0	R/W	0x0	HLT High-level Threshold，SSINC 高位比较阈值。

11.4.5.10. SDn + 0x18 SSINC_SET

默认值：0x00000000			SSINC 设置寄存器
位域	类型	默认值	描述
31:8	–	–	–
7:6	R/W	0x0	SSINC_TYP SSINC Filter Type Set，SSINC 滤波器类型设置。 • 0x0/0x1：SINC1 • 0x2：SINC2 • 0x3: SINC3
5	R/W	0x0	SFEN SSINC Filter Enable，SSINC 滤波器使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SSINC 设置寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
4:0	R/W	0x0	SOSR SSINC Filter Oversampling Ratio，SSINC 滤波器过采样率。 • 0x0：过采样率为 1 倍 • 0x1：过采样率为 2 倍 • 0x2：过采样率为 3 倍 • … • 0x1F：过采样率为 32 倍

11.4.5.11. SDn + 0x1C SD_DAT

默认值：0x00000000			PSINC 设置寄存器
位域	类型	默认值	描述
31:16	R/W	0x0	HDAT16 High 16–bit Data，高 16–bit 数据，在使能 PSINC 输出位宽为 32–bit 模式下，此域生效。
15:0	R/W	0x0	LDAT16 Low 16–bit Data，低 16–bit 数据，在使能 PSINC 输出位宽为 16–bit 模式下，只需读取 LDAT16 即可。

11.4.5.12. SDn + 0x20 FIFO_CTL

默认值：0x00000000			FIFO 控制寄存器
位域	类型	默认值	描述
31:14	–	–	–
13:8	R/W	0x0	FIFO_RXTH FIFO Receive Threshold，FIFO 接收数据的阈值设置（单位 32 bits），当 FIFO 接收到的数据多于阈值 FIFO_RXTH 时，硬件产生 FIFO_FLG 中断状态。若同时 DMA 使能位 DMA_EN = 1，则产生 DMA 请求。
7:5	–	–	–
4	R/W	0x0	DMA_EN DMA Enable，DMA 使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			FIFO 控制寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
3	R/W	0x0	FIFO_SYNC_CLR FIFO SYNC Clear，在 FIFO_WAIT_SYNC = 1 的情况下，此位选择是否在 FIFO 达到阈值时清除 FIFO 数据。 • 0x0：未使能，保持原有数据 • 0x1：使能，覆盖原有数据
2	R/W	0x0	FIFO_WAIT_SYNC FIFO Wait for SYNC，FIFO 等待 SYNC 信号，仅当 SYNC 信号出现后，FIFO 才开始进行存入数据。 • 0x0：未使能 • 0x1：使能
1	R/W1AC	0x0	FIFO_FLUSH FIFO Flush，擦除 FIFO，写 1 擦除 FIFO 数据，完成后自动清 0。
0	R/W	0x0	FIFO_EN FIFO Enable，FIFO 使能。 • 0x0：未使能 • 0x1：使能

11.4.5.13. SDn + 0x28 FIFO_DAT

默认值：0x00000000			FIFO 数据寄存器
位域	类型	默认值	描述
31:0	R	0x0	FIFO_DAT FIFO Data，FIFO 数据，通过读取此寄存器可获得存取的数据。

11.4.5.14. 0x0FFC SDFM_VER

默认值：0x00000100			SDFM 模块版本寄存器
位域	类型	默认值	描述
31:0	R	0x0000_0100	版本寄存器 V1.0

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.5. T–Format/ A–Format Absolute Encoder Interface (TA_IF)

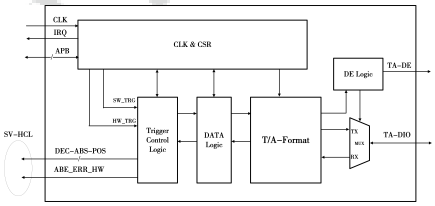
T–Format / A–Format Absolute Encoder Interface (TA–AEI)，简称 TA_IF，即 TA 绝对值编码器接口，主要用作 Master，控制 T–Format/ A–Format 接口的绝对值编码器。Tamgawa 的编码器接口格式对应为 T–Format，Nikon 编码器接口格式对应为 A–Format。

TA_IF 通过特定的通信协议和信号线，将编码器测量到的物理量（如位置和角度）转换为数字信号传输给控制器。控制器接收到信号后，按照既定的规则进行解析，从而得到准确的测量值。

11.5.1. 特性说明

- 支持 T–Format 和 A–Format（A–Format 只支持点对点模式）。
- 波特率支持 2.5 Mbps/ 4 Mbps/ 6.6 Mbps/ 8 Mbps/ 16 Mbps。
- 支持编码器绝对值位置数据解码。

11.5.2. 原理框图



外部接口说明如下：

- TA–DE：用于驱动外部的 RS485 芯片，自动切换 Dirver 和 Reception 状态。
- TA–DIO：输入输出数据信号。

11.5.3. 实时控制外设互联图

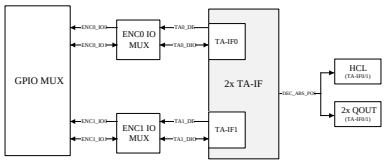


图 11–42 TA_IF 实时控制外设互联

TA_IF 输入输出管脚

如图 11–42 : TA_IF 实时控制外设互联所示，TA_IF 的输入输出管脚信号 TA_DE 和 TA_DIO 复用 ENC_IO_MUX 模块，需通过 SYS_CFG 配置寄存器 ENCODER_CFG 进行选择。其中对应关系为：

- ENC_IO0 对应 TA_DE。
- ENC_IO1 对应 TA_DIO。
- ENC_IO2 无对应 TA_IF 模块的信号，无需使用。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

TA_IF 位置数据

如图 11–42 : TA_IF 实时控制外设互联所示，TA_IF 的解析所得的位置数据，可以传输到 HCL 以及 QOUT 模块，分别用于硬件电流环的电角度计算和 QOUT 的任意分频输出。

11.5.4. 功能描述

TA 绝对值编码器接口支持下列模式和功能：

- T–Format 和 A–Format 接口。

  > **注：**
  >
  > A–Format 只支持点对点模式。

  关于两个接口及其命令的详细描述，可查看 T–Format 接口和 A–Format 接口。

- 中断功能：即出现命令超时、接收数据超时和命令完成均会产生中断信号。

  关于各个中断触发状态的详细描述，可查看中断。

- 输入信号滤波：对于接收的信号，支持硬件的滤波，用于滤除硬件电路的噪声，滤波精度支持 4.1 ns，对应的采样时钟为 240 MHz。

- T–Format 和 A–Format 接口时序控制：可配置 T2、T3、T4、T5、T9 寄存器参数实现时序控制。

  关于详细的时序控制配置说明，可查看时序控制。

- 碰撞检测：软件或硬件触发模式均适用。

  通过寄存器 TX_COL_DET_EN 使能发送碰撞检测，此时会在 Tcol 时间内检测从机是否正在进行发送数据。若检测到从机正在发送数据，则主机终止此次发送命令的请求，将状态位 TX_ERR 置 1。

- 硬件触发模式：用于自动获取绝对值编码器的位置数据。通过配置 HW_TRG_EN 位，使能硬件自动触发模式。发送的命令有独立的寄存器配置。

  关于详细描述，可查看 硬件触发模式。

11.5.4.1. T–Format 接口

T–Format 的特性和功能说明如下：

- 支持 2.5 Mbps 的典型速率，Jitter ± 100 ns。

  用户可以通过 Common 寄存器 中的 BCLK_SW_CFG 字段配置所需的其它速率。

- T–Format 编码器命令包括以下类型：
  - 位置信息获取
  - EEPROM 读
  - EEPROM 写

- T–Format 编码器命令包含以下 T–Format 域：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- CF
- SF
- DFn
- CRC
- ADF
- EDF

T-Format 域长度为 10-bit/Field，包含起始位和截止位。

11.5.4.1.1. T-Format 命令

TA_IF 支持 T-Format 编码器的命令，主要包括位置信息获取、EEPROM 读和 EEPROM 写三种类型的命令。

T-Format 的域长度为 10-bit/Field，包含起始位和截止位。

11.5.4.1.1.1. T-Format Read

T-Format Read 用于读取位置信息，其过程如下：

- CF：Control Field，由 Master 首先发出，编码器随后发出相同的 CF 域。
- SF：Status Field。
- DF0/1/2…/7：Data Field，Data Field 的长度取决于 CF 域的 DataID 命令。
- CRC：校验域，由编码器发出。

Data ID 对应的 Data Field 情况如下表所示。

表 11-24 Data Field

Data ID	DF0	DF1	DF2	DF3	DF4	DF5	DF6	DF7
Data ID 0	ABS0	ABS1	ABS2	NA	NA	NA	NA	NA
Data ID 1	ABM0	ABM1	ABM2	NA	NA	NA	NA	NA
Data ID 2	ENID	NA	NA	NA	NA	NA	NA	NA
Data ID 3	ABS0	ABS1	ABS2	ENID	ABM0	ABM1	ABM2	ALMC
Data ID 7	ABS0	ABS1	ABS2	NA	NA	NA	NA	NA
Data ID 8	ABS0	ABS1	ABS2	NA	NA	NA	NA	NA
Data ID C	ABS0	ABS1	ABS2	NA	NA	NA	NA	NA

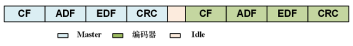
Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

注：

- ABS0/1/2：表示单圈数据，ABS2 为最高 8 位，ABS0 为最低 8 位。
- ABM0/1/2：表示多圈数据，ABM2 为最高 8 位，ABM0 为最低 8 位。
- ENID：表示 ID。
- ALMC：表示 Encoder 错误。
- NA：表示无此域。

11.5.4.1.1.2. T-Format Write EEPROM

T-Format Write EEPROM 的过程如下：



- CF：Control Field，由 Master 首先发出，编码器随后发出相同的 CF 域。
- ADF：Address Field，由 Master 首先发出，编码器随后发出相同的 ADF 域。
- EDF：EEPROM Field，由 Master 首先发出需要写入的内容，编码器随后发出写入了编码器的内容。
- CRC：校验域，在命令的结尾由 Master 和编码器发出。

11.5.4.1.1.3. T-Format Read EEPROM

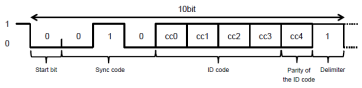
T-Format Read EEPROM 的过程如下：

- CF：Control Field，由 Master 首先发出，编码器随后发出相同的 CF 域。
- ADF：Address Field，由 Master 首先发出指示需要读取的 EEPROM 地址，编码器随后发出相同的 ADF 域。
- EDF：EEPROM Field，Master 无需发出，编码器发出所指向地址的内容。
- CRC：校验域，在命令的结尾由 Master 和编码器发出。

11.5.4.1.2. T-Format 域

11.5.4.1.2.1. CF

Command Field (CF) 组成结构如下：



在发送和接收的过程均涉及，CF 由以下部分组成：

- Start bit：1'b0，固定值。
- Sync code：3’b010，固定值。
- ID Code：4-bit，发送时可通过寄存器配置，接收时解析接收数据并存入 TSTS 寄存器。

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

• ID Code 奇偶校验位：1-bit，发送时硬件自动根据 Code 判断填入，接收时解析接收数据并存入 TSTS 寄存器。

• Delimiter：1'b1，固定值。

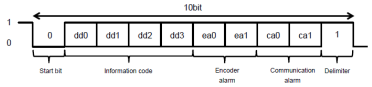
ID Code 一般对应如下指令表。不同型号的编码器可能不一致，如有需要，参考所用的编码器规格说明。

表 11-25 指令表

–	–	Code				Parity
命令	**Data ID**	**cc0**	**cc1**	**cc2**	**cc3**	**cc4**
读数据命令	Data ID 0	0	0	0	0	0
读数据命令	Data ID 1	1	0	0	0	1
读数据命令	Data ID 2	0	1	0	0	1
读数据命令	Data ID 3	1	1	0	0	0
写 EEPROM 命令	Data ID 6	0	1	1	0	0
读 EEPROM 命令	Data ID D	1	0	1	1	1
复位命令	Data ID 7	1	1	1	0	1
复位命令	Data ID 8	0	0	0	1	1
复位命令	Data ID C	0	0	1	1	0

11.5.4.1.2.2. SF

SF 组成结构如下：



SF，Status Field 为在主机发出获取位置数据命令后，编码器第一个返回的域值，由以下几部分组成：

• Start bit：1'b0，固定值。

• Information code：4-bit，解析接收数据并存入 TSTS 寄存器。

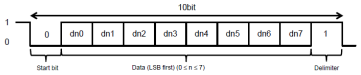
• Encoder alarm：2-bit，解析接收数据并存入 TSTS 寄存器。

• Communication alarm：2-bit，解析接收数据并存入 TSTS 寄存器。

• Delimiter：1'b1，固定值。

11.5.4.1.2.3. DFn

DFn 组成结构如下：



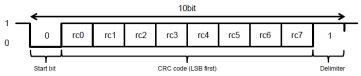
Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

DFn，Data Field 为接收的数据域，最多接收 8x 数据域，由以下部分组成：

- Start bit：1'b0，固定值。
- Data：8–bit，解析接收的数据并依次存入 RX_DAT0/ 1 寄存器中。
- Delimiter：1'b1，固定值。

11.5.4.1.2.4. CRC

CRC 组成结构如下：



CRC，校验域，是发送或接收的结束域。发送时，CRC 由硬件自动生成，接收时则保存在 TSTS 寄存器中。CRC 校验域由以下的部分组成：

- Start bit：1'b0，固定值。
- CRC code：8–bit，CRC code 生成的多项式是 X^8+1，需要计算 CRC 二进制序列为所有 field 的数据（除去起始位和截止位）。
- Delimiter：1'b1，固定值。

11.5.4.1.2.5. ADF

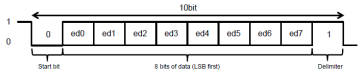
ADF 组成结构如下：

ADF，地址域，表示需要操作的 EEPROM 的地址，ADF 域由以下的部分组成：

- Start bit：1'b0，固定值。
- Address：7–bit，EEPROM 地址。
- BUSY：1–bit，1'b1 表示 EEPROM 繁忙，未能操作 EEPROM。
- Delimiter：1'b1，固定值。

11.5.4.1.2.6. EDF

EDF 组成结构如下：



EDF，EEPROM Data 域，表示 EEPROM 的数据，EDF 域由以下的部分组成：

- Start bit：1'b0，固定值。
- data：8–bit，EEPROM 的数据。
- Delimiter：1'b1，固定值。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.4.2. A-Format 接口

A-Format 的特性和功能说明如下：

- 支持 2.5 Mbps/ 4 Mbps/ 6.6 Mbps/ 8 Mbps/ 16Mbps。

  用户可以通过 Common 寄存器 中的 BCLK_SW_CFG 字段配置所需的其它速率。

- A-Format 编码器命令包括以下类型：
  - 位置/ 状态信息获取
  - EEPROM 读
  - EEPROM 写
- A-Format 编码器命令包含以下 A-Format 域：
  - CDF
  - MDF
  - IF
  - DF0/ 1/ 2
  - RX_CRC_ERR

  A-Format 的域长度为 18-bit/Field，包含起始位和截止位。

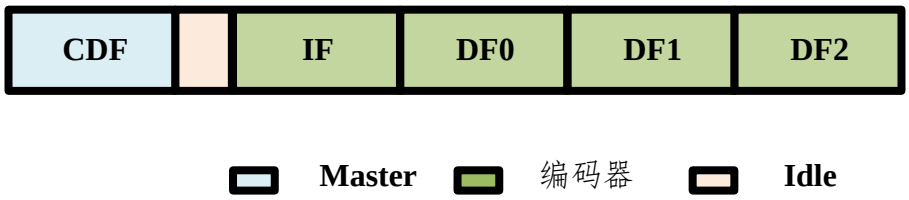
11.5.4.2.1. A-Format 命令

TA_IF 模块支持 A-Format 编码器的命令，主要包括位置/ 状态信息获取以及 EEPROM 的读写两种类型的命令。

A-Format 的域长度为 18-bit/Field，包含起始位和截止位。

11.5.4.2.1.1. A-Format Read

A-Format Read 格式的命令可以用于读取编码器的位置信息、温度信息命令以及其它命令（如 Clear、Set 地址等），格式如下：



- CDF：Command Data Field，命令数据域。
- IF：Information Field，信息域。
- DF0/ 1/ 2：Data Field0/ 1/ 2，数据域 0/ 1/ 2。

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.4.2.1.2. A–Format Write EEPROM

A–Format Write EEPROM 可以用于写 EEPROM，此命令发送 4 个 Command 域，需要保证 Command 之间插入 Delay 时间，格式如下:

- CDF：Command Data Field，命令数据域。
- MDF0/ 1/ 2：Memory Data Field0/ 1/ 2。
- IF：Infromation Field，信息域。
- DF0/ 1：Data Field0/ 1，数据域 0/ 1。

11.5.4.2.1.3. A–Format Read EEPROM

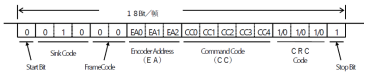
A–Format Read EEPROM 可以用于读 EEPROM，此命令发送 2 个 Command 域，需要保证 Command 之间插入 Delay 时间，格式如下:

- CDF：Command Data Field，命令数据域。
- MDF2：Memory Data Field2。
- IF：Infromation Field，信息域。
- DF0/ 1：Data Field0/ 1，数据域 0/ 1。

11.5.4.2.2. A–Format 域

11.5.4.2.2.1. CDF

CDF 组成结构如下：



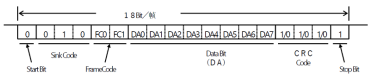
CDF，Command Data Field，只在发送过程涉及，由以下组成：

- Start bit：1'b0，固定值。
- Sink code：3’b010，固定值。
- Frame Code：2–bit，CDF 对应 2’b00。
- Encoder Address：3–bit，编码器的地址。
- Comand Code：5–bit，命令代码。
- CRC code：3–bit，CRC 校验码，生成多项式为 X^3+X+1，计算范围除了 Start Bit、Stop Bit 和 Sink Code 以外的所有 bit，这里需要硬件自动计算生成。
- Delimiter：1'b1，固定值。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.4.2.2.2. MDF

MDF 组成结构如下：



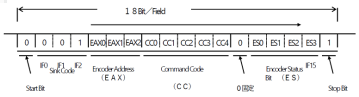
MDF0/ 1/ 2，Memory Data Field 0/ 1/ 2，只在发送过程涉及，由以下组成：

- Start bit：1'b0，固定值。
- Sink code：3’b010，固定值。
- Frame Code：2–bit，MDF0 对应 2’b01，MDF1 对应 2’b10，MDF2 对应 2’b11。
- Data bit：8–bit，数据位。
- CRC code：3–bit，CRC 校验码，生成多项式为 X^3+X+1，计算范围除了 Start Bit、Stop Bit 和 Sink Code 以外的所有 bit，这里需要硬件自动生成。
- Delimiter：1'b1，固定值。

11.5.4.2.2.3. IF

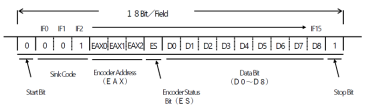
IF 只在接收过程涉及，其格式与 CDF 命令有关。

当 CDF 为 CDF0~CDF20，适用以下的格式：



- Start bit：1'b0，固定值。
- Sink code：3’b100，固定值。
- Encoder Address：3–bit，接收的编码器地址应该与发送的编码器地址一致，不一致则产生错误状态。
- Command Code：5–bit，接收的 Command Code 应该与发送的 一致，不一致则产生错误状态。
- Encoder Status：4–bit。
- Delimiter：1'b1，固定值。

当 CDF 为 CDF21/ 22，适用以下的格式：



- Start bit：1'b0，固定值。
- Sink code：3’b100，固定值。
- EAX：3–bit。
- ES：1–bit，状态位，ES = ES0 + ES1 + ES2 + ES3。

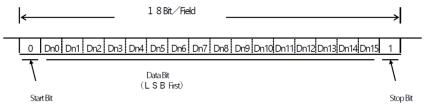
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

• Data bit：9–bit，数据位。

• Delimiter：1'b1，固定值。

11.5.4.2.2.4. DF0/ 1/ 2

DF0/ 1/ 2 组成结构如下：



DF0/ 1/ 2，Data Field 0/ 1/ 2，只在接收过程涉及，DF 的数量与 CDF 有关，由以下组成：

• Start bit：1'b0，固定值。

• Data bit：16–bit，数据位。

• Delimiter：1'b1，固定值。

11.5.4.2.2.5. RX_CRC_ERR

对于接收到的编码器的数据，包含了 8 bits CRC 码，CRC 码的生成多项式为 $X^{8}+X^{4}+X^{3}+X^{2}+1$，计算的范围为所有接收的 Field，除去起始位和截止位的数据。 以下是 3 field 的 CRC 计算示例：

表 11–26 CRC 计算举例

IF	DF0	DF1
00111110 00000011	00000000 11101111	11011111 00110101

对于 RX 数据域的 CRC，支持对该 CRC 码的验证，如果 CRC 码不正确，则在 RX_ASTS 寄存器中相应的 BIT 位指示校验不正确。

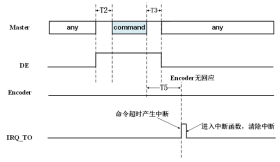
11.5.4.3. 中断

TA_IF 支持中断模式，在出现命令超时、接收数据超时和命令完成均会产生中断信号。各个中断状态的详细描述如下所示。

如需在对应的中断状态处产生中断，需先设置 IRQ_EN = 1，使能中断功能。

• 命令超时产生中断状态：

  命令超时产生中断状态，属于异常状态，不进行位置数据的解析。

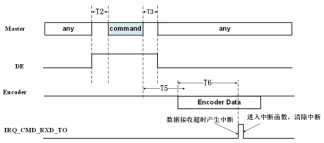


• 数据接收超时产生中断状态：

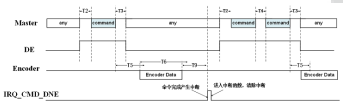
  数据接收超时产生中断状态表示在 T6 所配置的时间内未完成指定接收数量的数据域，属于异常状态，不进行位置数据的解析。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

数据接收超时图示：



• 命令完成产生中断状态：



11.5.4.4. 时序控制

T–Format 和 A–Format 的时序控制，均可以通过 T2、T3、T4、T5、T9 寄存器进行控制。

T2 寄存器：控制 Master 在发送 Command 的时候，DE 信号的时间提前量

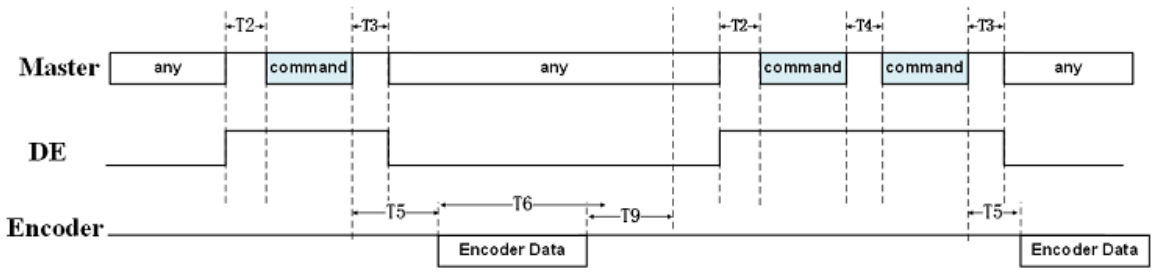
T3 寄存器：控制 Master 在结束发送 Command，DE 信号的时间延迟量

T4 寄存器：控制在发送 Command 的过程中，Command 之间的时间间隔量，此寄存器对于 T–Format 无效。

T5 寄存器：用于设置判定编码器返回数据超时的时间量

T6 寄存器：用于设置判定接收数据超时的时间量

T9 寄存器：用于设置在完成接收编码器的数据后，允许 Master 发送下次 Command 的时间量



11.5.4.5. 硬件触发模式

TA_IF 支持硬件自动触发模式，用于自动获取绝对值编码器的位置数据。通过配置寄存器 HW_TRG_EN 位，可以使能硬件自动触发模式，而发送的命令有独立的寄存器配置。

硬件触发模式下，只进行单圈位置数据获取 (24 bits)，对应的 T–Format 和 A–Format 的格式和位置数据解析如下：

行为类型	T–Format	A–Format
发送的命令	CF CF 必须为获取单圈数据的命令。data ID = 0x0/ 0x1/ 0x7/ 0x8/ 0xC	CDF CDF 必须为获取单圈数据的命令。CC = 0x1/ 0x2
接收的数据	CF + SF + DF0 + DF1 + DF2 + CRC 24 bits 单圈数据。	接收 IF + DF0 + DF1 24 bits 单圈数据 + 8 bits CRC。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

注：

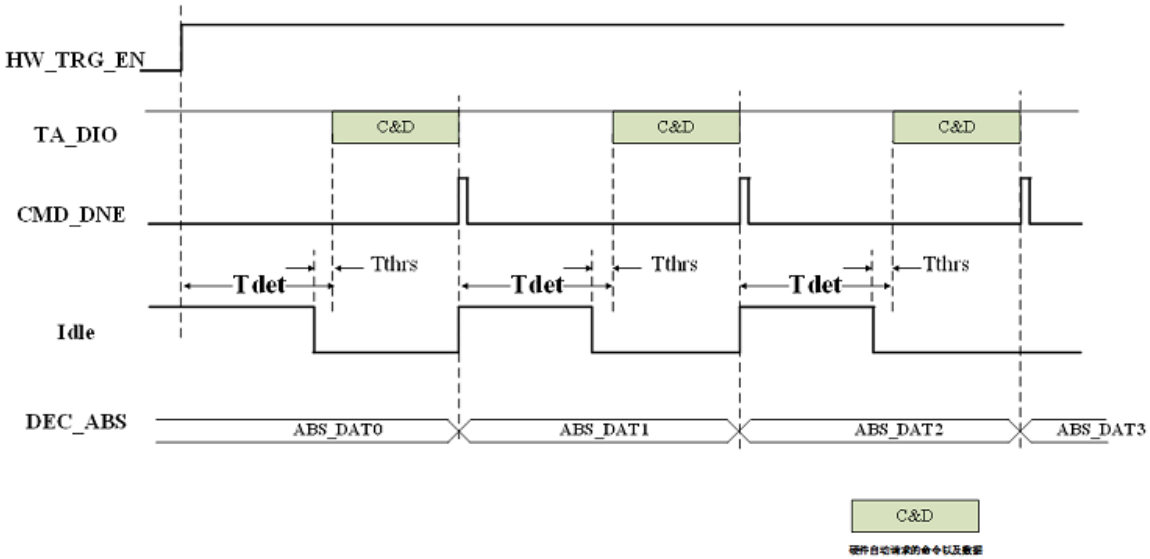
关于发送的命和接收的数据中相关的域和命令说明，可参考：

- A–Format 接口
- T–Format 接口

硬件触发获取的数据锁存在 ABS 寄存器中，与软件触发命令接收的数据分开。硬件触发和软件触发模式下接收数据的状态也是分开指示的。

使能硬件自动触发后，TA–AEI 会进行接口 Idle 状态的检测：

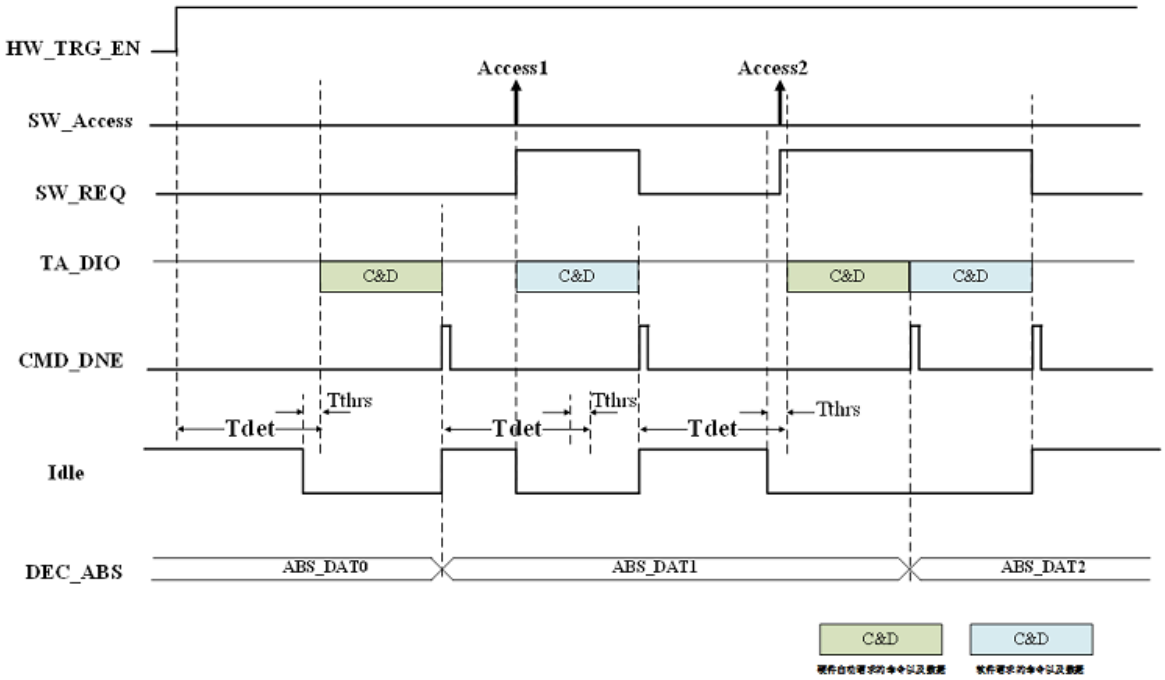
- 如果在 Tdet 内未有新的软件触发命令，则进行一次硬件触发命令。硬件触发命令完成后，则更新 ABS 的解析位置数据，同时检测是否有新的软件触发命令，如若没有，则再一次触发硬件命令，如此一直重复，具体参照如下冲突检测图示。



- 若出现软件触发命令，则根据软件触发命令到达的时刻，决定软件触发命令执行的时刻。如以下硬件模式图示所示：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 第一次软件触发命令 Access1 到达时刻在 Idle 检测时间 Tdet 内，并且未达到保护时间 Tthrs 区间，则执行 Access1 的软件触发命令，Idle 状态清 0。
- 如软件触发命令在 Tthrs 区间，例如图中的 Access2 软件触发命令，此时不执行软件触发读命令。在硬件触发命令执行完后，才执行 Access2 的软件触发命令。Tthrs 区间，相当于是对硬件触发命令的保护区间。



11.5.5. 寄存器列表

表 11–27 Common 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x0000	COM_CTL	公用控制 （Common Control）	0x0000 COM_CTL
0x0004	CMD_EXC	–	0x0004 CMD_EXC
0x0008	IRQIF_STS	中断状态 （Interrupt Status）接口状态 （Interface Status）	0x0008 IRQ_STS
0x000C	DEC_ABS	绝对编码器单圈数据 （Decode Absolute Single Turn Data）	0x000C DEC_ABS
0x0010	BCLK	–	0x0010 BCLK

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.5.1. T–Format 寄存器列表

/>

表 11–28 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x0040	TX_ADF	发送地址数据配置（Transmission Address Data Setting）	0x0040 TX_ADF
0x0044	TX_EDF	发送 EEPROM 数据配置（Transmission EEPROM Data Setting）	0x0044 TX_EDF
0x0048	TX_CTL	发送控制（Transmission Configuration）	0x0048 TX_CTL
0x004C	TX_CTL_HWT	硬件发送控制（Hardware Transmission Configuration）	0x004C TX_CTL_HWT
0x0050	RX_DAT0	接收数据 0（Received Data 0）	0x0050 RX_DAT0
0x0054	RX_DAT1	接收数据 1（Received Data 1）	0x0054 RX_DAT1
0x0058	RX_TSTS	T–Format 接收状态（Received Status）	0x0058 RX_TSTS
0x005C	RX_TSTS_HWT	硬件 Format 接收状态（Hardware Received Status）	0x005C RX_TSTS_HWT

11.5.5.2. A–Format 寄存器列表

表 11–29 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x0080	TX_DATA	发送数据（Transmission Data）	0x0080 TX_DATA
0x0084	TX_CDF_HWT	硬件发送 CDF（Transmission CDF Hardware）	0x0084 TX_CDF_HWT
0x0088	RX_D0	接收数据 0（Recieve Data 0）	0x0088 RX_D0

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–29 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x008C	RX_D1	接收数据 1（Recieve Data 1）	0x008C RX_D1
0x0090	FORMT_CTL	格式控制 （Format Control）	0x0090 FORMT_CTL
0x0094	RX_ASTS	A–Format 接收状态（Recieve Status）	0x0094 RX_ASTS
0x0098	RX_ASTS_HWT	硬件 Format 接收状态（Recieve Status Hardware）	0x0098 RX_ASTS_HWT
0x00A0	RX_ADAT0_HWT_DBG	硬件 Format 接收数据 0 调试 （Received Data 0 Debug Hardware）	0x00A0 RX_ADAT0_HWT_DBG
0x00A4	RX_ADAT1_HWT_DBG	硬件 Format 接收数据 1 调试 （Received Data 1 Debug Hardware）	0x00A4 RX_ADAT1_HWT_DBG

11.5.5.3. Timing 寄存器

表 11–30 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x00C0	T2	时序参数 2（Timing 2）	0x00C0 T2
0x00C4	T3	时序参数 3（Timing 3）	0x00C4 T3
0x00C8	T4	时序参数 4（Timing 4）	0x00C8 T4
0x00CC	T5	时序参数 5（Timing 5）	0x00CC T5
0x00D0	T6	时序参数 6（Timing 6）	0x00D0 T6
0x00D4	T9	时序参数 9（Timing 9）	0x00D4 T9
0x00D8	Tdet	检测时序参数 （Timing Detect）	0x00D8 Tdet
0x00DC	Tthrs	阈值时序参数 （Timing Threshold）	0x00DC Tthrs
0x00E0	RX_FLT	接收滤波 （Recieve Filtet）	0x00E0 RX_FLT
0x00E4	Tcol	冲突时序参数 （Timing Collision）	0x00E4 Tcol

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.5.4. 版本寄存器

表 11–31 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x0FFC	VERSION	版本寄存器（Version）	0x0FFC VERSION

11.5.6. 寄存器描述

11.5.6.1. Common 寄存器

11.5.6.1.1. 0x0000 COM_CTL

默认值：0x00000000			公用控制（Common Control）
位域	类型	默认值	描述
31:13	–	–	–
12	R/W	0x0	HW_RX_ERR_BPS_EN HW MODE Receive Error Bypass Enable，指示硬件模式出错时是否输出位置数据： • 0x0：未使能，不输出位置数据 • 0x1：使能，输出位置数据
11	–	–	–
10	R/W	0x0	IRQ_CMD_RXD_TO_EN IRQ Command Receive Data Timeout Enable，接收数据超时中断使能。 • 0x0：未使能 • 0x1：中断使能
9	R/W	0x0	IRQ_CMD_TO_EN IRQ Command Timeout，命令超时中断使能。 • 0x0：未使能 • 0x1：中断使能
8	R/W	0x0	IRQ_CMD_DNE_EN IRQ Command Done，命令完成中断使能。 • 0x0：未使能 • 0x1：中断使能
7	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			公用控制（Common Control）
位域	类型	默认值	描述
6:4	R/W	0x0	BDRATE_SET Baudrate Set，设置波特率。 • 0x0：2.5 Mbps • 0x1：4 Mbps • 0x2：6.6 Mbps • 0x3：8 Mbps • 0x4：16 Mbps • 0x5/6/7：2.5 Mbps
3	–	–	–
2	R/W	0x0	TX_COL_DET_EN Transmit Collide Detection Enable，发送碰撞检测。 • 0x0：未使能 • 0x1：使能，使能碰撞检测后，Tcol 寄存器生效，在 Tcol 时间内检测从机是否正在发送数据，若检测到从机正在发送数据，则停止此次的发送，并且报错。
1	R/W	0x0	HW_TRG_EN Hardware Trigger Enable，硬件触发使能。 • 0x0：未使能 • 0x1：使能硬件触发，硬件触发信号控制命令触发
0	R/W	0x0	FORMAT_SEL Format Select，选择 T-Format 协议或 A-Format 协议。 • 0x0：T-Format，对应多摩川编码器 • 0x1：A-Format，对应尼康编码器

11.5.6.1.2. 0x0004 CMD_EXC

默认值：0x00000000			命令执行（Command Excute）
位域	类型	默认值	描述
31:16	R/WAC	0x0	DBG_RST，Debug Reset，写 0x36 对 TA_IF 接口进行状态机复位。
15:1	–	–	–
0	R/WAC	0x0	CMD_EXCCommand Execute，命令执行。 • 0x0：无操作 • 0x1：根据寄存器配置的情况，发出 Command，完成 Commnad 的发送后，自动清 0。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.6.1.3. 0x0008 IRQ_STS

默认值：0x00000000			中断状态（Interrupt Status）
位域	类型	默认值	描述
31:7	–	–	–
6	R	0x0	AEI_STS Absolut Encoder Interface Status，绝对值编码器接口状态值，反映当前接口正处于命令执行的过程，包括发送和接收。状态值根据执行情况自动更新。 • 0x0：空闲 • 0x1：繁忙
5	R	0x0	ABE_ERR_HW Absolute Encoder Error (Hardware Trigger)，绝对值编码器报错，根据 RX 接收的状态值（硬件触发的命令），进行绝对值编码器报错。如出现异常，查看 RX_TSTS_HW/RX_ASTS_HW 寄存器。 • 0x0：无状态产生 • 0x1：产生错误状态，表示编码器上报错误
4	R	0x0	ABE_ERR Absolute Encoder Error，绝对值编码器报错，根据 RX 接收的状态值，进行绝对值编码器报错。如出现异常，查看寄存器 RX_TSTS/ RX_ASTS 寄存器。 • 0x0：无状态产生 • 0x1：产生错误状态，表示编码器上报错误
3	R	0x0	TX_ERR TX Error，TX 异常状态，在主机发送前进行检测到从机在发送数据，主机发送异常。 • 0x0：无异常产生 • 0x1：产生异常
2	R/W1C	0x0	IRQ_CMD_RXD_TO IRQ Command Receive Data Timeout，接收数据超时中断状态，当接收数据时间超过 T6 所设置的时间，则产生此状态。 • 0x0：无中断产生 • 0x1：产生中断
1	R/W1C	0x0	IRQ_CMD_TO IRQ Command Timeout，命令超时中断状态，当在 T5 配置的时间内未接收到数据，则产生此状态。 • 0x0：无中断产生 • 0x1：产生中断

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			中断状态 （Interrupt Status ）
位域	类型	默认值	描述
0	R/W1C	0x0	IRQ_CMD_DNE IRQ Command Done，命令完成中断状态。 • 0x0：无中断产生 • 0x1：产生中断

11.5.6.1.4. 0x000C DEC_ABS

默认值：0x00000000			绝对编码器单圈数据 （Decode Absolute Single Turn Data ）
位域	类型	默认值	描述
31:24	–	–	–
23: 0	R	0x0	DEC_ABS_DAT Decode Absolute Single Turn Data，解码的绝对编码器单圈数据。T–Format 或 A–Format 的解码数据均保存在此寄存器。 **注：** 硬件模式仅支持单圈数据，且只能通过本字段读取

11.5.6.1.5. 0x0010 BCLK

默认值：0x00000000			波特率时钟 （Baud Clock ）
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x0	RX_ALIGN_ENReceive Align Enable，接收数据对齐使能。 • 0x0：未使能 • 0x1：使能
15	R/W	0x0	SMP_CFG_ENSMP_CFG Enable，SMP_CFG 使能，使能后 SMP_CFG 字段生效。 • 0x0：不使能 • 0x1：使能
14:8	R/W	0x0	SMP_CFGSample Point Configure，采样时刻配置，用于决定接收数据采样的时刻。只有在 SMP_CFG_EN = 1 的情况下有效，单位为 CLK。当 BCLK_SW_CFG_EN=1，SMP_CFG_EN 也需配为 1，并且建议 SMP_CFG = BCLK_SW_CFG / 2
7	R/W	0x0	BCLK_SW_CFG_ENBCLK_SW_CFG Enable，BCLK_SW_CFG 使能，使能后 BCLK_SW_CFG 字段生效。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			波特率时钟（Baud Clock）
位域	类型	默认值	描述
			• 0x0：不使能 • 0x1：使能
6:0	R/W	0x0	BCLK_SW_CFG 配置 BCLK 的时钟频率，通过此寄存器可以配置任意的波特率。此位仅在 BCLK_SW_CFG_EN = 1 的情况下有效。

11.5.6.2. T–Format 寄存器

11.5.6.2.1. 0x0040 TX_ADF

默认值：0x00000000			发送地址数据配置（Transmission Address Data Setting）
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	BUSY，BUSY State Setting，发送的 ADF 域的 Busy 位。
6:0	R/W	0x0	TXAD，Transmission Address Data Setting，发送的 ADF 域的地址。

11.5.6.2.2. 0x0044 TX_EDF

默认值：0x00000000			发送 EEPROM 数据配置（Transmission EEPROM Data Setting）
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	TXED，Transmission EEPROM Data Setting，发送的 EDF 域的数据。

11.5.6.2.3. 0x0048 TX_CTL

默认值：0x00000000			发送控制（Transmission Configuration）
位域	类型	默认值	描述
31:10	–	–	–
9:8	R/W	0x0	TX_FLD_NUM Transmit Field Number，发送域的数量。 • 0x0：发送 1x Field，即 CF，对应为位置获取命令 • 0x1：发送 3x Field，即 CF+ADF+CRC，对应为读 EEPROM 命令 • 0x2/3：发送 4x Field，即 CF+ADF+EDF+CRC，对应为写 EEPROM 命令
7:4	R/W	0x0	DFNUM

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			发送控制 （Transmission Configuration）
位域	类型	默认值	描述
			Data Field Number，接收的数据域 DF 的数量。 • 0x0：1x DF，即 DF0 • 0x1：2x DF，即 DF0/1 • 0x2：3x DF，即 DF0/1/2 • … • 0x7：8x DF，即 DF0/1/2/3/4/5/6/7
3:0	R/W	0x0	ID，Transmission ID Code Setting，发送 CDF 域的 ID Code 比特位设置。

11.5.6.2.4. 0x004C TX_CTL_HWT

默认值：0x00000000			硬件发送控制 （Hardware Transmission Configuration）
位域	类型	默认值	描述
31:4	–	–	–
3:0	R/W	0x0	ID，Transmission ID Code Setting，发送 CDF 域的 ID Code 比特位设置。

11.5.6.2.5. 0x0050 RX_DAT0

默认值：0x00000000			接收数据 0（Received Data 0）
位域	类型	默认值	描述
31:24	R	0x0	RXD3 Received Data Field 3 Data，接收数据的 DF3 域的数据。
23:16	R	0x0	RXD2 Received Data Field 2 Data，接收数据的 DF2 域的数据。
15:8	R	0x0	RXD1 Received Data Field 1 Data，接收数据的 DF1 域的数据。而在读/写 EEPROM 的命令的时候，EDF 存于此处。
7:0	R	0x0	RXD0 Received Data Field 0 Data，接收数据的 DF0 域的数据。而在读/写 EEPROM 的命令的时候，ADF 存于此处。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.6.2.6. 0x0054 RX_DAT1

默认值：0x00000000			接收数据 1（Received Data 1）
位域	类型	默认值	描述
31:24	R	0x0	RXD7 Received Data Field 7 Data，接收数据的 DF7 域的数据。
23:16	R	0x0	RXD6 Received Data Field 6 Data，接收数据的 DF6 域的数据。
15:8	R	0x0	RXD5 Received Data Field 5 Data，接收数据的 DF5 域的数据。
7:0	R	0x0	RXD4 Received Data Field 4 Data，接收数据的 DF4 域的数据。

11.5.6.2.7. 0x0058 RX_TSTS

默认值：0x00000000			T-Format 接收状态 （Received Status）
位域	类型	默认值	描述
31:24	R	0x0	RXCRC Received CRC Data，接收到的 Data。
23:22	R	0x0	RXSFCA Received Status Field Communication Alarm，接收到的 SF 域的 Communication Alarm。
21:20	R	0x0	RXSFEA Received Status Field Encoder Alarm，接收到的 SF 域的 Encoder Alarm。
19:16	R	0x0	RXSFIC Received Status Field Information Code，接收到的 SF 域的 Information Code。
15	R	0x0	RXIDP Received ID Parity Data，接收到的 CF 域的 ID Parity。
14:11	R	0x0	RXID Received ID Data，接收到的 CF 域的 ID Code。
10	R	0x0	EBUSY EEPROM Access Reception Busy State，接收到的 EERPOM 的忙状态，这里的状态通过 ADF 的 BUSY 位读取。 • 0x0：EEPROM 空闲 • 0x1：EEPROM 忙

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			T-Format 接收状态（Received Status）
位域	类型	默认值	描述
9	–	–	–
8	R	0x0	DFOVFE Received Data Field Overflow Error，接收的 DF 溢出异常，接收到的 DF 域比期望值多。 • 0x0：未出现溢出异常 • 0x1：出现溢出异常
7	R	0x0	RXADFE Received ADF Error，接收的 ADF 错误，即 ADF 与 RX ADF 不一致。 • 0x0：未出现 ADF 错误 • 0x1：出现 ADF 错误
6	R	0x0	RXEDFE Received EDF Error，接收的 EDF 错误，即 EDF 与 RX EDF 不一致。 • 0x0：未出现 EDF 错误 • 0x1：出现 EDF 错误
5	R	0x0	SFOME Short Form Error，短格式错误，接收到所有域的起始位存在错误（除了 CF 域的起始位）。 • 0x0：无异常 • 0x1：起始位，至少存在一个错误
4	R	0x0	FOME Form Error，格式错误，接收到所有域的起始位以及截止存在错误（除了 CF 域的起始位）。 • 0x0：无异常 • 0x1：起始位和截止位，至少存在一个错误
3	R	0x0	CRCE CRC Error，CRC 错误，接收到的 CRC 数据错误。 • 0x0：无错误 • 0x1：存在 CRC 错误
2	R	0x0	CONTE Control Field Error，CF 域错误，这里为 ID Code 校验位错误。 • 0x0：无错误 • 0x1：存在 ID Code 校验位错误

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			T-Format 接收状态（Received Status）
位域	**类型**	**默认值**	**描述**
1	R	0x0	IDE Received ID Data Error，接收到的 ID Code 异常。 • 0x0：无异常 • 0x1：出现错误，接收到的 ID Code 与发送 ID Code 不一致
0	R	0x0	RSE Read Sequence Error，读时序错误，这里的状态是 CONTE、CRCE、FOME、SFOME、TIMOTE、RXEDFE、RXADFE 以及 DFOVFE 比特位的 OR 逻辑。 • 0x0：无异常 • 0x1：出现读时序错误

11.5.6.2.8. 0x005C RX_TSTS_HWT

默认值：0x00000000			硬件 Format 接收状态（Hardware Received Status）
位域	**类型**	**默认值**	**描述**
31:24	R	0x0	RXCRC Received CRC Data，接收到的 CRC Data。
23:22	R	0x0	RXSFCA Received Status Field Communication Alarm，接收到的 SF 域的 Communication Alarm。
21:20	R	0x0	RXSFEA Received Status Field Encoder Alarm，接收到的 SF 域的 Encoder Alarm。
19:16	R	0x0	RXSFIC Received Status Field Information Code，接收到的 SF 域的 Information Code。
15	R	0x0	RXIDP Received ID Parity Data，接收到的 CF 域的 ID Parity。
14:11	R	0x0	RXID Received ID Data，接收到的 CF 域的 ID Code。
10	R	0x0	EBUSY EEPROM Access Reception Busy State，接收到的 EERPOM 的忙状态，这里的状态通过 ADF 的 BUSY 位读取。 • 0x0：EEPROM 空闲 • 0x1：EEPROM 忙

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			硬件 Format 接收状态（Hardware Received Status）
位域	类型	默认值	描述
9	–	–	–
8	R	0x0	DFOVFE Received Data Field Overflow Error，接收的 DF 溢出异常，接收到的 DF 域比期望值多。 • 0x0：未出现溢出异常 • 0x1：出现溢出异常
7	R	0x0	RXADFE Received ADF Error，接收的 ADF 错误，即 ADF 与 RX ADF 不一致。 • 0x0：未出现 ADF 错误 • 0x1：出现 ADF 错误
6	R	0x0	RXEDFE Received EDF Error，接收的 EDF 错误，即 EDF 与 RX EDF 不一致。 • 0x0：未出现 EDF 错误 • 0x1：出现 EDF 错误
5	R	0x0	SFOME Short Form Error，短格式错误，接收到所有域的起始位存在错误（除了 CF 域的起始位）。 • 0x0：无异常 • 0x1：起始位，至少存在一个错误
4	R	0x0	FOME Form Error，格式错误，接收到所有域的起始位以及截止存在错误（除了 CF 域的起始位）。 • 0x0：无异常 • 0x1：起始位和截止位，至少存在一个错误
3	R	0x0	CRCE CRC Error，CRC 错误，接收到的 CRC 数据错误。 • 0x0：无错误 • 0x1：存在 CRC 错误
2	R	0x0	CONTE Control Field Error，CF 域错误，这里为 ID Code 校验位错误。 • 0x0：无错误 • 0x1：存在 ID Code 校验位错误

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			硬件 Format 接收状态（Hardware Received Status）
位域	类型	默认值	描述
1	R	0x0	IDE Received ID Data Error，接收到的 ID Code 异常。 • 0x0：无异常 • 0x1：出现错误，接收到的 ID Code 与发送 ID Code 不一致
0	R	0x0	RSE Read Sequence Error，读时序错误，这里的状态是 CONTE、CRCE、FOME、SFOME、TIMOTE、RXEDFE、RXADFE 以及 DFOVFE 比特位的 OR 逻辑。 • 0x0：无异常 • 0x1：出现读时序错误

11.5.6.3. A-Format 寄存器

11.5.6.3.1. 0x0080 TX_DATA

默认值：0x00000000			发送数据（Transmission Data）
位域	类型	默认值	描述
31:24	R/W	0x0	MDF2_DATA MDF2 DATA Setting，MDF2 的数据位。
23:16	R/W	0x0	MDF1_DATA MDF1 DATA Setting，MDF1 的数据位。
15:8	R/W	0x0	MDF0_DATA MDF0 DATA Setting，MDF0 的数据位。
7:3	R/W	0x0	CDF_CC Command Code Setting，TX CDF 的命令代码设置。
2:0	R/W	0x0	CDF_EA Encoder Address Setting，配置编码器地址。

11.5.6.3.2. 0x0084 TX_CDF_HWT

默认值：0x00000000			硬件发送 CDF（Transmission CDF Hardware）
位域	类型	默认值	描述
31:13	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			硬件发送 CDF（Transmission CDF Hardware）
位域	类型	默认值	描述
12	R/W	0x0	RXFNUM_HW Recieve Field Number，硬件模式接收域的数量，完成这里约定数量的接收域后，产生命令完成信号。 • 0x0：3x RX 域，即 IF + DF0 + DF1 • 0x1：4x RX 域，即 IF + DF0 + DF1+ DF2
11:8	R/W	0x0	RX_MSK_BIT Receive Mask Bit Number，接收到的数据需要屏蔽的高位 bit 的数量，结果保存在 ABS 寄存器。 • 0x0：无屏蔽 • 0x1：1–bit • 0x2：2–bit • 0x3：3–bit • … • 0xF：15–bit 举例如下：假设配置 RX_MSK_BIT = 4，则对接收到的数据进行屏蔽高 4bit，即收到的数据为 0x45678（0100_0101_0110_0111_1000_1001），经过屏蔽后的数据为 0x5678（0100_0101_0110_0111_1000_1001）。
7:3	R/W	0x0	CC Command Code Setting，TX CDF 的命令代码设置。
2:0	R/W	0x0	EA Encoder Address Setting，配置编码器地址。

11.5.6.3.3. 0x0088 RX_D0

默认值：0x00000000			接收数据 0（Recieve Data 0）
位域	类型	默认值	描述
31:16	R	0x0	RX_DF0 RX Data Field 0，保存 DF0 的数据，除了起始位和截止位。
15:0	R	0x0	RX_IF RX Information Field，保存 IF 的数据，除了起始位和截止位。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.6.3.4. 0x008C RX_D1

默认值：0x00000000			接收数据 1（Recieve Data 1）
位域	类型	默认值	描述
31:16	R	0x0	RX_DF2 RX Data Field 2，保存 DF2 的数据，除了起始位和截止位。
15:0	R	0x0	RX_DF1 RX Data Field 1，保存 DF1 的数据，除了起始位和截止位。

11.5.6.3.5. 0x0090 FORMT_CTL

默认值：0x00000000			格式控制 （Format Control）
位域	类型	默认值	描述
31:4	–	–	–
3:2	R/W	0x0	TXFNUM Transmit Field Number，发送域的数量。 • 0x0：发送 1x Field，即 CDF • 0x1：发送 2x Field，即 CDF + MDF2 • 0x2/3：发送 4x Field，即 CDF + MDF0 + MDF1 + MDF2
1:0	R/W	0x0	RXFNUM Recieve Field Number，接收域的数量，完成这里约定数量的接收域后，产生命令完成信号。 • 0x0：1x RX 域，接收 IF • 0x1：2x RX 域，即 IF + DF0 • 0x2：3x RX 域，即 IF + DF0 + DF1 • 0x3：4x RX 域，即 IF + DF0 + DF1+ DF2

11.5.6.3.6. 0x0094 RX_ASTS

默认值：0x00000000			A–Format 接收状态 （Recieve Status）
位域	类型	默认值	描述
31:13	–	–	–
12	R	0x0	ES ES 状态位，此状态为在发送 CMD21/22 后返回的 IF 域上读取的 ES 状态。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			A-Format 接收状态（Recieve Status）
位域	类型	默认值	描述
			• 0x0：正常 • 0x1：ES0 + ES1 + ES2 + ES3 异常
11	R	0x0	ES3 ES3 状态位，此状态为在发送 CMD0~20 后返回的 IF 域上读取的 ES3 状态。 • 0x0：正常 • 0x1：STERR + PSERR +MTERR 异常
10	R	0x0	ES2 ES2 状态位，此状态为在发送 CMD0~20 后返回的 IF 域上读取的 ES2 状态。 • 0x0：正常 • 0x1：OVSPD + MEMERR +OVTEMP 异常
9	R	0x0	ES1 ES1 状态位，此状态为在发送 CMD0~20 后返回的 IF 域上读取的 ES1 状态。 • 0x0：正常 • 0x1：BATT 异常
8	R	0x0	ES0 ES0 状态位，此状态为在发送 CMD0~20 后返回的 IF 域上读取的 ES0 状态。 • 0x0：正常 • 0x1：BUSY + MEMBUSY
7	R	0x0	MADRERR EEPROM address error，表示需要读取或写入的 EEPROM 的地址，与 TX 不一致。 • 0x0：无异常 • 0x1：出现错误
6	R	0x0	MDATERR EEPROM data error，表示写入 EEPROM 的数据与 TX 的数据不一致。 • 0x0：无异常 • 0x1：出现错误
5	R	0x0	RXCCERR Received command code error，表示接收的命令代码与 TX 不一致。 • 0x0：无异常 • 0x1：出现错误

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			A–Format 接收状态（Recieve Status）
位域	类型	默认值	描述
4	R	0x0	CRCERR CRC error，表示接收的数据的 CRC 域不正确。 • 0x0：无异常 • 0x1：出现错误
3	R	0x0	RXEAERR Received encoder address error，接收的数据域的编码器地址错误，与 TX 不一致。 • 0x0：无异常 • 0x1：出现错误
2	R	0x0	SINKERR Sink code error，接收的数据存在 sink code 错误。 • 0x0：无异常 • 0x1：出现错误
1	R	0x0	STOPERR Stop bit error，接收的数据于存在截止位错误。 • 0x0：无异常 • 0x1：出现错误
0	R	0x0	STARTERR Start bit error，接收的数据域存在起始位错误。 • 0x0：无异常 • 0x1：出现错误

11.5.6.3.7. 0x0098 RX_ASTS_HWT

默认值：0x00000000			硬件 Format 接收状态（Recieve Status Hardware）
位域	类型	默认值	描述
31:12	–	–	–
11	R	0x0	ES3 ES3 状态位，此状态为在发送 CMD0~20 后返回的 IF 域上读取的 ES3 状态。 • 0x0：正常 • 0x1：STERR + PSERR +MTERR 异常
10	R	0x0	ES2

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			硬件 Format 接收状态（Recieve Status Hardware）
位域	类型	默认值	描述
			ES2 状态位，此状态为在发送 CMD0~20 后返回的 IF 域上读取的 ES2 状态。 • 0x0：正常 • 0x1：OVSPD + MEMERR +OVTEMP 异常
9	R	0x0	ES1 ES1 状态位，此状态为在发送 CMD0~20 后返回的 IF 域上读取的 ES1 状态。 • 0x0：正常 • 0x1：BATT 异常
8	R	0x0	ES0 ES0 状态位，此状态为在发送 CMD0~20 后返回的 IF 域上读取的 ES0 状态。 • 0x0：正常 • 0x1：BUSY + MEMBUSY
7:6	–	–	–
5	R	0x0	RXCCERR Received command code error，表示接收的命令代码与 TX 不一致。 • 0x0：无异常 • 0x1：出现错误
4	R	0x0	CRCERR CRC error，表示接收的数据的 CRC 域不正确。 • 0x0：无异常 • 0x1：出现错误
3	R	0x0	RXEAERR Received encoder address error，接收的数据域的编码器地址错误，与 TX 不一致。 • 0x0：无异常 • 0x1：出现错误
2	R	0x0	SINKERR Sink code error，接收的数据存在 sink code 错误。 • 0x0：无异常 • 0x1：出现错误
1	R	0x0	STOPERR Stop bit error，接收的数据于存在截止位错误。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			硬件 Format 接收状态（Recieve Status Hardware）
位域	类型	默认值	描述
			• 0x0：无异常 • 0x1：出现错误
0	R	0x0	STARTERR Start bit error，接收的数据域存在起始位错误。 • 0x0：无异常 • 0x1：出现错误

11.5.6.3.8. 0x00A0 RX_ADAT0_HWT_DBG

默认值：0x00000000			硬件 Format 接收数据 0 调试（Received Data 0 Debug Hardware）
位域	类型	默认值	描述
31:16	R	0x0	a_rpt_hw_rx_df0
15: 0	R	0x0	a_rpt_hw_rx_if

11.5.6.3.9. 0x00A4 RX_ADAT1_HWT_DBG

默认值：0x00000000			硬件 Format 接收数据 1 调试（Received Data 1 Debug Hardware）
位域	类型	默认值	描述
31:16	R	0x0	a_rpt_hw_rx_df2
15: 0	R	0x0	a_rpt_hw_rx_df1

11.5.6.4. Timing 寄存器

11.5.6.4.1. 0x00C0 T2

默认值：0x00000000			时序参数 2（Timing 2）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	T2 T2 timing setting，T2 时间设置，设置的时间为 T2 x (12 × Tsys_clk)，需注意此处时间随系统时钟改变而改变。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.6.4.2. 0x00C4 T3

默认值：0x00000000			时序参数 3（Timing 3）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	T3 T3 timing setting，T3 时间设置，设置的时间为 T3 × (12 × Tsys_clk)，需注意此处时间随系统时钟改变而改变。

11.5.6.4.3. 0x00C8 T4

默认值：0x00000000			时序参数 4（Timing 4）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	T4 T4 timing setting，T4 时间设置，设置的时间为 T4 × (12 × Tsys_clk)，需注意此处时间随系统时钟改变而改变。

11.5.6.4.4. 0x00CC T5

默认值：0x00000000			时序参数 5（Timing 5）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	T5 T5 timing setting，T5 时间设置，设置的时间为 T5 × (12 × Tsys_clk)，需注意此处时间随系统时钟改变而改变。

11.5.6.4.5. 0x00D0 T6

默认值：0x00000000			时序参数 6（Timing 6）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	T6 T6 timing setting，T6 时间设置，设置的时间为 T6 × (12 × Tsys_clk)，需注意此处时间随系统时钟改变而改变。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.6.4.6. 0x00D4 T9

默认值：0x00000000			时序参数 9（Timing 9）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	T9 T9 timing setting，T9 时间设置，设置的时间为 T9 × (12 × Tsys_clk)，需注意此处时间随系统时钟改变而改变。

11.5.6.4.7. 0x00D8 Tdet

默认值：0x00000000			检测时序参数（Timing Detect）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	Tdet Tdet timing setting，Tdet 时间设置，设置的时间为 Tdet × (12 × Tsys_clk)，需注意此处时间随系统时钟改变而改变。

11.5.6.4.8. 0x00DC Tthrs

默认值：0x00000000			阈值时序参数（Timing Threshold）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	Tthrs Tthrs timing setting，Tthrs 时间设置，设置的时间为 Tthrs × (12 × Tsys_clk)，需注意此处时间随系统时钟改变而改变。

11.5.6.4.9. 0x00E0 RX_FLT

默认值：0x00000000			接收滤波（Recieve Filtet）
位域	类型	默认值	描述
31:16	–	–	–
15:8	R/W	0x0	SMP_CTL_PRD Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			接收滤波（Recieve Filtet）
位域	类型	默认值	描述
			• 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	IN_PRE_FLT Input Pre Filter Enable，输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	IN_FLT_SEL Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

11.5.6.4.10. 0x00E4 Tcol

默认值：0x00000000			冲突时序参数（Timing Collision）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	Tcol Tcol timing setting，Tcol 时间设置，设置的时间为 Tcol × (12 × Tsys_clk)，需注意此处时间随系统时钟改变而改变。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.6.5. 版本寄存器

11.5.6.5.1. 0x0FFC VERSION

默认值：0x00000100			版本寄存器（Version）
位域	类型	默认值	描述
31:0	R	0x00000100	版本寄存器 V1.0

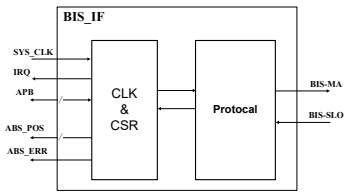
11.6. BIS Interface (BIS_IF)

BIS-IF 绝对值编码器，主要用作 Master，可以配置 BISC 模式或 SSI 模式，兼容 BiSS-C 协议或 SSI 协议。

11.6.1. 功能特性

- 只兼容 BiSS-C 协议的点对点模式
- BISC 工作模式下，支持获取数据以及操作寄存器命令
- 时钟支持 10 MHz/ 8 MHz/ 4 MHz/ 2.5 MHz/ 1 MHz/ 400 KHz/ 300 KHz/ 200 KHz/ 100 KHz/ 80 KHz

11.6.2. 原理框图



外部接口说明如下：

- BIS-MA 为输出信号，用于产生传输时钟和 CDM 信号。
- BIS-SLO 为输入信号，用于接收 Slave 发送的数据和 CDS 信号。

11.6.3. 实时控制外设互联图

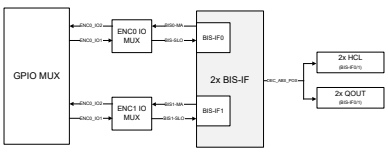


图 11-43 BIS-IF 实时控制外设互联

BIS-IF 输入输出管脚

Copyright © 2023-2025 ArtInChip Technology Co., Ltd.
All rights reserved

如图 11–43 : BIS–IF 实时控制外设互联所示，BIS–IF 的管脚信号 BIS–MA 和 BIS–SLO 复用于 ENC_IO_MUX 模块，需通过 SYS_CFG 配置寄存器 ENCODER_CFG 进行选择。其中对应关系为：

- ENC_IO0 对应 BIS–MA。
- ENC_IO1 对应 BIS–SLO。
- ENC_IO2 无对应 BIS–IF 模块的信号，无需使用。

BIS-IF 位置数据

如图 11–43 : BIS–IF 实时控制外设互联所示，BIS–IF 的解析所得的位置数据，可以传输到 HCL 以及 QOUT 模块，分别用于硬件电流环的电角度计算和 QOUT 的任意分频输出。

11.6.4. 功能描述

BIS_IF 绝对值编码器接口支持下列模式和功能：

- 传输速率：BIS_IF 传输时钟 MA 支持 10 MHz/ 8 MHz/ 4 MHz/ 2.5 MHz/ 1 MHz/ 400 KHz/ 300 KHz/ 200 KHz/ 100 KHz/ 80 KHz。
- BISC 工作模式
- SSI 工作模式
- 输入信号滤波：对于 RX 接收的信号，支持硬件的滤波，用于滤除硬件电路的噪声，滤波精度支持 4.1 ns（采样时钟 240 MHz）。
- 看门狗定时器：BIS_IF 内置看门狗定时器，适用于 BISC 工作模式。通过寄存器配置看门狗时间。

  使能数据传输后，看门狗定时器开始工作，直至单次数据传输完成后，看门狗定时器才停止工作。

  当出现看门狗定时器超时，则将状态寄存器的 WDG 比特置 1。
- 时序调整，包括以下时间类型：
  - tR
  - #unique_229_Connect_42_section_ecq_zl5_rbc
  - tdly
  - tcal

  关于各个时间类型的详细说明，可查看时序调整。
- 硬件电流环交互：BIS_IF 接收到的位置数据存放在 RXD0 和 RXD1，可以通过寄存器选择配置，选择 RXD0 或 RXD1 的数据送出给硬件电流环使用。

11.6.4.1. BISC 工作模式

BIS_IF 支持四种工作模式：

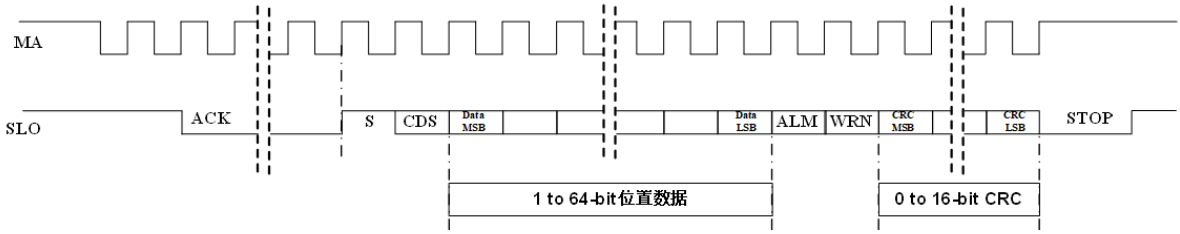
- Mode0：获取位置数据模式。
- Mode1：连续获取位置数据模式。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- Mode2：读寄存器模式。
- Mode3：写寄存器模式。

11.6.4.1.1. Mode0

Mode0 模式为获取位置数据模式，工作时序如下：

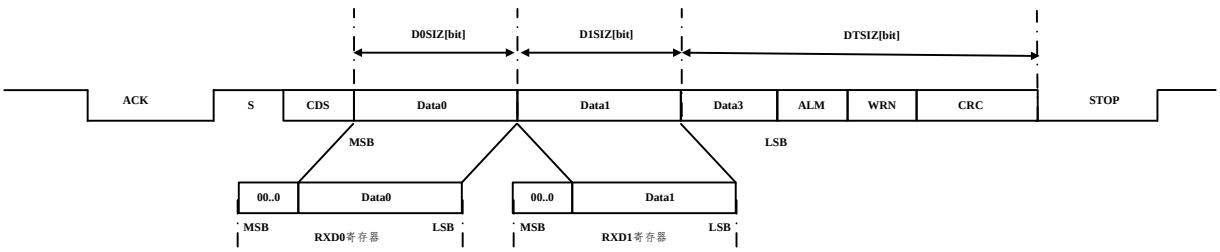


Mode0 的工作时序说明：

- Mode0 的工作时序是 BISC 的基本数据传输时序。
- 输出信号 MA 以及输入信号 SLO，默认 IDLE 状态为高电平，MA 信号的拉低则表示主机通知从机要准备开始进行数据传输。
- 从机在 MA 的第二次上升沿的时候，将 SLO 信号拉低，表示 ACK 信号。
- 从机以 1-bit 高电平的 Start 作为数据发送的起始，但是从 ACK 到 Start 比特的发送的时间，从机不同的状态有可能不一致;
- 从机的数据发送为 MA 的上升沿进行发送，发送的内容如上图所示，其中位置数据以及 CRC 数据均是 MSB 先发送，LSB 最后发送。CRC 计算范围包括位置数据 + Alarm + Warn;
- 最后 MA 在接收完 CRC 的数据后，回到 IDLE 状态，从机则发送 1 bit 低电平的 STOP 信号，主机接收完 STOP 信号，才认为此次的数据传输完成。

Mode0 工作模式数据传输前，BIS_IF 配置方式如下：

- 配置 BR 寄存器，选择 MA 输出的时钟频率。
- 配置 SIZE 寄存器，配置 RXD0、RXD1、DTSIZ 的数据大小，其中数据结构 如下图描述。
- 配置 MODE 寄存器，设置为位置信息获取模式。
- 配置 STF 寄存器，触发数据传输开始。
- 等待 Status 寄存器的 END 比特置 1，表示本次的数据传输完成。



Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.6.4.1.2. Mode1

Mode1 为连续获取位置数据模式，即完成一次的位置数据获取后，通过硬件设置间隔时间，经过间隔时间后，自动进行下一次的位置数据获取，BIS_IF 的配置维持与上一次一致的配置。

在连续获取位置数据的过程中，如果出现异常状态，可以选择是停止获取数据操作，或无视异常继续进行获取数据。

11.6.4.1.3. Mode2&Mode3

Mode2 和 Mode3 为寄存器读写命令的操作，实现方式，如下图寄存器读写所示。

Master 在每次获取位置信息的 Stop 时刻，在 MA 输出信号中携带 1 bit 的取反的 CDM 数据，通过多次的位置获取的操作，组合成完整的的 CDM 控制信号。

> **注：**
>
> CDM 的起始需要连续输出 0，超过 14 bits 的时间长度。

Slave 在每次发送位置信息的 Start 比特后插入 1 bit 的 CDS 数据，同样通过连续多次的位置获取的时序，组合成完整的 CDS 数据信号。

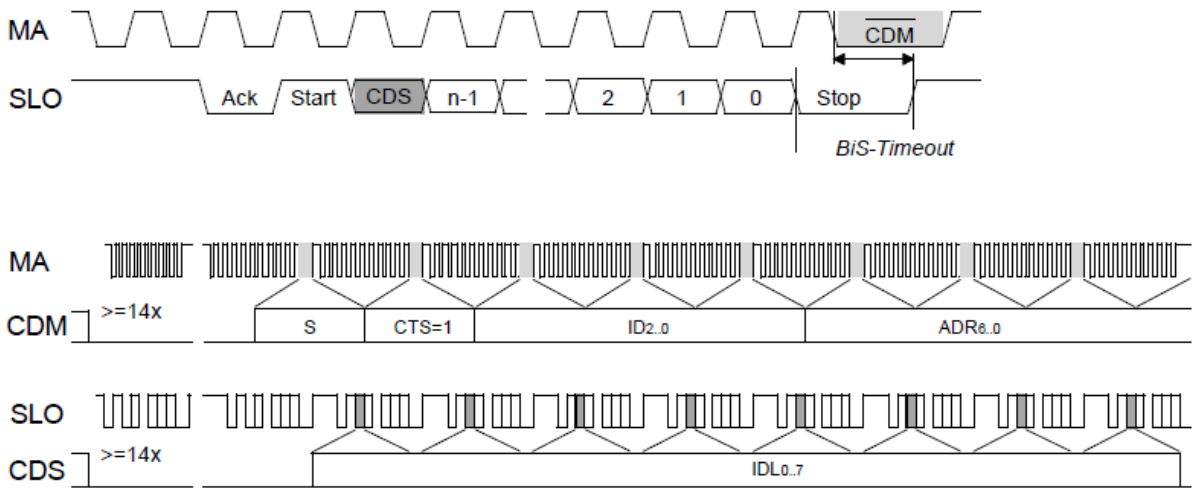
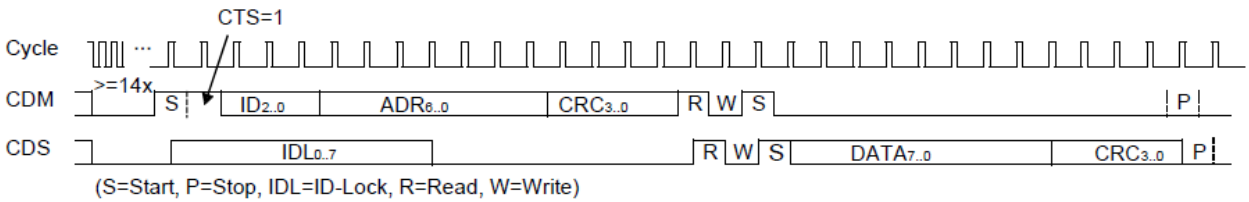


图 11–44 寄存器读写

Mode2 为读寄存器模式，工作时序如下：



Mode2 的工作时序说明：

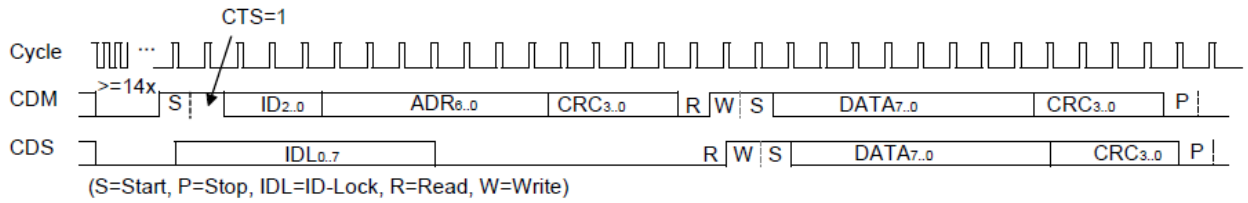
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- Mode2 的工作时序是需要多个连续的 BISC 的基本数据传输时序组成，因为需要连续的多个 CDM 和 CDS 完成寄存器读操作的交互逻辑。
- CDM 的发送开始需要保证多于 14 个周期的连续 0 低电平后，才可以开始发送 bit。
- CDM 发送 bit 后仅接着的是 CTS 比特，CTS = 1 表示进行寄存器的操作，而 CTS = 0 的情况式表示进行命令操作，命令操作暂不支持。
- CDM 依次发送 ID、ADR、CRC，ID 为从机的 ID 号，ADR 为寄存器的地址，这里的 CRC 的多项式为 x^4+x^1+x^0，CRC 初始值为 0，CRC 计算的范围为 ID + ADR。
- CDM 紧跟着是 R 比特（高有效表示寄存器读操作）、W 比特（高有效表示寄存器写操作）、Start 比特（高有效表示寄存器操作开始）。
- 从机在检测到 CDM 的第一次 Start 比特后，则会发送 8-bit 的 IDL 数据，完成后则保持 Idle 状态，在从机接收到 R 比特+W 比特+S 比特后，会发送相同的 R 比特+W 比特，若从机已经准备好也会随即发送 Start 比特。
- 主机检测到从机的 Start 比特后，则不再输出（保持低电平），开始接收 CDS 发送的寄存器数据和 CRC 数据，完成后在经过 1 个 P 比特（结束位），那么则完成了一次读寄存器的操作。CRC 的计算公式仍然是 x^4+x^1+x^0，CRC 初始值为 0，CRC 计算的范围为 DATA。
- 另外需注意，若主机接收不到从机的 Start 比特，那么主机则维持发送 Start 比特，此时状态寄存器的 REGNRD 值 1，直至接收到从机的 Start 比特才进行后续的操作。
- 最后需注意，CDM 的发送均是比特取反后传输。

Mode2 工作模式数据传输前，BIS_IF 配置方式如下：

- 配置 BR 寄存器，选择 MA 输出的时钟频率
- 配置 SIZE 寄存器，配置 RXD0、RXD1、DTSIZ 的数据大小，其中数据的构成情况与 Mode0 一致
- 配置 MOD 寄存器，设置为寄存器模式
- 配置 REGACS 寄存器，设置 ROW = 0（寄存器读操作），配置 ADR、ID 数据
- 配置 STF 寄存器，触发数据传输开始
- 等待 Status 寄存器的 END 比特置 1，表示本次的数据传输完成

Mode3 为写寄存器模式，工作时序如下：



Mode3 的工作时序说明：

- Mode3 的工作时序是需要多个连续的 BISC 的基本数据传输时序组成，因为需要连续的多个 CDM 和 CDS 完成寄存器写操作的交互逻辑。
- CDM 的发送开始需要保证多于 14 个周期的连续 0 低电平后，才可以开始发送 bit。
- CDM 发送 bit 后仅接着的是 CTS 比特，CTS = 1 表示进行寄存器的操作。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- CDM 依次发送 ID、ADR、CRC，ID 为从机的 ID 号，ADR 为寄存器的地址，这里的 CRC 的多项式为 x^4+x^1+x^0，CRC 初始值为 0，CRC 计算的范围为 ID + ADR。
- CDM 紧跟着是 R 比特（高有效表示寄存器读操作）、W 比特（高有效表示寄存器写操作）、Start 比特（高有效表示寄存器操作开始）。
- 从机在检测到 CDM 的第一次 Start 比特后，则会发送 8 bits 的 IDL 数据，完成后则保持 Idle 状态，在从机接收到 R 比特 + W 比特 + S 比特后，会发送相同的 R 比特 + W 比特，若从机已经准备好也会随即发送 Start 比特。
- 主机检测到从机的 Start 比特后，则输出需要写入寄存器的数据 DATA 以及 CRC，最后经过 1 个 P 比特（结束位），那么则完成了一次读寄存器的操作。CRC 的计算公式仍然是 x4+x1+x0，CRC 初始值为 0，CRC 计算的范围为 DATA。
- 从机在响应主机发送 Start 比特后，也会将将数据 DATA 和接收到 CRC 数据发送出来。
- 另外需注意，若主机接收不到从机的 Start 比特，那么主机则维持发送 Start 比特，直至接收到从机的 Start 比特才进行后续的操作。
- 最后，CDM 的发送均是比特取反后传输。

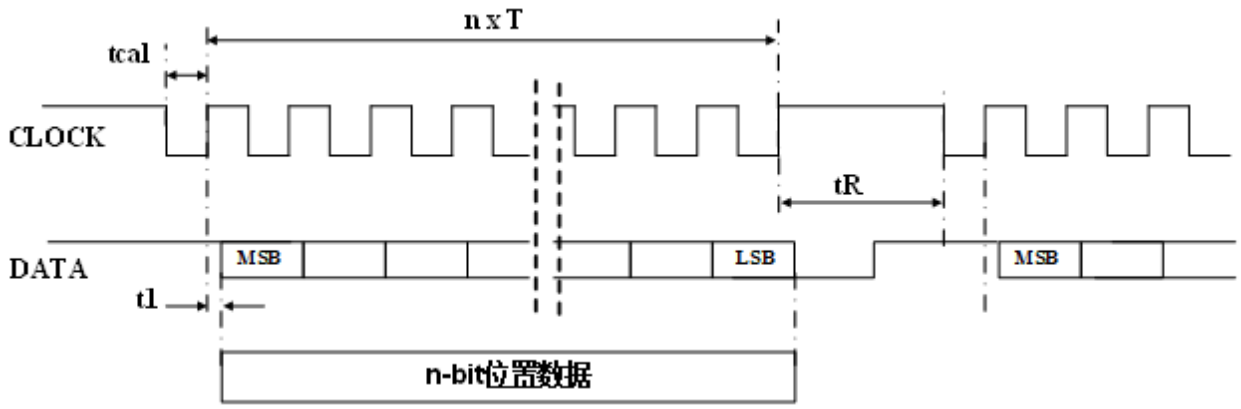
Mode3 工作模式数据传输前，BIS_IF 配置方式如下：

- 配置 BR 寄存器，选择 MA 输出的时钟频率
- 配置 SIZE 寄存器，配置 RXD0、RXD1、DTSIZ 的数据大小，其中数据的构成情况与 Mode0 一致
- 配置 MOD 寄存器，设置为寄存器模式
- 配置 REGACS 寄存器，设置 ROW = 1（寄存器写操作），配置 ADR、ID、TXD 数据
- 配置 STF 寄存器，触发数据传输开始
- 等待 Status 寄存器的 END 比特置 1，表示本次的数据传输完成

11.6.4.2. SSI 工作模式

11.6.4.2.1. Mode0

BIS_IF 同时也可以支持 SSI 接口的工作模式，如下图 Mode0 模式所示，图中的 CLOCK 信号通过管脚 BIS–MA 输出，DATA 信号通过 SLO 输入。



SSI 接口的工作时序说明：

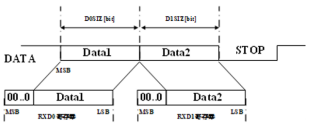
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 主机输出的 CLOCK 信号以及输入的 DATA 信号，在空闲状态的时候均为高电平
- 当主机需要获取从机的 bit 位置数据的时候，主动将输出信号拉低，持续至少 tcal 的时间后，然后连续发送 n 个时钟
- 当从机检测到主机 CLOCK 信号的拉低，在接下来的 CLOCK 的上升沿，会主动发送位置数据，由于从机存在内部的逻辑延迟，所以数据传输存在 t1 的延迟时间（这里没有包括传输线的延迟）
- 当从机发送完 bit 的位置数据后，DATA 会保持一段时间的低电平（保持时间参考上图），然后进入空闲状态（高电平）。
- CLOCK 信号保持空闲状态至少 tR 的时间，才可以进行下一次的数据传输。
- 从机传输的数据常见的支持格雷码数据或二进制的数据，而这里接口是支持对格雷码数据的解析。

Mode0 工作模式数据传输前，BIS_IF 配置方式如下：

- 配置 BR 寄存器，选择 CLOCK 输出的时钟频率
- 配置 SIZE 寄存器，配置 RXD0、RXD1 的数据大小，其中数据结构如下图描述
- 配置 MOD 寄存器，设置为 SSI 的位置信息获取模式
- 配置 STF 寄存器，触发数据传输开始
- 等待 Status 寄存器的 END 比特置 1，表示本次的数据传输完成

数据结构图示：



11.6.4.2.2. Mode1

Mode1 为连续获取位置数据模式，即完成一次的位置数据获取后，通过硬件设置间隔时间，经过间隔时间后，自动进行下一次的位置数据获取，BIS_IF 的配置维持与上一次一致的配置。

在连续获取位置数据的过程中，如果出现异常状态，可以选择是停止获取数据操作，或无视异常继续进行获取数据。

11.6.4.3. 状态寄存器

BIS_IF 的每次的数据传输完成后，均可以在状态寄存器读取本次数据传输的情况，若触发下一次数据传输，状态寄存器自动清 0。

通过寄存器，可以配置 WDG、END 和 REGCEND 状态产生中断信号，也就是每次数据发生传输超时可以触发中断，传输（BISC 或 SSI）完成可以触发中断，或者每次寄存器读写操作（BISC）完成可以触发中断。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

如下表 各状态位对应信息：

表 11–32 状态寄存器

–	BISC 工作模式				SSI 工作模式	
状态位	Mode0 位置数据获取	Mode1 连续数据获取	Mode2 寄存器读	Mode3 寄存器写	Mode0 位置数据获取	Mode1 连续数据获取
WDG	置 1 表示整个数据获取判断不正常，看门狗超时，此状态可以通过寄存器使能为中断信号				Not Used	
REGWERR	Not used	Not used	Not used	置 1 表示寄存器写操作不正确	Not Used	
RBERR	Not used	Not used	置 1 表示 CDS 接收的 R 比特不正确。		Not Used	
WBERR	Not used	Not used	置 1 表示 CDS 接收的 W 比特不正确。		Not Used	
SBERR	Not used	Not used	置 1 表示 CDS 接收的 Stop 比特不正确。		Not Used	
IDLERR	Not used	Not used	置 1 表示 CDS 接收的 IDL 与配置的 ID 不匹配。		Not Used	
REGNRD	Not used	Not used	置 1 表示出现获取 CDS 的 Start 比特出现 Delay，这是有可能是由于编码器处于 Busy 状态。		Not Used	
REGCEND	Not used	Not used	置 1 表示寄存器的读或写已经完成完成，此状态可以通过寄存器使能为中断信号。		Not Used	
END	置 1 表示单次的传输完毕，此状态可以通过寄存器使能为中断信号。					

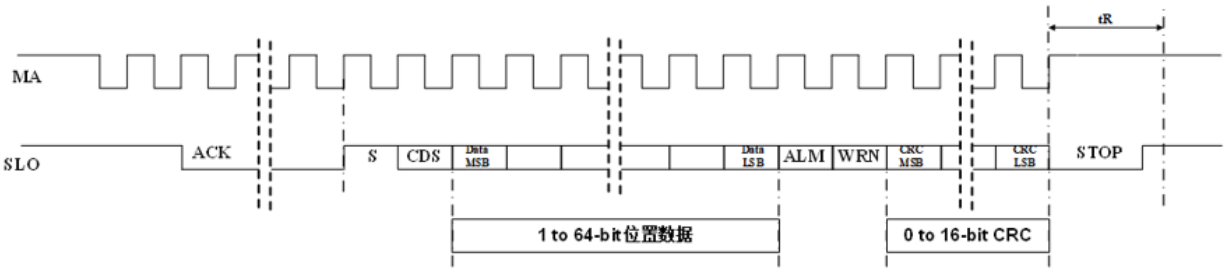
11.6.4.4. 时序调整

11.6.4.4.1. tR

tR 是控制在 BISC 或 SSI 工作模式下，Master 需维持 IDLE 状态的时间，主要是避免后续获取位置数据出现繁忙的情况出现。

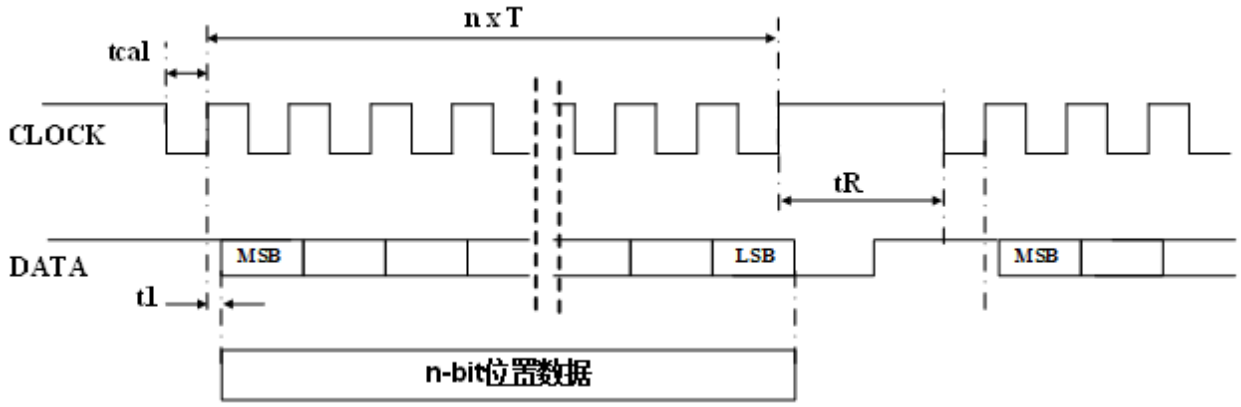
正常的单次传输，只有 Master 保持 IDLE 状态持续 tR 的时间后，才认为单次的数据传输完成。

BISC 的 tR 时序示意：



Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

SSI 的 tR 时序示意：



11.6.4.4.2. tdly

tdly 是控制在 BISC 或 SSI 工作模式下，克服传输线导致的延迟，调整 Master 读取 Slave 数据的时刻。

11.6.4.4.3. tcal

tcal 只适用于 SSI 工作模式，通过寄存器配置可以调整 CLOCK 的 tcal 时间，时序示意可以参考 SSI 的工作时序。

11.6.5. 寄存器列表

表 11–33 BIS_IF 寄存器列表

偏移	缩写	寄存器名称	章节
0x0000	0x0000 STF	传输启动	0x0000 STF
0x0008	SIZE	数据大小	0x0008 SIZE
0x000C	REGACS	寄存器访问	0x000C REGACS
0x0010	WDG	看门狗	0x0010 WDG
0x0014	MODE	模式	0x0014 MODE
0x0018	BR	波特率	0x0018 BR
0x001C	Status	状态	0x001C Status
0x0020	RXD0	接收数据 0	0x0020 RXD0
0x0024	RXD1	接收数据 1	0x0024 RXD1
0x0028	CDS	接收 CDS 寄存器	0x0028 CDS
0x002C	IDL	接收 IDL	0x002C IDL
0x0030	IRQ_EN	中断使能	0x0030 IRQ_EN

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–33 BIS_IF 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x0034	IRQ_STS	中断状态	0x0034 IRQ_STS
0x0030	DATA	接收 Data 数据	0x0038 DATA
0x0040	NF	噪声过滤	0x0040 NF
0x0060	tR	时序参数 R	0x0060 tR
0x0064	tdly	延迟时序参数	0x0064 tdly
0x0068	tcal	时序参数 cal	0x0068 tcal
0xFC	VERSION	版本寄存器	0xFC VERSION

11.6.6. 寄存器描述

11.6.6.1. 0x0000 STF

默认值：0x00000000			传输启动（Start Transfer）
位域	类型	默认值	描述
31:1	–	–	–
0	R/WAC	0x0	STF Start Transfer，开始发送，此位写 1 触发数据传输。此时 RXD0/1/2、IDL 和 Status 寄存器复位至初始值。数据传输使能后自动清 0。

11.6.6.2. 0x0008 SIZE

默认值：0x40000000			数据大小（Data Size）
位域	类型	默认值	描述
31:22	–	–	–
21:16	R/W	0x0	DTSIZ Data Size Setting，数据大小配置，单位 bit。
15:14	–	–	–
13:8	R/W	0x0	D1SIZ Data 1 Size Setting，RXD1 接收数据的大小，单位 bit，范围 0 到 32。RXD1 用于存放位置数据。D1SIZ 寄存器适用 BISC 工作模式和 SSI 工作模式。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x40000000			数据大小（Data Size）
位域	类型	默认值	描述
7:6	–	–	–
5:0	R/W	0x0	D0SIZ Data 0 Size Setting，RXD0 接收数据的大小，单位 bit，范围 0 到 32。RXD0 用于存放位置数据。D0SIZ 寄存器适用 BISC 工作模式和 SSI 工作模式。

11.6.6.3. 0x000C REGACS

默认值：0x00000000			寄存器访问（Register Access）
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W	0x0	TXD Transmission Data setting，对应写操作时写入寄存器的数据值。
15	–	–	–
14:12	R/W	0x0	ID Slave ID setting，从机 ID 设置，设置范围 0~7。
11:9	–	–	–
8	R/W	0x0	ROW Read Or Write Select，选择寄存器读或写操作。 • 0x0：寄存器读操作 • 0x1：寄存器写操作
7	–	–	–
6:0	R/W	0x0	ADR Register address setting，寄存器地址设置。

11.6.6.4. 0x0010 WDG

默认值：0xffffffff			看门狗（Watchdog）
位域	类型	默认值	描述
31:0	R/W	0xffff_ffff	WDG Watchdog timer setting，看门狗时间配置，配置超时监测的时间，单位 clk。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.6.6.5. 0x0014 MODE

默认值：0x00000000			模式（Mode）
位域	类型	默认值	描述
31:18	–	–	–
17	R/W	0x0	SSI_GREY_EN SSI GREY Enable，SSI 格雷解码使能 • 0x0：未使能 • 0x1：使能
16	–	–	–
15:5	–	–	–
4	R/W	0x0	HCL_ABS_DAT_SEL Hardware Current Loop Absolute Position Data Select，硬件电流环的位置数据选择 • 0x0：RXD0 的数据 • 0x1：RXD1 的数据
3	R/W	0x0	MODE_SEL BISC or SSI Mode Select，BISC 工作模式或 SSI 工作模式选择。 • 0x0：BISC • 0x1：SSI
2	R/W	0x0	SSI_MODE SSI Mode setting，SSI 工作模式选择。 • 0x0：Mode0，位置信息获取 • 0x1：Mode1，连续位置信息获取
1:0	R/W	0x0	BISC_MODE BISC Mode setting，BISC 工作模式选择。 • 0x0：Mode0，位置信息获取 • 0x1：Mode1，连续位置信息获取 • 0x2：Mode2，寄存器读操作 • 0x3：Mode3，寄存器写操作

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.6.6.6. 0x0018 BR

默认值：0x00000000			波特率（Baud Rate）
位域	类型	默认值	描述
31:4	–	–	–
3:0	R/W	0x0	BR Bit rate setting，比特速率配置，对应设置管脚 MA 输出的时钟频率。 • 0x0：10 MHz • 0x1：8 MHz • 0x2：4 MHz • 0x3：2.5 MHz • 0x4：1 MHz • 0x5：400 KHz • 0x6：300 KHz • 0x7：200 KHz • 0x8：100 KHz • 0x9：80 KHz • Others：无效

11.6.6.7. 0x001C Status

默认值：0x00000000			状态（Status）
位域	类型	默认值	描述
31:13	–	–	–
12	R	0x0	REGNRD Register not-ready，寄存器操作出现繁忙状态。 • 0x0：无状态发生 • 0x1：产生繁忙状态
11	R	0x0	IDLERR ID-lock Data error，出现 ID 错误，发送的 ID 与 IDL 不匹配。 • 0x0：无错误发生 • 0x1：产生错误
10	R	0x0	SBERR Stop bit error，Stop 比特错误。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			状态（Status）
位域	**类型**	**默认值**	**描述**
			• 0x0：无错误发生 • 0x1：产生错误
9	R	0x0	WBERR Write bit error，Write 比特错误。 • 0x0：无错误发生 • 0x1：产生错误
8	R	0x0	RBERR Read bit error，Read 比特错误。 • 0x0：无错误发生 • 0x1：产生错误
7	R	0x0	REGWERR Register Write access error，写寄存器操作错误，即返回的寄存器数据与写入的数据不一致。 • 0x0：无错误发生 • 0x1：产生错误
6:3	R	0x0	–
2	R/W1C	0x0	REGCEND Register access C mode Complete，寄存器操作完成。 • 0x0：无状态发生 • 0x1：寄存器操作完成
1	R	0x0	WDG Watchdog error，看门狗错误，指示看门狗定时器超时。 • 0x0：无错误发生 • 0x1：产生错误
0	R/W1C	0x0	END Data transfer complete，单次的数据传输完成。 • 0x0：无状态发生 • 0x1：单次的数据传输完成

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.6.6.8. 0x0020 RXD0

默认值：0x00000000			接收数据 0（Received Data 0）
位域	类型	默认值	描述
31:0	R	0x0	RXD0 Received Data 0 store，存放在 RXD0 的位置数据。

11.6.6.9. 0x0024 RXD1

默认值：0x00000000			接收数据 1（Received Data 1）
位域	类型	默认值	描述
31:0	R	0x0	RXD1 Received Data 1 store，存放在 RXD1 的位置数据。

11.6.6.10. 0x0028 CDS

默认值：0x00000000			接收 CDS 寄存器
位域	类型	默认值	描述
31:8	–	–	–
7:0	R	0x0	CDS CDS Data store，接收的 CDS 数据

11.6.6.11. 0x002C IDL

默认值：0x00000000			接收 IDL（Received IDL）
位域	类型	默认值	描述
31:8	–	–	–
7:0	R	0x0	IDL IDL Data store，接收的 IDL 数据。

11.6.6.12. 0x0030 IRQ_EN

默认值：0x00000000			中断使能（Interrupt Enable）
位域	类型	默认值	描述
31:3	–	–	–

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			中断使能（Interrupt Enable）
位域	**类型**	**默认值**	**描述**
2	R/W	0x0	REGCEND Register access C mode Complete IRQ enable，BISC 的寄存器操作完成中断使能。 • 0x0：未使能 • 0x1：使能
1	R/W	0x0	WDG_IRQ_EN Watchdog error IRQ enable，看门狗超时中断使能。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	END_IRQ_EN Data transfer complete IRQ Enable，单次的数据传输完成中断使能。 • 0x0：未使能 • 0x1：使能

11.6.6.13. 0x0034 IRQ_STS

默认值：0x00000000			中断状态（Interrupt Status）
位域	**类型**	**默认值**	**描述**
31:3	–	–	–
2	R/W1C	0x0	REGCEND Register access C mode Complete，BISC 的寄存器操作完成。 • 0x0：无状态发生 • 0x1：BISC 的寄存器操作完成
1	R/W1C	0x0	WDG Watchdog error，看门狗错误，指示看门狗定时器超时。 • 0x0：无错误发生 • 0x1：产生错误
0	R/W1C	0x0	END Data transfer complete，单次的数据传输完成。 • 0x0：无状态发生 • 0x1：单次的数据传输完成

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.6.6.14. 0x0038 DATA

默认值：0x00000000			接收数据（Received DATA）
位域	类型	默认值	描述
31:0	R	0x0	DATA Received Data store，存放除 D0 和 D1 以外的其他数据。

11.6.6.15. 0x0040 NF

默认值：0x00000000			噪声过滤（Noise Filter）
位域	**类型**	**默认值**	**描述**
31:16	– –	– –	––
15:8	R/W	0x0	SMP_CTL_PRD Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	IN_PRE_FLT Input Pre Filter Enable，输入信号的预滤波使能，预滤波采样周期为 SYS_CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	IN_FLT_SEL Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			噪声过滤（Noise Filter）
位域	类型	默认值	描述
			• … • 0xF：15 采样点同步信号

11.6.6.16. 0x0060 tR

默认值：0x00000000			时序参数 R（Timing R）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	tR tR timing setting，tR 时间设置，设置的时间为 12 × tR × Tsys_clk，需注意系统时钟改变这里的时间也会相对改变。

11.6.6.17. 0x0064 tdly

默认值：0x00000000			延迟时序参数（Timing Delay）
位域	类型	默认值	描述
31:29	–	–	–
28	R/W	0x0	BCLK_PRD_SET_EN BCLK Period Set Enable，BCLK 的周期设定，此位使能后，BCLK_PRD 生效，用于调节更多的 CLK 时钟频率
27:16	R/W	0x0	BCLK_PRDBCLK_PRD，设置 BCLK 的分频值。
15:13	–	–	–
12	R/W	0x0	tdly_EN tdly Enable，tdly 使能 • 0x0：未使能，采用内部延迟半周期的方式读取数据 • 0x1：使能，使能后，tdly 生效 BCLK_PRD_SET_EN 使能时，此位建议使能，并且建议 tdly timing setting = BCLK_PRD / 2。 BCLK_PRD_SET_EN 禁止时，若当前的比特率采集数据发生错误，可使能此位，配置 tdly 进行采样延迟调节。
11:0	R/W	0x0	tdly tdly timing setting，tdly 时间设置，设置的时间为 tdly x Tsys_clk，需注意 SYS_CLK 时钟改变这里的时间也会相对改变。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.6.6.18. 0x0068 tcal

默认值：0x00000000			时序参数 cal（Timing Cal）
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x0	tcal tcal timing setting，tcal 时间设置，设置的时间为 12 × tcal × Tsys_clk，需注意系统时钟改变这里的时间也会相对改变。

11.6.6.19. 0xFC VERSION

默认值：0x00000100			版本寄存器（VERSION）
位域	类型	默认值	描述
31:0	R	0x00000100	版本寄存器 V1.0

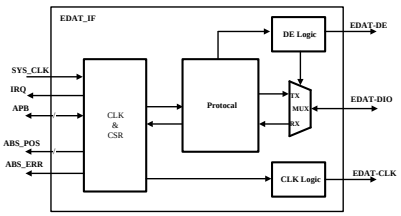
11.7. EDAT Interface (EDAT_IF)

EDAT_IF，支持连接 EnDat2.1/2.2 绝对值编码器。

11.7.1. 特性说明

- 支持连接 EnDat 2.1/ 2.2 编码器
- 输出信号 EDAT_CLK、输出信号 EDAT_DE、输入输出信号 EDAT_DIO
- 时钟频率支持 16 MHz/ 8 MHz/ 4 MHz/ 2 MHz/ 1 MHz/ 200 KHz/ 100 KHz

11.7.2. 原理框图



外部接口说明：

- EDAT–CLK：时钟信号，用于数据同步。
- EDAT–DIO：数据信号，包含输入输出数据。
- EDAT–DE：DE 控制信号，用于控制外部 RS485 收发器，切换数据收发方向。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.7.3. 实时控制外设互联图

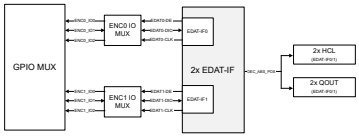


图 11–45 EDAT_IF 实时控制外设互联

EDAT_IF 输入输出管脚

如图 11–45 : EDAT_IF 实时控制外设互联所示，EDAT_IF 的管脚信号 EDAT–DE、EDAT–DIO 和 EDAT–CLK 复用于 ENC_IO_MUX 模块，需通过 SYS_CFG 配置寄存器 ENCODER_CFG 进行选择。其中对应关系为：

- ENC_IO0 对应 EDAT–DE。
- ENC_IO1 对应 EDAT–DIO。
- ENC_IO2 对应 EDAT–CLK。

EDAT_IF 位置数据

如图 11–45 : EDAT_IF 实时控制外设互联所示，EDAT_IF 的解析所得的位置数据，可以传输到 HCL 以及 QOUT 模块，分别用于硬件电流环的电角度计算和 QOUT 的任意分频输出。

11.7.4. 功能描述

EDAT_IF 绝对值编码器接口支持下列模式和功能：

- 速率：EDAT_IF 时钟 CLK 频率支持 16 MHz/ 8 MHz/ 4 MHz/ 2 MHz/ 1 MHz/ 200 KHz/ 100 KHz。
- 发送类型和接收类型指令：关于详细的指令描述和典型命令控制示例，查看指令表。
- 连续模式：在完成一次位置数据获取后，时钟并不会停止，而是持续输出时钟信号，编码器则会一直输出新的位置数据。
- 状态寄存器：EDAT_IF 可以在状态寄存器中读取每次数据传输的情况。若触发下一次数据传输，状态寄存器自动清 0。
- 看门狗定时器：对每次执行的命令进行超时检测。
- 输入信号滤波：对于 DIO 接收的信号，支持硬件的滤波，用于滤除硬件电路的噪声，滤波精度支持 4.1 ns，对应采样时钟 240 MHz。
- 硬件电流环交互： EDAT_IF 将每次数据传输的异常状态输出至硬件电流环模块，反馈编码器的数据读取出现异常。

11.7.4.1. 指令表

表 11–34 EDT_IF 支持指令表

模式指令	TX Typ	RX Typ
编码器发送位置	Typ1	Typ1

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–34 EDT_IF 支持指令表 (续)

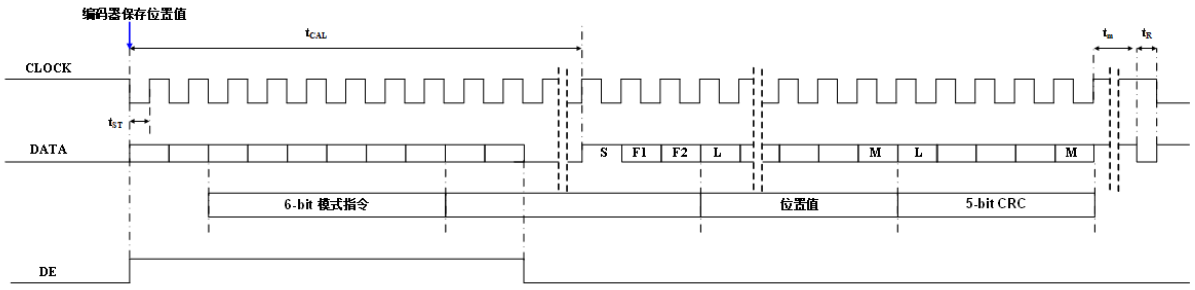
模式指令	TX Typ	RX Typ
存储区选择	Typ2	Typ3
编码器接收参数	Typ2	Typ3
编码器发送参数	Typ2	Typ3
编码器接收复位	Typ1	Typ1
编码器发送位置值及附加信息	Typ1	Typ1
编码器发送位置值和接收存储区选择	Typ1	Typ2
编码器发送位置值并接收参数	Typ1	Typ2
编码器发送位置值和参数	Typ1	Typ1
编码器发送位置值并接收出错复位	Typ1	Typ2

EDAT_IF 通过寄存器可以配置不同的发送类型和接收类型。

- 发送类型：
  - TX type1：只发送模式命令。
  - TX type2：发送模式命令 + 8–bit MRS + 16–bit Data。
- 接收类型：
  - RX type1：接收位置数据，可通过寄存器使能是否接收此类型数据的附加数据 1 和附加数据 2。
    可以通过寄存器 RX_ERR_WIDTH 配置错误位为 1–bit 或者 2–bit。
  - RX type2：接收位置数据 + 续发控制数据，可通过寄存器使能是否接收此类型数据的附加数据 1 和附加数据 2。
    在此模式下，trt 寄存器生效。
  - RX type3：接收控制类数据。

典型的命令控制示例如下所示：

- **Case1**： TX type1 + RX type1，未使能接收附加数据



对于 RX 位置数据的 CRC，计算说明如下：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

◦ 计算的多项式为 x^5+x^3+x+1。

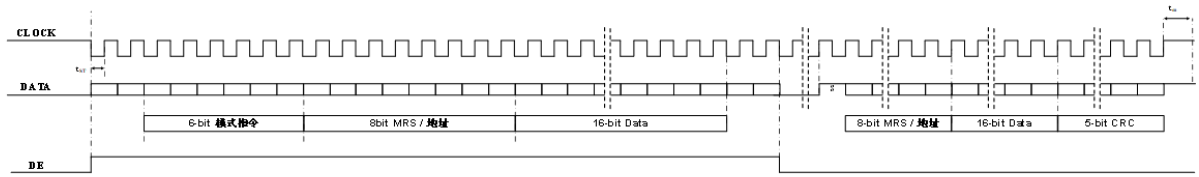
◦ 计算的范围是从 F1 + F2（指令 000111 无 F2）+ Data。

◦ 计算的初始值为 0x1F。

◦ 最后计算的 CRC 结果需要取反。

◦ 返回的 CRC 是 LSB 先发送。

- **Case2：** TX type2 + RX type3



对于 RX 参数数据的 CRC，计算说明如下：

◦ 计算的多项式为 x^5+x^3+x+1。

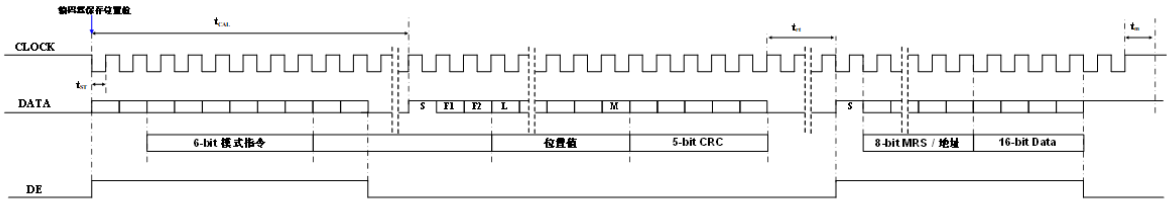
◦ 计算的范围是 24–bit 参数。

◦ 计算的初始值为 0x1F。

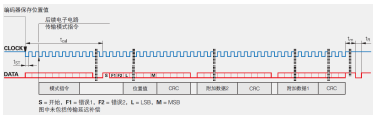
◦ 最后计算的 CRC 结果需要取反。

◦ 返回的 CRC 是 LSB 先发送。

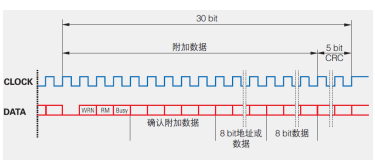
- **Case3：** TX type1 + RX type2（未使能附加数据）



- **Case4：** TX type1 + RX type1（使能附加数据 2 和附加数据 1）



对于 RX 附加数据格式，补充说明如下图所示：



其中，附加数据的 CRC 的计算方式如下：

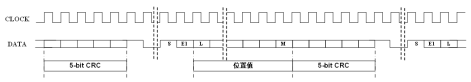
Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

- 计算的多项式为 x^5+x^3+x+1。
- 计算的范围是 WRN + RM + Busy +8bit ACK+ 8–bit 地址 + 8–bit 数据。
- 计算的初始值为 0x1F。
- 最后计算的 CRC 结果需要取反。
- 返回的 CRC 是 LSB 先发送。

11.7.4.2. 连续模式

EDAT_IF 支持连续模式，与正常模式不同，连续模式下在完成一次的位置数据获取后，时钟并不会停止，而是持续输出时钟信号，因此编码器会一直输出新的位置数据。连续模式下，主控可以持续获得最新的位置数据。

在连续模式 下，命令 000111 的工作时序如下图所示：



连续模式下，每完成一次位置信息获取，都会产生一次 RXEND 状态。若出现异常状态，可以通过寄存器配置为继续进行下一次位置信息获取或停止位置信息获取。

11.7.4.3. 状态寄存器

每次数据帧传输完成后，EDAT_IF 均可以在状态寄存器中读取本次数据传输的情况，若触发下一次数据传输，状态寄存器自动清 0。

通过寄存器配置，可以配置 WDG 和 RXEND 状态产生中断信号，也就是每次数据发生传输超时可以触发中断，传输完成可以触发中断。

状态寄存器列表中各状态位对应信息如下：

表 11–35 状态寄存器状态位描述

符号	说明
RX1	RECV1 接收到数据
RX2	接收到附加信息 2
RX3	接收到附加信息 1
F1	数据是无效值
F2	数据是无效值
CRC1	RECV1 接收到的数据存在 CRC 错误
CRC2	附加信息 1 存在 CRC 错误
CRC3	附加信息 2 存在 CRC 错误
MRSADR	MRS 代码或地址错误

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–35 状态寄存器状态位描述 (续)

符号	说明
BUSY	附加信息 1 或 2 存在 BUSY = 1
RM	附加信息 1 或 2 存在 RM = 1
WRN	附加信息 1 或 2 存在 WRN = 1
WDG	看门狗超时异常
RXEND	接收完成
MBERR	Mode 比特错误

11.7.4.4. 看门狗定时器

EDAT_IF 支持看门狗定时器，对每次执行的命令进行超时检测。如果从写 STRB 寄存器开始到传输完成所需的时间，超过所设置的时间，WDG 比特会置 1。

注：

看门狗超时检测功能不支持以下命令：

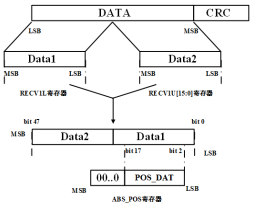
- The mode command Encoder send position values when continuous mode is enabled.（连续模式）
- The mode command Encoder receive reset (101010)
- The mode command Encoder send parameter(100011)
- The mode command Encoder receive parameter (011100)

11.7.4.5. 硬件电流环交互

EDAT_IF 接收到的位置数据存放在 RECV1L 和 RECV1U[15:0]，可以通过寄存器配置，选择将截取数据存放至寄存器 0x0050 ABS_POS。

下图用 ABS_POS 裁剪举例说明数据裁剪的方式：

- ABS_POS_CB = 0x2：从 bit2 开始裁剪，包含 bit2
- ABS_POS_SIZE = 0xF：剪的长度为 16 bits



EDAT_IF 将每次数据传输的异常状态通过 OR 逻辑输出至硬件电流环模块，反馈编码器的数据读取出现异常。异常状态可以通过寄存器配置，选择需要输出至硬件电流环模块的异常状态信号。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.7.5. 寄存器列表

表 11–36 EDAT_IF 寄存器列表

偏移	缩写	寄存器名称	章节
0x0000	STRB	触发控制寄存器	0x0000 STRB
0x0004	CFG1	配置寄存器 1	0x0004 CFG1
0x0008	CFG2	配置寄存器 2	0x0008 CFG2
0x000C	CFG3	配置寄存器 3	0x000C CFG3
0x0010	INTE	中断使能寄存器	0x0010 INTE
0x0014	STAT	状态寄存器	0x0014 STAT
0x0018	ABS_ERR_EN	编码器错误使能寄存器	0x0018 ABS_ERR_EN
0x0020	BCLK	波特率时钟寄存器	0x0020 BCLK
0x0024	RXSMP	接收采样寄存器	0x0024 RXSMP
0x0028	DLY_RPT	延迟补偿寄存器	0x0028 DLY_RPT
0x0030	TX	发送配置寄存器	0x0030 TX
0x0040	RECV1L	接收数据 1L	0x0040 RECV1L
0x0044	RECV1U	接收数据 1U	0x0044 RECV1U
0x0048	RECV2	接收数据 2	0x0048 RECV2
0x004C	RECV3	接收数据 3	0x004C RECV3
0x0050	ABS_POS	绝对值编码器位置数据	0x0050 ABS_POS
0x0054	RECV4	接收数据 4	0x0054 RECV4
0x60	RX_FLT	接收滤波寄存器	0x60 RX_FLT
0x0064	tR	时序参数 R	0x0064 tR
0x0068	tST	时序参数 ST	0x0068 tST
0x006C	tRT	时序参数 RT	0x006C tRT
0x0FFC	VERSION	版本号	0xFFC VERSION

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.7.6. 寄存器描述

11.7.6.1. 0x0000 STRB

默认值：0x00000000			触发控制（Strobe）
位域	类型	默认值	描述
31:5	–	–	–
4	R/WAC	0x0	STOP Stop，停止控制，此位对于连续模式有效，写 1 触发停止连续模式，触发后自动清 0。
3:1	–	–	–
0	R/WAC	0x0	STRB Strobe，触发控制，写 1 触发一次命令传输，触发后自动清 0。

11.7.6.2. 0x0004 CFG1

默认值：0x0c000000			配置寄存器 1（Configutation 1）
位域	类型	默认值	描述
31:22	–	0x30	–
21:16	R/W	0x0	DWL Receive Data Length，接收数据长度，最多 48 bits。（最后接收的数据的长度应为 S + F1 + F2 + DWL + CRC） • 0x0：0 bit • 0x1：1 bit • 0x2：2 bit • … • 0x30：48 bit • Others：48 bit
15	–	–	–
14	R/W	0x0	ST_BIT_TYPE Start_bit_type，Start Bit 类型设置。 • 0x0：上升沿检测 start bit • 0x1：高电平检测
13	R/W	0x1	CRC_INV

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0c000000			配置寄存器 1（Configutation 1）
位域	类型	默认值	描述
			CRC Invert Enable，CRC 反相使能。 • 0x0：未使能 • 0x1：使能
12	R/W	0x0	HW_RX_ERR_BPS_EN HW MODE Receive Error Bypass Enable，指示硬件模式 CRC 出错时是否输出位置数据： • 0x0：未使能，不输出位置数据 • 0x1：使能，输出位置数据
11:9	R/W	0x0	FTCLK Transmission Clock Frequency，发送时钟频率配置。 • 0x0：16 MHz • 0x1：8 MHz • 0x2：4 MHz • 0x3：2 MHz • 0x4：1 MHz • 0x5：200 KHz • 0x6：100 KHz • Others：无效
8	R/W	0x0	CONTU_STOP Continue Mode Stop，连续模式的自动停止，即当获取位置信息时出现异常状态，连续模式自动停止。 • 0x0：未使能 • 0x1：使能
7	R/W	0x0	CONTU_MOD Continuous Mode，连续模式使能。 • 0x0：未使能 • 0x1：使能连续模式
6	R/W	0x0	AINF1_RX_EN Additional Information 1 ， Receive Enable，附加信息 1 接收使能。 • 0x0：未使能 • 0x1：使能
5	R/W	0x0	AINF2_RX_EN

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0c000000			配置寄存器 1（Configutation 1）
位域	类型	默认值	描述
			Additional Information 2 ， Receive Enable，附加信息 2 接收使能。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	RX_ERR_WIDTH Receive Error Width，接收位置数据的错误域宽度。 • 0x0：1–bit 错误域 • 0x1：2–bit 错误域
3:2	R/W	0x0	RX_TYPE_SEL Receive Type Select，接收类型选择。 • 0x0：RX Type 1 • 0x1：RX Type 2 • 0x2/3: RX Type 3
1:0	R/W	0x0	TX_TYPE_SEL Transmit Type Select，发送类型选择。 • 0x0：TX Type 1 • 0x1：TX Type 2

11.7.6.3. 0x0008 CFG2

默认值：0x00000000			配置寄存器 2（Configutation 2）
位域	类型	默认值	描述
31:29	–	–	–
28:24	R/W	0x0	ABS_POS_CB Absolute Position Data Cut Bit，ABS_POS 的裁剪起始 BIT。 • 0x0：从 bit 0 开始，即包含 bit 0。 • 0x1：从 bit 1 开始。 • 0x2：从 bit 2 开始 • … • 0x1F：从比特 31bit 开始
23:21	–	–	–
20:16	R/W	0x0	ABS_POS_SIZE Absolute Positiotn Data Size，ABS_POS 保存的位置数据的长度。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			配置寄存器 2（Configutation 2）
位域	类型	默认值	描述
			• 0x0：1bit • 0x1：2bit • 0x2：3bit • … • 0x1F：32bit
15:14	–	–	–
13	R/W	0x0	SWAP_ABS_RX_EN Absolute Position Information Data ， Receive Swap Enable，即 RX 的位置数据接收比特的顺序翻转。 • 0x0：LSB First，LSB 先发 • 0x1：MSB First，MSB 先发
12	R/W	0x0	SWAP_ADIF_DATA_RX_EN Additional Information Data ， Receive Swap Enable，即 RX type1/2 的 Data 数据接收比特的顺序翻转。 • 0x0：LSB First，LSB 先发 • 0x1：MSB First，MSB 先发
11	R/W	0x0	SWAP_ADIF_ADR_RX_EN Additional Information Address Data ， Receive Swap Enable，即 RX type1/2 的 Address 数据接收比特的顺序翻转。 • 0x0：LSB First，LSB 先发 • 0x1：MSB First，MSB 先发
10	R/W	0x0	SWAP_ADIF_ACK_RX_EN Additional Information Ack Data ， Receive Swap Enable，即 RX type1/2 的 ACK 数据接收比特的顺序翻转。 • 0x0：LSB First，LSB 先发 • 0x1：MSB First，MSB 先发
9	R/W	0x0	SWAP_RX_DATA_EN Parameters/ Instructions ， Receive Swap Enable，即 type3 的 PI 数据接收比特的顺序翻转。 • 0x0：LSB First，LSB 先发 • 0x1：MSB First，MSB 先发
8	R/W	0x0	SWAP_RX_MRS_EN

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			配置寄存器 2（Configutation 2）
位域	类型	默认值	描述
			MRS Codes / Addresses /Port Addresses ， Receive Swap Enable，即 type3 的 MAP 数据接收比特的顺序翻转。 • 0x0：LSB First，LSB 先发 • 0x1：MSB First，MSB 先发
7:3	–	–	–
2	R/W	0x0	SWAP_TX_DATA_EN 16–bit Data Transmit Swap Enable，即 type2 的 Data 数据发送比特的顺序翻转。 • 0x0：LSB First，LSB 先发 • 0x1：MSB First，MSB 先发
1	R/W	0x0	SWAP_TX_MRS_EN MRS Codes / Addresses /Port Addresses Transmit Swap Enable，即 type2 的 MAP 数据发送比特的顺序翻转。 • 0x0：LSB First，LSB 先发 • 0x1：MSB First，MSB 先发
0	R/W	0x0	SWAP_TX_CMD_EN Transmit Command Swap Enable，即 TX Command 数据发送比特的顺序翻转。 • 0x0：LSB First，LSB 先发 • 0x1：MSB First，MSB 先发

11.7.6.4. 0x000C CFG3

默认值：0x0000_ffff			配置寄存器 3（Configutation 3）
位域	类型	默认值	描述
31	R/W	0x0	BUSY_BYPASS
30:29	–	–	–
28	R/W	0x0	WDG_EN Watchdog Enable，看门狗使能。 • 0x0：未使能 • 0x1：使能
27:0	R/W	0xffff	WDG Watchdog Timer，看门狗时间设置，单位 T_{SYS_CLK}。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000_ffff			配置寄存器 3（Configutation 3）
位域	类型	默认值	描述
			• 0x0：0 x T_{SYS_CLK} • 0x1：1 x T_{SYS_CLK} • 0x2：2 x T_{SYS_CLK} • 0x3：3 x T_{SYS_CLK} • … • 0xFFFFFFF：268435455 x T_{SYS_CLK}

11.7.6.5. 0x0010 INTE

默认值：0x00000000			中断使能（Interrupt Enable）
位域	类型	默认值	描述
31:2	–	–	–
1	R/W	0x0	WDG_IRQ_EN Watchdog Error IRQ Enable，看门狗超时错误中断使能。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	RXEND_EN Receive Complete Enable，接收完成中断使能。 • 0x0：未使能 • 0x1：使能

11.7.6.6. 0x0014 STAT

默认值：0x00000000			状态（Status）
位域	类型	默认值	描述
31:19	–	–	–
18	R	0x0	IF_IDL EDAT Interface Idle，EDAT_IF 接口空闲状态。 • 0x0：EDAT_IF 空闲 • 0x1：EDAT_IF 忙
17	R	0x0	WRN WRN Flag，附加信息 1 或 2 的 WRN = 1 标志。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			状态（Status）
位域	类型	默认值	描述
			• 0x0：无 WRN 状态 • 0x1：存在 WRN 状态
16	R	0x0	RM RM Flag，附加信息 1 或 2 的 RM = 1 标志。 • 0x0：无 RM 状态 • 0x1：存在 RM 状态
15	R	0x0	BUSY BUSY Flag，附加信息 1 或 2 的 Busy = 1 标志。 • 0x0：无 Busy 状态 • 0x1：存在 Busy 状态
14	R	0x0	MRSADR MRSADR Error • 0x0：无错误 • 0x1：存在错误
13	R	0x0	CRC4 RECV3 Register CRC Error，附加信息 2 的 CRC 错误。 • 0x0：无错误 • 0x1：存在错误
12	R	0x0	CRC3 RECV2 Register CRC Error，附加信息 1 的 CRC 错误。 • 0x0：无错误 • 0x1：存在错误
11	R	0x0	CRC2 RX type3 CRC Error • 0x0：无错误 • 0x1：存在错误
10	R	0x0	CRC1 RECV1 Register CRC Error，位置数据的 CRC 错误。 • 0x0：无错误 • 0x1：存在错误
9	R	0x0	ERR2 Error 2 Error

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			状态（Status）
位域	类型	默认值	描述
			• 0x0：无错误 • 0x1：存在错误
8	R	0x0	ERR1 Error 1 Error，Error 1 错误。 • 0x0：无错误 • 0x1：存在错误
7:2	–	–	–
1	R/W1C	0x0	WDG Watchdog Error，看门狗超时错误。 • 0x0：无错误 • 0x1：存在错误
0	R/W1C	0x0	RXEND Receive Complete，接收完成。 • 0x0：接收未完成 • 0x1：接收完成

11.7.6.7. 0x0018 ABS_ERR_EN

默认值：0x00000000			编码器错误使能（ABS Error Enable）
位域	类型	默认值	描述
31:10	–	–	–
9	R/W	0x0	MBERR Mode Bit Value Error EN，使能为 ERR 信号源。 • 0x0：未使能 • 0x1：使能
8	R/W	0x0	WRN WRN Flag EN，使能为 ERR 信号源。 • 0x0：未使能 • 0x1：使能
7	R/W	0x0	RM RM Flag EN，使能为 ERR 信号源。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			编码器错误使能（ABS Error Enable）
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
6	R/W	0x0	BUSY BUSY Flag EN，使能为 ERR 信号源。 • 0x0：未使能 • 0x1：使能
5	R/W	0x0	MRSADR MRSADR Error EN，使能为 ERR 信号源。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	CRC3 RECV3 Register CRC Error EN，使能为 ERR 信号源。 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	CRC2 RECV2 Register CRC Error EN，使能为 ERR 信号源。 • 0x0：未使能 • 0x1：使能
2	R/W	0x0	CRC1 RECV1 Register CRC Error EN，使能为 ERR 信号源。 • 0x0：未使能 • 0x1：使能
1	R/W	0x0	ERR2 Error 2 Error EN，使能为 ERR 信号源。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	ERR1 Error 1 Error EN，使能为 ERR 信号源。 • 0x0：未使能 • 0x1：使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.7.6.8. 0x0020 BCLK

默认值：0x00000000			波特率时钟（Baud Clock）
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x0	BCLK_PRD_EN Bit Clock Period Enable，Bit Clock 使能。 • 0x0：未使能，此时按 CFG2 的 FTCLK 比特决定传输时钟 • 0x1：使能，BLCK_PRD 生效
15:12	–	–	–
11:0	R/W	0x0	BCLK_PRD Bit Clock Period，Bit Clock 周期设值。

11.7.6.9. 0x0024 RXSMP

默认值：0x00000000			接收采样（Recieve Sample）
位域	类型	默认值	描述
31:18	–	–	–
17	R/W	0x0	RX_SMP_EDG Receive Sample Edge Select，此位在 EN， = 0x0 的时候有效，选择内部 delay 的边沿。 • 0x0：以接收到的 Start 比特的上升沿为准 • 0x1：以发送的 CLK 上升沿为准
16	R/W	0x0	TDLY_EN TDLY Enable，tdly 使能。 • 0x0: 未使能，采用内部延迟半周期的方式读取数据 • 0x1: 使能，使能后，CP 生效
15:12	–	–	–
11:0	R/W	0x0	CP Cable Propagation Compensation，线缆补偿时间设置，单位为 5ns，补偿时间为 CP*5ns。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.7.6.10. 0x0028 DLY_RPT

默认值：0x00000000			延迟补偿（Delay Propagation）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R	0x0	CP_MEA Cable Propagation Measure，线缆延迟时间测量值，单位为 5ns，补偿时间为 CP*5ns。

11.7.6.11. 0x0030 TX

默认值：0x00000000			发送配置（Transmission Configuration）
位域	类型	默认值	描述
31:30	–	–	–
29:24	R/W	0x0	MODE Mode Bits Setting，发送的 Mode bits
23:16	R/W	0x0	MRS MRS Codes / Addresses /Port Addresses，发送的 MRS Code/ 地址/ Port 地址。
15:0	R/W	0x0	DATA Parameters / Instructions，发送的参数/指令。

11.7.6.12. 0x0040 RECV1L

默认值：0x00000000			接收数据 1L（Received Data 1L）
位域	类型	默认值	描述
31:0	R	0x0	RXD1 Received Data 1 Store，接收到的数据 1 的低 32 bits

11.7.6.13. 0x0044 RECV1U

默认值：0x00000000			接收数据 1U（Received Data 1U）
位域	类型	默认值	描述
31:23	–	–	–
22	R	0x0	RXERR2 Received Error 2 Data Store，收到的 bit。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			接收数据 1U（Received Data 1U）
位域	类型	默认值	描述
21	R	0x0	RXERR1 Received Error 1 Data Store，收到的 bit。
20:16	R	0x0	RXCRC Received CRC 1 Store，收到的 Data1 的 5–bit CRC。
15:0	R	0x0	RXD1[47:32] Received Data 1 Store，收到的 Data1 的高 16–bit。

11.7.6.14. 0x0048 RECV2

默认值：0x00000000			接收数据 2（Received Data 2）
位域	类型	默认值	描述
31:29	–	–	–
28:24	R	0x0	RXCRC2 Received CRC 2 store，接收的 Data2 的 CRC，也即是附加信息数据 1 的数据的 CRC。
23:0	R	0x0	RXD2 Received Data 2 Store，接收的 Data2，也即是附件信息数据 1。

11.7.6.15. 0x004C RECV3

默认值：0x00000000			接收数据 3（Received Data 3）
位域	类型	默认值	描述
31:29	–	–	–
28:24	R	0x0	RXCRC3 Received CRC 3 store，接收的 Data3 的 CRC，也即是附加信息数据 2 的数据的 CRC。
23:0	R	0x0	RXD3 Received Data 3 Store，接收的 Data3，也即是附件信息数据 2。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.7.6.16. 0x0050 ABS_POS

默认值：0x00000000			绝对值编码器位置数据（ABS Position）
位域	类型	默认值	描述
31:0	R	0x0	ABS_POSABS_POS 裁剪的位置数据，反馈至硬件电流环模块。

11.7.6.17. 0x0054 RECV4

默认值：0x00000000			接收数据 4（Received Data 4）
位域	类型	默认值	描述
31:29	–	–	–
28:24	R	0x0	CRC
23:16	R	0x0	MRS
15:0	R	0x0	RXD4 Received Data 4 Store，接收的 Data4，也即是存储区域信息数据。

11.7.6.18. 0x60 RX_FLT

默认值：0x00000000			接收滤波（Received Filter）
位域	类型	默认值	描述
31:16	–	–	–
15:8	R/W	0x0	SMP_CTL_PRD Input Sample Control Period，输入采样周期 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	IN_PRE_FLT Input Pre Filter Enable，输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			接收滤波（Received Filter）
位域	类型	默认值	描述
			• 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	IN_FLT_SEL Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

11.7.6.19. 0x0064 tR

默认值：0x00000000			时序参数 R（Timing R）
位域	类型	默认值	描述
31:16	R/W	0x0	tM tM timing setting，tM 时间设置，设置的时间为 tM x (12*clk），需注意系统时钟改变这里的时间也会相对改变。
15:0	–	–	–

11.7.6.20. 0x0068 tST

默认值：0x00000000			时序参数 ST（Timing ST）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	tST_pre tST_pre timing setting，tST_pre 时间设置，设置的时间为 tST_pre x (12*clk)，需注意系统时钟改变这里的时间也会相对改变。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.7.6.21. 0x006C tRT

默认值：0x00000000			时序参数 RT（Timing RT）
位域	类型	默认值	描述
31:16	R/W	0x0	tST_pos tST_pos timing setting，tST_pos 时间设置，设置的时间为 tST x (12*clk)，需注意系统时钟改变这里的时间也会相对改变。
15:0	R/W	0x0	trt trt timing setting，trt 时间设置，设置的时间为 trt x (12*clk)，需注意系统时钟改变这里的时间也会相对改变。

11.7.6.22. 0xFFC VERSION

默认值：0x00000100			版本寄存器（VERSION）
位域	类型	默认值	描述
31:0	R	0x00000100	版本寄存器 V1.0

11.8. Analog-to-Digital Converter (ADC)

ADC 模块内置 12bits SAR ADC，用于对外部电流、电压、以及其它模拟量信号的采样。配合 EPWM /> 系统输出的采样触发信号，能够精准控制 ADC 的采样时刻，适合应用于多种实时控制场景。 M6800 系列支持 2 路 ADC，输入采集最多复用 16 通道。

11.8.1. 特性说明

- 2x ADC，复用 16 个采用通道；
- 采样精度 12-bit，最大支持 2 MSPS；
- 支持 EPWM_ADC_CVRA/CVRB 硬件触发采样；
- 支持外部信号触发采样；
- 支持软件触发采样；
- 支持双队列模式和单队列模式；
- 队列 1 FIFO 为 20*16bits，队列 2 FIFO 为 12*16bits。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.8.2. 原理框图

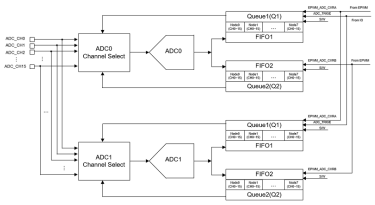


图 11–46 ADC 模块原理图框图

ADC0 和 ADC1 的输入通道的选择，是根据各自的队列 1 和队列 2 的配置进行选择，在有效的队列触发信号到来后，ADC 会依次对队列节点所对应的通道进行采样转换，转换的数字数据保存在队列的 FIFO 中。

其中队列 1 对应的触发信号，包括 EPWM_ADC_CVRA、ADC_TRIGE 和 SW；队列 2 对应的触发信号，包括 EPWM_ADC_CVRB 和 SW。

触发信号 EPWM_ADC_CVRA/B 由 EPWM 模块产生；ADC_TRIGE 为外部输入信号（上升沿触发），需要通过管脚输入；SW 为软件触发信号，通过软件写寄存器产生。

11.8.3. 功能描述

11.8.3.1. ADC 队列

ADC 模块采用队列的方式进行采样转换，通过寄存器设置队列的采样点数以及节点对应的通道，那么在触发信号到来之后，ADC 则按照队列的设置，从节点 0 开始，依次进行每个节点的采样转换，直至完成队列里面的所有节点的采样转换。

ADC 的队列支持两种模式，一种为双队列模式（即 Q1 和 Q2 独立工作），另一种为合并队列模式（即 Q1 和 Q2 合并成队列 QC）。

双队列模式

双队列模式，指的是队列 1（Q1）和队列 2（Q2），各自队列最大可支持 8 个节点，队列采样的节点数可以通过寄存器 Q1/2_TRIG_CNT 进行配置，而各个节点对应的采样通道则通过寄存器 NODE 和 ADC_Q2_NODE 进行配置。

Q1 支持的触发信号包括：

- EPWM_ADC_CVRA：EPWM 产生的触发信号 A，此信号为所有 CVRA 的 OR 逻辑信号（n=0/1/2/…/11）；
- ADC_TRIGE：外部的触发信号，通过外部管脚输入；
- SW_TRIG：软件触发信号，通过软件写寄存器字段 TRIGS 产生。

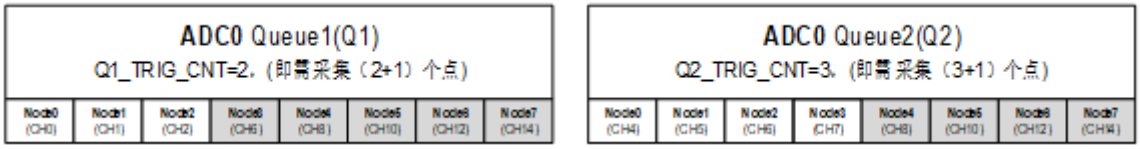
Q2 支持的触发信号包括：

- EPWM_ADC_CVRB：EPWM 产生的触发信号 B，此信号为所有 CVRB 的 OR 逻辑信号（n=0/1/2/…/11）；
- SW_TRIG：软件触发信号，通过软件写寄存器字段 TRIGS 产生。

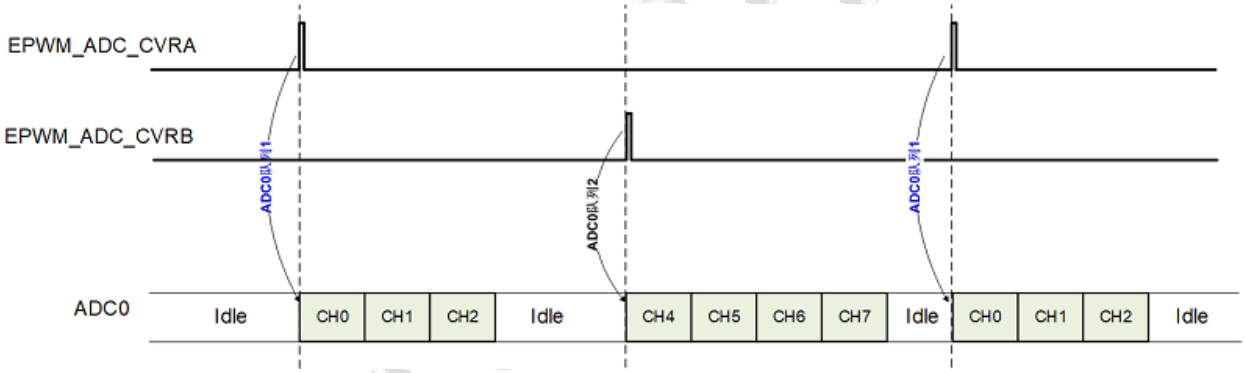
在双队列模式下，Q1 和 Q2 是独立的两个队列，为了避免 Q1 和 Q2 互相干扰，设置各自的触发信号时需保证 ADC 完成某一个队列后再完成下一个队列。

下面以 ADC0 举例说明队列 1 和队列 2 的使用方法：

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



这里对 ADC0 的队列 1 设置 3 个采样节点（Node0~Node2），依次为 CH0、CH1、CH2，ADC0 的队列 2 设置 4 个采样节点（Node0~Node3），依次为 CH8、CH9、CH10、CH11。 由于队列 1 里设置 3 个采样节点，所以队列 1 中的 Node3~Node7 都不会生效，ADC 在接收到队列 1 的有效触发信号后，依次对通道 CH0、CH1、CH2 进行一次采样转换，完成后队列 1 的任务即完成，ADC0 进入空闲状态。 同样由于队列 2 设置 4 个采样点，所以队列 2 中的 Node4~node7 都不会生效，ADC 在接收到队列 2 的有效触发信号后，依次对通道 CH4、CH5、CH6、CH7 进行一次采样转换，完成后队列 2 的任务即完成，ADC0 进入空闲状态。



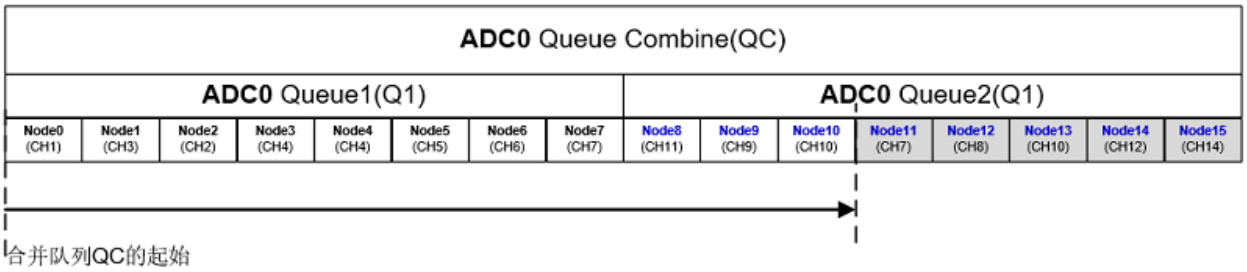
合并队列模式

单队列模式，指的是 Q1 和 Q2 进行合并而成的 QC 队列。QC 队列最大支持 16 个节点，队列采样的节点数可以通过 CNT 进行设置，而节点对应的采样通道则通过寄存器 NODE（对应节点 0~7）和 NODE（对应节点 8~15）进行配置。

QC 支持的触发信号包括：

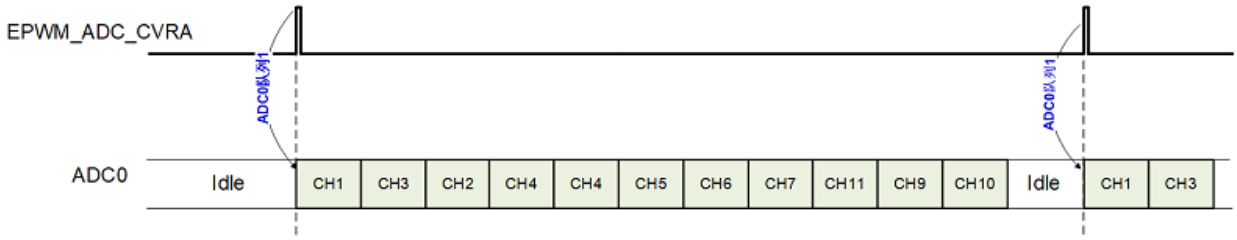
- EPWM_ADC_CVRA：EPWM 产生的触发信号 A，此信号为所有 CVRA 的 OR 逻辑信号（n=0/1/2/…/11）；
- ADC_TRIGE：外部的触发信号，通过外部管脚输入；
- SW_TRIG：软件触发信号，通过软件写寄存器产生。

下面以 ADC0 举例说明合并队列 QC 的使用方法：

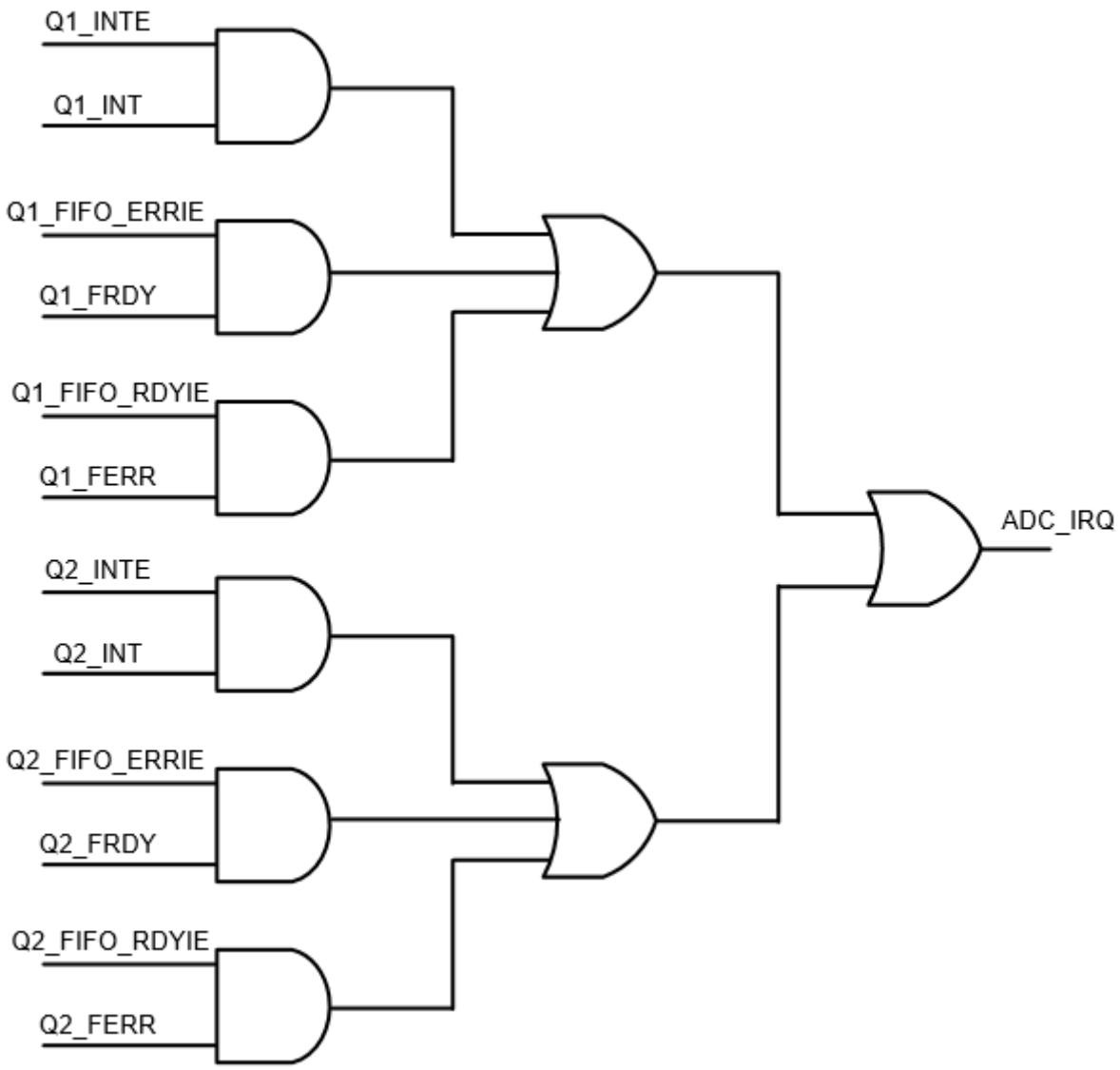


这里对 ADC0 设置采用合并队列 QC，并且设置 11 个采样节点（Node0~Node10），所以需对 Q1 的节点寄存器依次配置为 CH1、CH3、CH2、CH4、CH4、CH5、CH6、CH7，表示 Node0~Node7，对 Q2 的节点寄存器依次配置为 CH11、CH9、CH10，表示 Node8~Node10。 由于合并队列 QC 里设置 11 个采样节点，所以队列中的 Node11~Node15 都不会生效，ADC 在接收到合并队列的有效触发信号后，依次对通道进行一次采样转换，完成后 ADC0 进入空闲状态。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



11.8.3.2. 中断产生机制



ADC 模块支持产生中断信号，如上图所示，根据用户的需要，配置寄存器使能相应的信号源作为中断信号即可。

其中中断信号源依次为如下：

- Q1_INT：指示完成队列 1（或队列 QC）所有节点的采样转换的标记信号；
- Q1_FRDY：指示队列 1（或队列 QC）的 FIFO 达到了阈值的标记信号；
- Q1_FERR：指示队列 1（或队列 QC）的 FIFO 出现异常的标记信号；
- Q2_INT：指示完成队列 2 所有节点的采样转换的标记信号；

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

• Q2_FRDY：指示队列 2 的 FIFO 达到了阈值的标记信号；

• Q2_FERR：指示队列 2 的 FIFO 出现异常的标记信号。

11.8.3.3. FIFO 数据

ADC 采样转换的数据，会按照队列的顺序依次的保存在队列的 FIFO 中。

现假设队列 1 设置 3 个采样节点，依次采样 CH0、CH1 和 CH2 的通道的信号，在 ADC 完成了队列 1 的采样转换后，此时会产生 Q1_INT 的状态（指示完成了一次队列 1 的任务），软件可以通过轮询或中断的方式读取队列 1 的 FIFO 获取队列 1 的转换结果。 第一次读取 FIFO 取得的为 CH0 的转换数据，第二次读取 FIFO 取得的为 CH1 的转换数据，第三次读取 FIFOFIFO 取得的为 CH2 的转换数据。

另外，FIFO 数据的读取支持 DMA 的读取，需要设置 DMA 使能以及 FIFO 阈值寄存器，才可以实现 DMA 自动获取 ADC 结果数据。

11.8.3.4. ADC 采样率设置

ADC 的采样率可以通过设置寄存器字段 ACQ 进行调整。ADC_ACQ 字段控制的是 ADC 采样保持时间，而 ADC 的转换时间为 17 * TADC_CLK，所以 ADC 的采样率为 ADC_CLK/（17 + (ADC_ACQ+1)）。 其中 CLK 为 ADC 模块的工作时钟，TADC_CLK 对应为工作时钟的周期。ADC_CLK 建议设置为 40MHz 或 48MHz。

若设置 ADC_CLK = 40MHz，ADC_ACQ = 22，那么 ADC 的采样率则为 40MHz /(17 + (22 + 1)) = 1MHz，也就是 1MSPS。

11.8.3.5. HCL 获取 ADC 数据

硬件电流环 HCL 的电流数据是通过读取 ADC0 和 ADC1 的数据来获取，将读取的数据分别作为 U 相电流和 V 相电流送至硬件电流环的电流采样预处理模块。

> **注：**
>
> HCL 的数据读取，不会影响软件读取 ADC 的结果

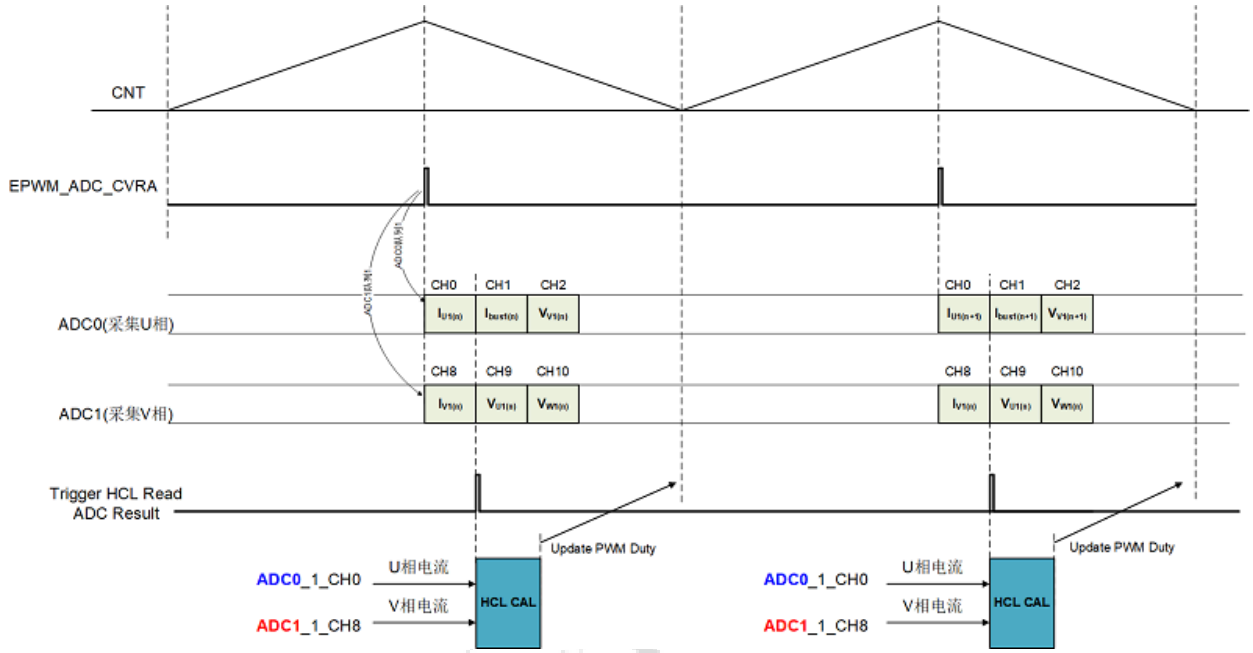
HCL 读取数据的方式可以通过以下的配置控制：

1. 通过寄存器配置 HCL_RD_EN = 0x1，使能硬件电流环可以读取 ADC 的数据。
2. 默认 ADC0 的数据为 IU 数据（U 相电流），ADC1 的数据为 IV 数据（V 相电流），若需要数据对调，可以通过硬件电流环 HCL 的寄存器配置进行对调。
3. 配置 HCL 采集为单点模式、双点或交叉双点模式。此三种模式实现的逻辑可以参考如下说明。

单点模式

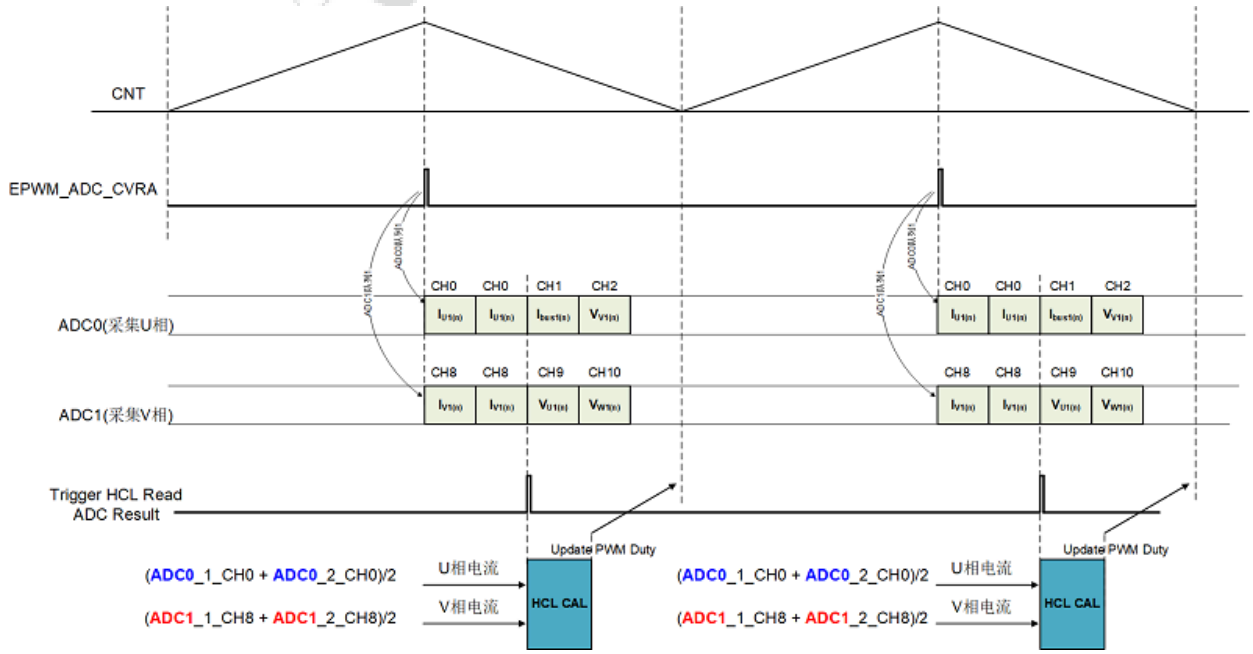
此模式下，硬件电流环 HCL 会分别从 ADC0 和 ADC1 中读取队列的第一个采样点的数据作为 U 相或 V 相的电流。 设置 ADC0 的队列 1 的第一个采样点用于采集 U 相电流、ADC1 的队列 1 的第一个采样点用于采集 V 相电流，每次完成第一个节点的采样转换后，硬件电流环就会将 ADC0 的第一个 ADC 结果送至 HCL 作为 U 相电流输入。同样，硬件电流环将 ADC1 的第一个 ADC 结果送至 HCL 作为 V 相电流。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



双点模式

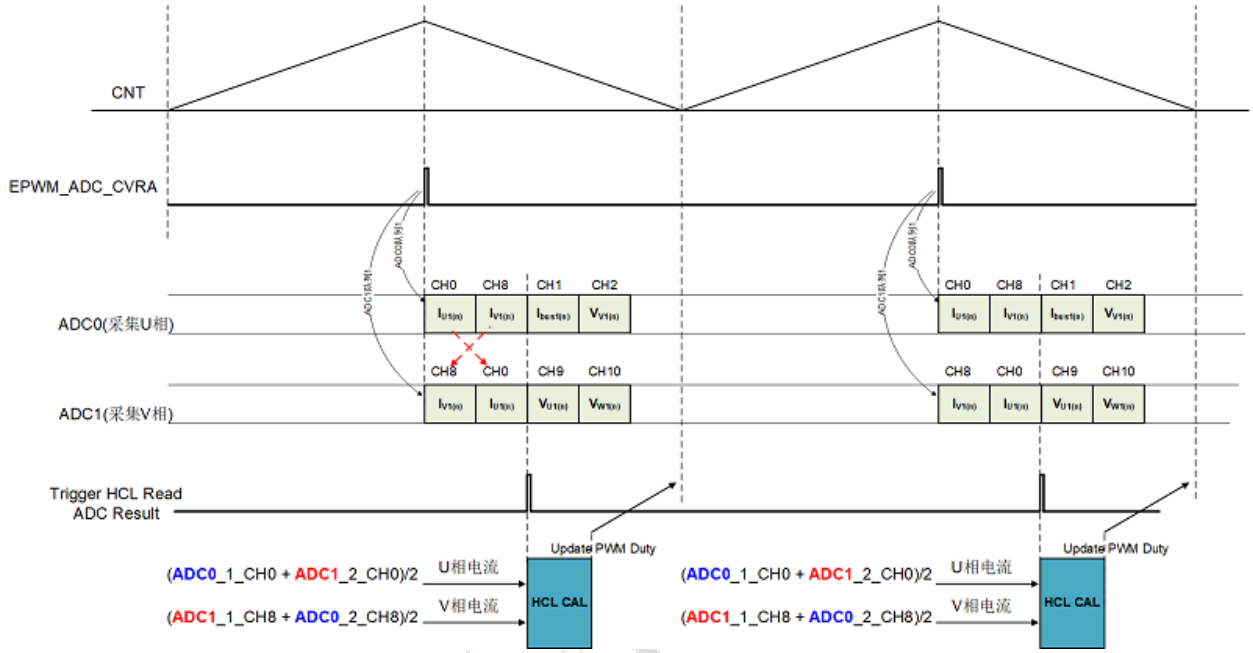
此模式下，硬件电流环 HCL 会分别从 ADC0 和 ADC1 中读取队列的前两个采样点的平均值作为 U 相或 V 相的电流。 设置 ADC0 的队列 1 的前两个采样点用于采集 U 相电流、ADC1 的队列 1 的前两个采样点用于采集 V 相电流，每次完成前两个节点的采样转换后，硬件电流环就会将 ADC0 的前两个 ADC 结果的平均值送至 HCL 作为 U 相电流输入。同样，硬件电流环将 ADC1 的前两个 ADC 结果的平均值送至 HCL 作为 V 相电流。



交叉模式

此模式下，若 ADC0 设置为采样 U 相电流，那么 ADC0 的队列的第一个采样点和 ADC1 队列的第二个采样点求平均作为 U 相电流数据输入硬件电流环，而 ADC1 设置为采样 V 相电流，ADC1 的队列的第一个采样点和 ADC0 队列的第二个采样点求平均作为 V 相电流数据输入硬件电流环。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved



11.8.4. 寄存器描述

11.8.4.1. 地址映射

M680x 内置两路 ADC，即 ADC0/1，对应的寄存器地址映射关系如下：

ADC0 和ADC1 的寄存器功能完全一致。

模块名	基地址	地址空间
ADC0	ADC_BASE + 0x0000	4KB
ADC1	ADC_BASE + 0x1000	4KB

11.8.4.2. 寄存器列表

寄存器名	偏移地址	寄存器功能描述
ADC寄存器		
ADC_MCR	ADC0/1 + 0x0000	ADC模块控制寄存器
ADC_TCR	ADC0/1 + 0x0004	ADC队列采样节点数寄存器
ADC_Q1_NODE	ADC0/1 + 0x0008	ADC队列 1 节点寄存器
ADC_Q2_NODE	ADC0/1 + 0x000C	ADC队列 2 节点寄存器
ADC_MSR	ADC0/1 + 0x0010	ADC模块状态寄存器
ADC_FILTER	ADC0/1 + 0x001C	ADC滤波控制寄存器

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

寄存器名	偏移地址	寄存器功能描述
ADC_Q1FCR	ADC0/1 + 0x0020	ADC队列 1 FIFO 控制寄存器
ADC_Q2FCR	ADC0/1 + 0x0024	ADC队列 2 FIFO 控制寄存器
ADC_Q1FDR	ADC0/1 + 0x0040	ADC队列 1 FIFO 数据寄存器
ADC_Q2FDR	ADC0/1 + 0x0080	ADC队列 2 FIFO 数据寄存器
ADC_HCL_CTL	ADC0/1 + 0x0090	ADC硬件电流环控制寄存器
版本寄存器		
VERSION	ADC0/1 + 0x0FFC	ADC模块版本寄存器

11.8.5. 寄存器描述

11.8.5.1. 0x000 ADC_MCR

默认值：0x00002F00			ADC模块控制 (ADC Module Control Register)
位域	类型	默认值	描述
31	–	–	–
30	R/WAC	0x0	Q2_TRIGS Queue 2 Trigger Status，队列 2 的状态，同时软件也可以通过本字段触发ADC队列 2 进行采样。 • 0x0：显示 Q2 处于空闲状态，此状态下，软件可以通过置位本字段触发 Q2 进行采样 • 0x1：显示 Q2 处于工作状态，采样的触发有可能来自于任何触发源（包括 TRIGB/TRIGS），一旦采样完成，本字段会被硬件自动清零。
29	–	–	–
28	R/W	0x0	Q2_TRIGB Queue 2 Trigger B Enable，队列 2 EPWM 采样触发 B 使能信号 • 0x0：禁止 EPWM_ADC_CVRB 触发队列 2 • 0x1：使能 EPWM_ADC_CVRB 触发队列 2。 关于 PWM_ADC_CVRB 触发信号所代表的含义，请参考 PWM 模块的配置。
27	–	–	–
26	R/W	0x0	Q2_INTE Queue 2 Interrupt Enable，队列 2 中断使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00002F00			ADC模块控制 (ADC Module Control Register)
位域	类型	默认值	描述
			• 0x0：禁止 INT 中断 • 0x1：使能 INT 中断
25	R/W	0x0	Q2_INTM Queue 2 Interrupt Mode，队列 2 中断模式选择。 • 0x0：每次队列执行结束都会产生一次 INT 中断 • 0x1：每隔一次（每两次）队列执行结束就会产生一次 INT 中断
24	R/WAC	0x0	Q2_RST Queue 2 Reset，队列 2 复位信号。 • 0x0：无使能 • 0x1：立刻复位 Q2 到 Q2 的节点 0，下一次触发发生后，从节点 0 开始执行采样，复位后现有未执行的采样命令立刻放弃，并等待已执行的采样命令完成后，硬件自动清零本字段。
23	R/W	0x0	QC_TRIGB Queue of Combination Trigger B，合并队列的 EPWM 采样触发 B 使能信号。 • 0x0：禁止 EPWM_ADC_CVRB 触发 QC • 0x1：使能 EPWM_ADC_CVRB 触发 QC 关于 PWM_ADC_CVRB 触发信号所代表的含义，请参考 EPWM 模块的配置
22	R/WAC	0x0	Q1_TRIGS Queue 1 Trigger Status，队列 1 的状态，同时软件也可以通过本字段触发ADC队列 1 进行采样。另外当使能了合并队列 QUE_COMB = 0x1，这里反馈的是合并队列的状态。 • 0x0：显示 Q1 或 QC 处于空闲状态，此状态下，软件可以通过置位本字段触发 Q1/QC 进行采样。 • 0x1：显示 Q1 或 QC 处于工作状态，采样的触发有可能来自于任何触发源（包括 TRIGA/TRIGB/TRIGE/TRIGS），一旦采样完成，本字段会被硬件自动清零。
21	R/W	0x0	Q1_TRIGE Queue 1 Trigger E Enable，外部触发信号（TRIGE）对ADC队列 1 的采样触发使能。另外当使能了合并队列 QUE_COMB = 0x1，这里对应控制的是合并队列 QC。 • 0x0：禁止 TRIGE 触发 Q1 或 QC • 0x1：使能 TRIGE 触发 Q1 或 QC。
20	R/W	0x0	Q1_TRIGA

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00002F00			ADC模块控制 (ADC Module Control Register)
位域	类型	默认值	描述
			Queue 1 Trigger A Enable，队列 1 EPWM 采样触发 A 使能信号。另外当使能了合并队列 QUE_COMB = 0x1，这里对应控制的是合并队列 QC。 • 0x0：禁止 EPWM_ADC_CVRA 触发 Q1 或 QC • 0x1：使能 EPWM_ADC_CVRA 触发 Q1 或 QC。关于 EPWM_ADC_CVRA 触发信号所代表的含义，请参考 EPWM 模块的配置。
19	–	–	–
18	R/W	0x0	Q1_INTE Queue 1 Interrupt Enable，队列 1 中断使能。另外当使能了合并队列 QUE_COMB = 0x1，这里对应控制的是合并队列 QC。 • 0x0：禁止 Q1/QC_INT 中断 • 0x1：使能 Q1/QC_INT 中断
17	R/W	0x0	Q1_INTM Queue 1 Interrupt Mode，队列 1 中断模式选择。另外当使能了合并队列 QUE_COMB = 0x1，这里对应控制的是合并队列 QC。 • 0x0：每次队列执行结束都会产生一次 Q1/QC_INT 中断 • 0x1：每隔一次（每两次）队列执行结束就会产生一次 Q1/QC_INT 中断。
16	R/WAC	0x0	Q1_RST Queue 1 Reset，队列 1 复位信号。另外当使能了合并队列 QUE_COMB = 0x1，这里对应控制的是合并队列 QC。 • 0x0：无使能 • 0x1：立刻复位 Q1/QC 到 Q1 的节点 0，下一次触发发生后，从节点 0 开始执行采样，复位后现有未执行的采样命令立刻放弃，并等待已执行的采样命令完成后，硬件自动清零本字段。
15:8	R/W	0x2F	ADC_ACQ ADC Acquirement Time，ADC捕获时间。本计数值单位为ADC_CLK 的周期数，TADCACQ =（ADC_ACQ+1）*TADC_CLK。假设ADC_CLK=24MHz，ADC_ACQ=0x2F，TADCACQ = (47+1)*41.67ns = 2us。
7:3	–	–	–
2	R/W	0x0	QUE_WRAP Queue Wrap Around Mode，队列回环模式 0x0：回环从节点 0 到节点 Q1/Q2_TRIG_CNT0x1：回环从节点 0 到最大节点
1	R/W	0x0	QUE_COMB Queue Combine，合并队列使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00002F00			ADC模块控制 (ADC Module Control Register)
位域	类型	默认值	描述
			• 0x0：两个采样队列相互独立，队列 1（Q1）和队列 2（Q2）各有 8 个节点 • 0x1：合并两个队列，Q1 与 Q2 合并后，统一作为 Q1 进行控制，变成单个 16 个节点的队列 （QC）
0	R/W	0x0	ADC_EN ADC Enable，ADC使能。 • 0x0：ADC被禁止 • 0x1：ADC被使能

11.8.5.2. 0x004 ADC_TCR

默认值：0x00000000			ADC队列采样节点数 (ADC Trigger Count Register)
位域	类型	默认值	描述
31:7	–	–	–
6:4	R/W	0x0	Q2_TRIG_CNT（队列 2 触发采样节点数） 本字段设定了队列 2 的每次触发信号发生后，采样队列的连续节点数，实际采样节点数为 Q2_TRIG_CNT+1。 • 0x0：每次触发执行 1 个采样节点 • 0x1：每次触发执行 2 个采样节点…0x7：每次触发执行 8 个采样节点
3:0	R/W	0x0	Q1_TRIG_CNT（队列 1 触发采样节点数） 本字段设定了队列 1（包括合并队列）的每次触发信号发生后，采样队列的连续节点数，实际采样节点数为 Q1_TRIG_CNT+1。 • 0x0：每次触发执行 1 个采样节点 • 0x1：每次触发执行 2 个采样节点 • … • 0xF：每次触发执行 16 个采样节点

11.8.5.3. 0x008 ADC_Q1_NODE

默认值：0x00000000			ADC队列 1 节点 (ADC Queue 1 Node)
位域	类型	默认值	描述
31:28	R/W	0x0	Q1_NODE7 本字段定义了 Q1 节点 7 或 QC 节点 7 的ADC输入通道号。
27:24	R/W	0x0	Q1_NODE6 本字段定义了 Q1 节点 6 或 QC 节点 6 的ADC输入通道号。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			ADC队列 1 节点 (ADC Queue 1 Node)
位域	类型	默认值	描述
23:20	R/W	0x0	Q1_NODE5 本字段定义了 Q1 节点 5 或 QC 节点 5 的ADC输入通道号。
19:16	R/W	0x0	Q1_NODE4 本字段定义了 Q1 节点 4 或 QC 节点 4 的ADC输入通道号。
15:12	R/W	0x0	Q1_NODE3 本字段定义了 Q1 节点 3 或 QC 节点 3 的ADC输入通道号。
11:8	R/W	0x0	Q1_NODE2 本字段定义了 Q1 节点 2 或 QC 节点 2 的ADC输入通道号。
7:4	R/W	0x0	Q1_NODE1 本字段定义了 Q1 节点 1 或 QC 节点 1 的ADC输入通道号。
3:0	R/W	0x0	Q1_NODE0 本字段定义了 Q1 节点 0 或 QC 节点 0 的ADC输入通道号。 • 0x0：选择ADC输入通道 0 • 0x1：选择ADC输入通道 1。…0xF：选择ADC输入通道 15。

11.8.5.4. 0x00C ADC_Q2_NODE

默认值：0x00000000			ADC队列 2 节点 (ADC Queue 2 Node)
位域	类型	默认值	描述
31:28	R/W	0x0	Q2_NODE7 本字段定义了 Q2 节点 7 或 QC 节点 15 的ADC输入通道号。
27:24	R/W	0x0	Q2_NODE6 本字段定义了 Q2 节点 6 或 QC 节点 14 的ADC输入通道号。
23:20	R/W	0x0	Q2_NODE5 本字段定义了 Q2 节点 5 或 QC 节点 13 的ADC输入通道号。
19:16	R/W	0x0	Q2_NODE4 本字段定义了 Q2 节点 4 或 QC 节点 12 的ADC输入通道号。
15:12	R/W	0x0	Q2_NODE3 本字段定义了 Q2 节点 3 或 QC 节点 11 的ADC输入通道号。
11:8	R/W	0x0	Q2_NODE2 本字段定义了 Q2 节点 2 或 QC 节点 10 的ADC输入通道号。
7:4	R/W	0x0	Q2_NODE1 本字段定义了 Q2 节点 1 或 QC 节点 9 的ADC输入通道号。
3:0	R/W	0x0	Q2_NODE0 本字段定义了 Q2 节点 0 或 QC 节点 8 的ADC输入通道号。 • 0x0：选择ADC输入通道 0 • 0x1：选择ADC输入通道 1 • … • 0xF：选择ADC输入通道 15。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.8.5.5. 0x010 ADC_MSR

默认值：0x00000000			ADC模块状态 (ADC Module State Register)
位域	类型	默认值	描述
31:28	–	–	–
27:24	RO	0x0	QX_CNTDebug 寄存器。
23	–	–	–
22:20	RO	0x0	Q2_STATE Queue 2 State，队列 2 状态。 本字段显示当前队列 2 所处的采样节点位置。初始为 0，显示队列 2 处于 NODE0 的位置，随着触发采样的递进，Q2_STATE 会不断往前计数，例如 Q2_STATE=3，就表示下一次会对 NODE3 描述的通道号进行采样。
19:16	RO	0x0	Q1_STATE Queue 1 State，队列 1 状态。 本字段显示当前队列 1（包括合并队列）所处的采样节点位置。初始为 0，显示队列 1 处于 NODE0 的位置，随着触发采样的递进，Q1_STATE 会不断往前计数，例如 Q1_STATE=5，就表示下一次会对 NODE5 描述的通道号进行采样。
15:8	–	–	–
11	RO	0x0	Q2_EOQ Queue 2 End of Queue，队列 2 结束翻转标志。 本字段仅在中断模式 1（Q2_INTM=1）有效，在中断模式 0（Q2_INTM=0）下，本字段固定为 0。在中断模式 1 下，每次按照 CNT 计数完成相应的采样节点数后就会自动翻转一次（由 0 翻转为 1，或者由 1 翻转为 0）。
10	RO	0x0	Q1_EOQ Queue 1 End of Queue，队列 1 结束翻转标志。 本字段仅在中断模式 1（Q1_INTM=1）有效，在中断模式 0（Q1_INTM=0）下，本字段固定为 0。在中断模式 1 下，每次按照 CNT 计数完成相应的采样节点数后就会自动翻转一次（由 0 翻转为 1，或者由 1 翻转为 0）。
9	RO	0x0	Q2_BUSY Queue 2 Busy Flag 有，队列 2 忙状态标志。 • 0x0：Q2 处于空闲状态，等待触发信号 • 0x1：Q2 处于采样过程中
8	RO	0x0	Q1_BUSY Queue 1 Busy Flag，队列 1 忙状态标志。 • 0x0：Q1（或 QC）处于空闲状态，等待触发信号 • 0x1：Q1（或 QC）处于采样过程中

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			ADC模块状态 (ADC Module State Register)
位域	类型	默认值	描述
7	–	–	–
6	RO	0x0	Q2_FERR Queue 2 FIFO Error Flag，队列 2 FIFO 异常标志。
5	RO	0x0	Q2_FRDY Queue 2 FIFO Ready Flag，队列 2 FIFO 数据就绪标志。
4	R/W1C	0x0	Q2_INT Queue 2 Interrupt Flag，队列 2 完成事件标志。 • 0x0：无完成事件 • 0x1：有完成事件，本字段可以通过软件写‘1’清零
3	–	–	–
2	RO	0x0	Q1_FERR Queue 1 FIFO Error Flag，队列 1 FIFO 异常中断标志。在合并队列的情况下，本字段为 QC 队列的状态。 本字段为只读，FIFO 上/下溢出状态有效（FIFO_OFS 或 UFS），硬件就会自动置位本字段。当 FIFO 的上/下溢出状态消除，此位自动清 0。
1	RO	0x0	Q1_FRDY Queue 1 FIFO Ready Flag，队列 1 FIFO 数据就绪标志。在合并队列的情况下，本字段为指示队列 QC 的 FIFO 数据就绪标志。 本字段为只读， FIFO 数据就绪，硬件就会置位本字段。当 FIFO 有效数据量低于 FIFO 数据就绪阈值（FIFO_DCNT<FIFO_DRTH），此位自动清 0。
0	R/W1C	0x0	Q1_INT Queue 1 Interrupt Flag，队列 1 完成事件标志。在合并队列的情况下，本字段为指示队列 QC 的完成事件标志。 • 0x0：无完成事件 • 0x1：有完成事件，本字段可以通过软件写‘1’清零

11.8.5.6. 0x01C ADC_TRIGE_FILTER

默认值：0x00000000			TRIGE 输入滤波控制 (TRIGE Filter)
位域	类型	默认值	描述
31：16	–	–	–
15:8	R/W	0x0	DEBNCE_DIV_CLK Second Debounce Clock Divison，二级去抖分频器。仅对ADC_TRIG 有效（pad 输入）

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			TRIGE 输入滤波控制 (TRIGE Filter)
位域	类型	默认值	描述
			本计数单位为 TPCLK。当本字段为 0（即 0x0000）时，去抖功能无效。本字段定义的去抖时间范围为 0 ~（2^8–1）*TPCLK。
7:4	R/W	0x0	DEBNCE_CNT_FST First Debounce Counter，第一级去抖计数器。仅对ADC_TRIG 有效（pad 输入） 本计数单位为 divclk。当本字段为 0（即 0x0000）时，去抖功能无效。本字段定义的去抖时间范围为 0 ~（2^4–1）*divclk。
3:0	R/W	0x0	DEBNCE_CNT_SEC Second Debounce Counter，第二级去抖计数器。仅对ADC_TRIG 有效（pad 输入） 本计数单位为 divclk。当本字段为 0（即 0x0000）时，去抖功能无效。本字段定义的去抖时间范围为 0 ~（2^4–1）*divclk。

11.8.5.7. 0x020 ADC_Q1FCR

默认值：0x00000000			ADC队列 1 FIFO 控制 (ADC Queue 1 FIFO Control Register)
位域	类型	默认值	描述
31:29	–	–	–
28:24	RO	0x0	Q1_FIFO_DCNT Queue 1 FIFO Data Count，队列 1 的 FIFO 有效数据量。Q1 FIFO 的总深度为 20，因此 0x0~0x14 为有效。在使能合并队列后，这里指示的合并队列 QC 的状态。
23:18	–	–	–
17	R/W1C	0x0	Q1_FIFO_UFS Queue 1 FIFO Underflow Status，队列 1 FIFO 下溢出状态，高电平有效。本字段由硬件置位，并由软件写 1 清零。在使能合并队列后，这里指示的合并队列 QC 的状态。
16	R/W1C	0x0	Q1_FIFO_OFS Queue 1 FIFO Overflow Status，队列 1 FIFO 上溢出状态，高电平有效。本字段由硬件置位，并由软件写 1 清零。在使能合并队列后，这里指示的合并队列 QC 的状态。
15:13	–	–	–
12:8	R/W	0x0	Q1_FIFO_DRTH Queue 1 FIFO Data Ready Threshold，队列 1 FIFO 数据就绪阈值。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			ADC队列 1 FIFO 控制 (ADC Queue 1 FIFO Control Register)
位域	类型	默认值	描述
			当 FIFO 的数据量达到了本阈值后，就有会产生数据就绪中断或者 DMA 请求。0x01~0x14 表示有效阈值范围。其它为非法配置，会导致无中断/DMA 请求。
7:4	–	–	–
3	R/W	0x0	Q1_FIFO_ERRIE Queue 1 FIFO Error Interrupt Enable，队列 1 的 FIFO 异常中断使能。 • 0x0：禁止产生中断 • 0x1：允许产生中断。
2	R/W	0x0	Q1_FIFO_DRQE Queue 1 FIFO DMA Request Eanble，队列 1 的 DMA 数据请求使能。 • 0x0：禁止向 DMA 发出 DRQ • 0x1：允许向 DMA 发出 DRQ。
1	R/W	0x0	Q1_FIFO_RDYIE Queue 1 FIFO Ready Interrupt Enable，队列 1 的 FIFO 数据就绪中断使能。 • 0x0：禁止产生中断 • 0x1：允许产生中断。
0	R/WAC	0x0	Q1_FIFO_FLUSH Queue 1 FIFO Flush，队列 1 FIFO 清空操作。 本字段由软件置位硬件清零。软件置位启动 FIFO 清空操作，FIFO 清空操作完成后，由硬件清零。

11.8.5.8. 0x024 ADC_Q2FCR

默认值：0x00000000			ADC队列 2 FIFO 控制 (ADC Queue 2 FIFO Control Register)
位域	类型	默认值	描述
31:29	–	–	–
28:24	RO	0x0	Q2_FIFO_DCNT Queue 2 FIFO Data Count，队列 2 的 FIFO 有效数据量。Q2 FIFO 的总深度为 12，因此 0x0~0xC 为有效。
23:18	–	–	–
17	R/W1C	0x0	Q2_FIFO_UFS Queue 2 FIFO Underflow Status，队列 2 FIFO 下溢出状态，高电平有效。 本字段由硬件置位，并由软件写 1 清零。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			ADC队列 2 FIFO 控制 (ADC Queue 2 FIFO Control Register)
位域	类型	默认值	描述
16	R/W1C	0x0	Q2_FIFO_OFS Queue 2 FIFO Overflow Status，队列 2 FIFO 上溢出状态，高电平有效。 本字段由硬件置位，并由软件写 1 清零。
15:12	–	–	–
11:8	R/W	0x0	Q2_FIFO_DRTH Queue 2 FIFO Data Ready Threshold，队列 2 FIFO 数据就绪阈值。当 FIFO 的数据量达到了本阈值后，就有会产生数据就绪中断或者 DMA 请求。 0x1~0xC 表示有效阈值范围。其它为非法配置，会导致无中断/DMA 请求。
7:4	–	–	–
3	R/W	0x0	Q2_FIFO_ERRIE Queue 2 FIFO Error Interrupt Enable，队列 2 的 FIFO 异常中断使能。 • 0x0：禁止产生中断 • 0x1：允许产生中断。
2	R/W	0x0	Q2_FIFO_DRQE Queue 2 FIFO DMA Request Eanble，队列 2 的 DMA 数据请求使能。 • 0x0：禁止向 DMA 发出 DRQ。 • 0x1：允许向 DMA 发出 DRQ。
1	R/W	0x0	Q2_FIFO_RDYIE Queue 2 FIFO Ready Interrupt Enabel，队列 2 的 FIFO 数据就绪中断使能。 • 0x0：禁止产生中断。 • 0x1：允许产生中断。
0	R/WAC	0x0	Q2_FIFO_FLUSH Queue 2 FIFO Flush，队列 2 FIFO 清空操作。 本字段由软件置位硬件清零。软件置位启动 FIFO 清空操作，FIFO 清空操作完成后，由硬件清零。

11.8.5.9. 0x040 ADC_Q1FDR

默认值：0x00000000			ADC队列 1 FIFO 数据 (ADC Queue 1 FIFO Data Register)
位域	类型	默认值	描述
31:16	–	–	–
15:12	RO	0x0	Q1_CHNUM

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			ADC队列 1 FIFO 数据 (ADC Queue 1 FIFO Data Register)
位域	类型	默认值	描述
			ADC Sample Channel Number，ADC队列 1 采样通道号。 本字段为 DATA 对应的通道号，与 NODEx 中的数值对应。本字段的主要是目的是 Debug 使用，接收到数据后可以与 NODEx 中的数值进行比较，判断控制器是否出错。
11:0	RO	0x0	Q1_DATA ADC Sample Q1 Data，ADC采样队列 1 数据。本字段为 12-bit ADC采样后转化为数字量的数据。

11.8.5.10. 0x080 ADC_Q2FDR

默认值：0x00000000			ADC队列 2 FIFO 数据 (ADC Queue 2 FIFO Data Register)
位域	类型	默认值	描述
31:16	–	–	–
15:12	RO	0x0	Q2_CHNUM ADC Sample Channel Number，ADC队列 2 采样通道号。 本字段为 DATA 对应的通道号，与 NODEx 中的数值对应。本字段的主要是目的是 Debug 使用，接收到数据后可以与 NODEx 中的数值进行比较，判断控制器是否出错。
11:0	RO	0x0	Q2_DATA ADC Sample Q2 Data，ADC采样队列 2 数据。本字段为 12-bit ADC采样后转化为数字量的数据。

11.8.5.11. 0x090 ADC_HCL_CTL

默认值：0x00000000			ADC硬件电流环控制寄存器
位域	类型	默认值	描述
31:12	–	–	–
11:8	R/W	0x0	ADC_PRE ADC Precharge Set，ADC预充设置
7:6	–	–	–
5:4	R/W	0x0	HCL_RD_MODE Hardware Current Loop Mode，硬件电流环模式 • 0x0：Mode0，单点模式 • 0x1：Mode1，双点模式

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			ADC硬件电流环控制寄存器
位域	类型	默认值	描述
			• 0x2：Mode2，交叉双点模式 • 0x3：Reserved
3:1	–	–	–
0	R/W	0x0	HCL_RD_EN Hardware Current Loop Read Enable，使能硬件电流环读取ADC数据。 • 0x0：未使能 • 0x1：使能

11.8.5.12. 0xFFC VERSION

默认值：0x00000100			ADC模块版本，ADC Version)
位域	类型	默认值	描述
31:0	RO	0x00000100	Version（模块版本号） 采用 BCD 码显示，V1.1。

11.9. Comparator Module (CPM)

Comparator Module (CPM)，可用于比较外部输入电压，也可以与内部 DAC 进行比较。比较的结果可以用来产生中断状态，或者直接控制 EPWM 进入保护状态。M6800 系列 最多内置两个 CPM 模块，分别是 CPM0 和 CPM1。

11.9.1. 特性说明

- 内置 12–bit DAC 参考的窗口比较
- 支持外部电压信号的比较
- 输出支持 IRQ 和触发 EPWM 保护
- 支持同步信号

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.9.2. 原理框图

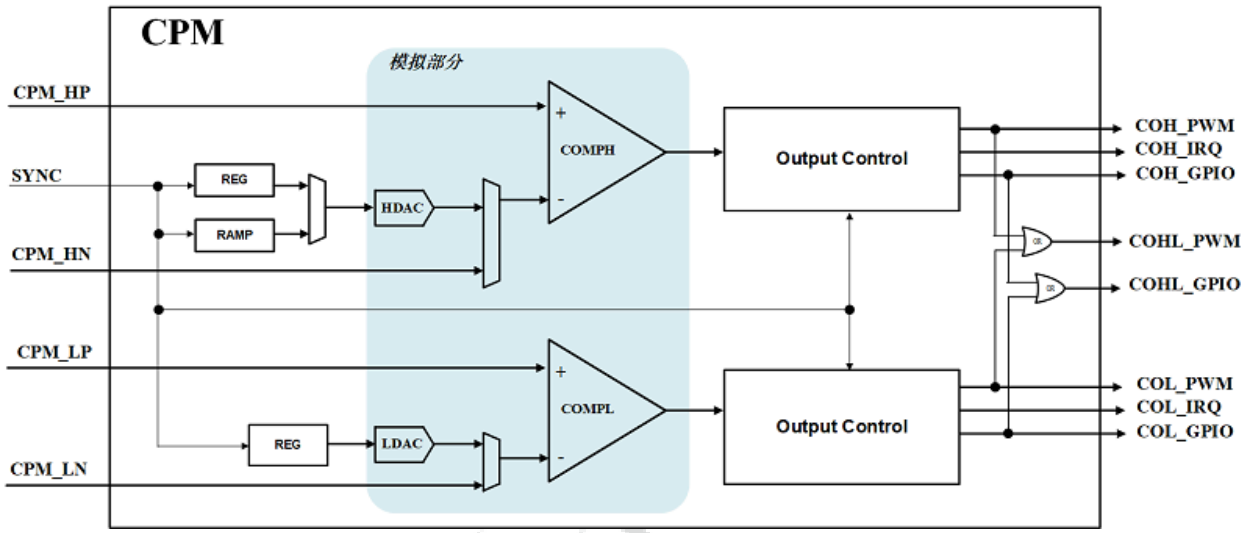


图 11–47 CPM 模块原理框图

图 11–47 : CPM 模块原理框图 中：

• COMPH：高位比较器，负端带有一个 DAC，即高位 HDAC。HDAC 支持寄存器和斜坡模块 RAMP 的控制

• COMPL：低位比较器，负端带有一个 DAC，即低位 LDAC。LDAC 仅支持寄存器控制。

• Output Control：输出控制模块，用于对比较器输出信号的输出处理。

输入输出信号说明如下：

信号	类型	描述
CPM_HP	输入	来自管脚的输入，作为高位比较器的正端输入
CPM_HN	输入	来自管脚的输入，作为高位比较器的负端输入
CPM_LP	输入	来自管脚的输入，作为低位比较器的正端输入
CPM_LN	输入	来自管脚的输入，作为低位比较器的负端输入
SYNC	输入	来自 EPWM 模块输出的信号，用于同步 CPM 模块
COH_PWM	输出	高位比较器的输出，用于作为 EPWM 模块的保护触发信号
COH_IRQ	输出	高位比较器的输出，用于作为 CPM 模块的中断触发信号
COH_GPIO	输出	高位比较器的输出，用于管脚信号的输出
COL_PWM	输出	低位比较器的输出，用于作为 EPWM 模块的保护触发信号
COL_IRQ	输出	低位比较器的输出，用于作为 CPM 模块的中断触发信号
COL_GPIO	输出	低位比较器的输出，用于管脚信号的输出

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

信号	类型	描述
COHL_PWM	输出	高低位比较器的输出的 OR 逻辑信号，用于作为 EPWM 模块的保护触发信号
COHL_GPIO	输出	高低位比较器的输出的 OR 逻辑信号，用于管脚信号的输出

11.9.3. 功能描述

11.9.4. 寄存器列表

M6800 系列 最多内置 2x CPM 模块，分别为 CPM0/1，对应的寄存器地址映射关系如下。GLB 寄存器部分为对 CPM0/1 的全局控制。

表 11–37 地址映射

模块名	基地址	地址空间
GLB	CPM_BASE	16 B
CPM0	BC0 (CPM_BASE)	256 B
CPM1	BC1 (CPM_BASE + 0x100)	256 B

表 11–38 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x0000	GLB_EN	全局使能寄存器	0x0000 GLB_EN
0x0004	GLB_IRQ_STS	全局中断状态寄存器	0x0004 GLB_IRQ_STS
BC0/1+0x10	COMP_CTL	比较器控制寄存器	BC0/1+0x10 COMP_CTL
BC0/1+0x014	COMP_OUT	比较器输出寄存器	BC0/1+0x014 COMP_OUT
BC0/1+0x18	COMP_HYSCTL	比较器迟滞控制寄存器	BC0/1+0x18 COMP_HYSCTL
BC0/1+0x1C	COMP_STS	比较器状态寄存器	BC0/1+0x1C COMP_STS
BC0/1+0x20	COMP_STS_CLR	比较器状态清除寄存器	BC0/1+0x20 COMP_STS_CLR
BC0/1+0x24	COMP_DAC_CTL	SSINC 比较阈值寄存器	BC0/1+0x24 COMP_DAC_CTL
BC0/1+0x28	DACH_VALS	高位 DAC 数值影子寄存器	BC0/1+0x28 DACH_VALS
BC0/1+0x2C	DACH_VALA	高位 DAC 数值生效寄存器	BC0/1+0x2C DACH_VALA
BC0/1+0x30	RAMP_MAX_REFA	斜坡最大值生效寄存器	BC0/1+0x30 RAMP_MAX_REFA
BC0/1+0x34	RAMP_MAX_REFS	斜坡最大值影子寄存器	BC0/1+0x34 RAMP_MAX_REFS
BC0/1+0x38	RAMP_DEC_VALA	斜坡递减值生效寄存器	BC0/1+0x38 RAMP_DEC_VALA
BC0/1+0x3C	RAMP_DEC_VALS	斜坡递减值影子寄存器	BC0/1+0x3C RAMP_DEC_VALS
BC0/1+0x40	RAMP_DLYA	斜坡延迟值生效寄存器	BC0/1+0x40 RAMP_DLYA
BC0/1+0x44	RAMP_DLYS	斜坡延迟值影子寄存器	BC0/1+0x44 RAMP_DLYS
BC0/1+0x48	RAMP_STS	斜坡状态值寄存器	BC0/1+0x48 RAMP_STS

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–38 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
BC0/1+0x4C	DACL_VALS	低位 DAC 数值影子寄存器	BC0/1+0x4C DACL_VALS
BC0/1+0x50	DACL_VALA	低位 DAC 数值生效寄存器	BC0/1+0x50 DACL_VALA
BC0/1+0x54	LFIL_CTL	低位滤波器控制寄存器	BC0/1+0x54 LFIL_CTL
BC0/1+0x58	LFIL_CLK_CTL	低位滤波器时钟控制寄存器	BC0/1+0x58 LFIL_CLK_CTL
BC0/1+0x5C	HFIL_CTL	高位滤波器控制寄存器	BC0/1+0x5C HFIL_CTL
BC0/1+0x60	HFIL_CLK_CTL	高位滤波器时钟控制寄存器	BC0/1+0x60 HFIL_CLK_CTL
0x0FFC	CPM_VER	CPM 模块版本寄存器	0x0FFC CPM_VER

11.9.5. 寄存器描述

11.9.5.1. 0x0000 GLB_EN

默认值：0x00000000			全局使能寄存器
位域	类型	默认值	描述
31:2	–	–	–
1	R/W	0x0	CPM1_EN CPM1 Enable，CPM1 使能。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	CPM0_EN CPM0 Enable，CPM0 使能。 • 0x0：未使能 • 0x1：使能

11.9.5.2. 0x0004 GLB_IRQ_STS

默认值：0x00000000			全局中断状态寄存器
位域	类型	默认值	描述
31:4	–	–	–
3	R/W1C	0x0	CPM1_COL_IRQ CPM1 Low Comparator Output IRQ，低位比较器中断。 • 0x0：无中断状态产生 • 0x1：出现中断状态

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			全局中断状态寄存器
位域	类型	默认值	描述
2	R/W1C	0x0	CPM1_COH_IRQ CPM1 High Comparator Output IRQ，高位比较器中断。 • 0x0：无中断状态产生 • 0x1：出现中断状态
1	R/W1C	0x0	CPM0_COL_IRQ CPM0 Low Comparator Output IRQ，低位比较器中断。 • 0x0：无中断状态产生 • 0x1：出现中断状态
0	R/W1C	0x0	CPM0_COH_IRQ CPM0 High Comparator Output IRQ，高位比较器中断。 • 0x0：无中断状态产生 • 0x1：出现中断状态

11.9.5.3. BC0/1+0x10 COMP_CTL

默认值：0x00000000			比较器控制寄存器
位域	类型	默认值	描述
31:29	–	–	–
28:27	R/W	0x0	COL_IRQ_SEL Low Comparator COL_IRQ source select，低位比较器输出至中断的信号源选择。 • 0x0：同步信号输出 COL_SYNC • 0x1：同步信号输出 COL_SYNC • 0x2：同步后进行数字滤波的信号输出 COL_SYNC_FLT • 0x3：锁存信号输出 COL_LT
26	R/W	0x0	COMPL_EN Low Comparator Enable，低位比较器使能。 • 0x0：未使能 • 0x1：使能
25:24	–	–	–
23	R/W	0x0	LDAC_EN Low Comparator DAC enable，LDAC 使能。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			比较器控制寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
22	R/W	0x0	COL_LT_ASYNC_EN Low Comparator COL_LT select asynchronous source，低位输出比较器的锁存信号 COL_LT 采用异步信号源使能。 • 0x0：未使能，COL_LT 采用同步信号源 • 0x1：使能，COL_LT 采用异步信号源
21:20	R/W	0x0	COL_GPIO_SEL Low Comparator COL_GPIO source select，低位比较器输出至 GPIO 的信号源选择。 • 0x0：异步信号输出 COL_ASYN • 0x1：同步信号输出 COL_SYNC • 0x2：同步后进行数字滤波的信号输出 COL_SYNC_FLT • 0x3：锁存信号输出 COL_LT
19:18	R/W	0x0	COL_PWM_SEL Low Comparator COL_PWM source select，低位比较器输出至 EPWM 的信号源选择。 • 0x0：异步信号输出 COL_ASYN • 0x1：同步信号输出 COL_SYNC • 0x2：同步后进行数字滤波的信号输出 COL_SYNC_FLT • 0x3：锁存信号输出 COL_LT
17	R/W	0x0	COMPL_INV Low Comparator output invert enable，低位比较器输出反相使能。 • 0x0：未使能 • 0x1：使能，比较器输出信号反相
16	R/W	0x0	COMPL:_NSRC Low Comparator Negative Input Source，低位比较器的负端输入源选择。 • 0x0：选择内部 DAC 信号 • 0x1：选择外部管脚信号 COMPL_N
15:13	–	–	–
12:11	R/W	0x0	COH_IRQ_SEL High comparator COH_IRQ source select，高位比较器输出至中断的信号源选择。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			比较器控制寄存器
位域	类型	默认值	描述
			• 0x0：同步信号输出 COH_SYNC • 0x1：同步信号输出 COH_SYNC • 0x2：同步后进行数字滤波的信号输出 COH_SYNC_FLT • 0x3：锁存信号输出 COH_LT
10	R/W	0x0	COMPH_EN High Comparator Enable，高位比较器使能。 • 0x0：未使能 • 0x1：使能
9:8	–	–	–
7	R/W	0x0	HDAC_EN High Comparator DAC enable，HDAC 使能。 • 0x0：未使能 • 0x1：使能
6	R/W	0x0	COH_LT_ASYNC_EN High comparator COH_LT select asynchronous source，高位输出比较器的锁存信号 COH_LT 采用异步信号源使能。 • 0x0：未使能，COH_LT 采用同步信号源 • 0x1：使能，COH_LT 采用异步信号源
5:4	R/W	0x0	COH_GPIO_SEL High comparator COH_GPIO source select，高位比较器输出至 GPIO 的信号源选择。 • 0x0：异步信号输出 COH_ASYN • 0x1：同步信号输出 COH_SYNC • 0x2：同步后进行数字滤波的信号输出 COH_SYNC_FLT • 0x3：锁存信号输出 COH_LT
3:2	R/W	0x0	COH_PWM_SEL High Comparator COH_PWM source select，高位比较器输出至 EPWM 的信号源选择。 • 0x0：异步信号输出 COH_ASYN • 0x1：同步信号输出 COH_SYNC • 0x2：同步后进行数字滤波的信号输出 COH_SYNC_FLT • 0x3：锁存信号输出 COH_LT

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			比较器控制寄存器
位域	类型	默认值	描述
1	R/W	0x0	COMPH_INV High Comparator output invert enable，高位比较器输出反相使能。 • 0x0：未使能 • 0x1：使能，比较器输出信号反相
0	R/W	0x0	COMPH_NSRC High Comparator Negative Input Source，高位比较器的负端输入源选择。 • 0x0：选择内部 DAC 信号 • 0x1：选择外部管脚信号 COMPH_N

11.9.5.4. BC0/1+0x014 COMP_OUT

默认值：0x00000000			比较器输出寄存器
位域	类型	默认值	描述
31:30	–	–	–
29	R/W	0x0	COHL_GPIO_EN COHL GPIO output Enable，高低位比较器输出进行 OR 逻辑作为 GPIO 输出使能。 • 0x0：未使能 • 0x1：使能
28	R/W	0x0	COHL_PWM_EN COHL PWM Enable，高低位比较器输出进行 OR 逻辑作为 EPWM 保护使能。 • 0x0：未使能 • 0x1：使能
27:23	–	–	–
22	R/W	0x0	COL_PWM_EN Low Comparator PWM Enable，低位比较器输出 EPWM 保护使能。 • 0x0：未使能 • 0x1：使能
21	R/W	0x0	COL_GPIO_EN Low Comparator GPIO output Enable，GPIO 输出使能。 • 0x0：未使能 • 0x1：使能

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			比较器输出寄存器
位域	类型	默认值	描述
20	R/W	0x0	COL_IRQ_LVL Low Comparator Interrupt Level Mode Select，低位比较器中断电平模式选择。 • 0x0：高电平 • 0x1：低电平
19:18	R/W	0x0	COL_IRQ_EDG Low Comparator Interrupt Edge Mode Select，低位比较器中断边沿模式选择。 • 0x0：上升沿 • 0x1：下降沿 • 0x2/0x3：双沿
17	R/W	0x0	COL_IRQ_MOD Low Comparator Interrupt Mode Select，低位比较器中断模式选择。 • 0x0：电平模式 • 0x1：边沿模式
16	R/W	0x0	COL_IRQ_EN Low Comparator Interrupt Enable，低位比较器中断使能。 • 0x0：未使能 • 0x1：使能
15:7	–	–	–
6	R/W	0x0	COH_PWM_EN High Comparator PWM Enable，高位比较器输出 EPWM 保护使能。 • 0x0：未使能 • 0x1：使能
5	R/W	0x0	COH_GPIO_EN High Comparator GPIO output Enable，GPIO 输出使能。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	COH_IRQ_LVL High Comparator Interrupt Level Mode Select，高位比较器中断电平模式选择。 • 0x0：高电平 • 0x1：低电平
3:2	R/W	0x0	COH_IRQ_EDG

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			比较器输出寄存器
位域	类型	默认值	描述
			High Comparator Interrupt Edge Mode Select，高位比较器中断边沿模式选择。 • 0x0：上升沿 • 0x1：下降沿 • 0x2/0x3：双沿
1	R/W	0x0	COH_IRQ_MOD High Comparator Interrupt Mode Select，高位比较器中断模式选择。 • 0x0：电平模式 • 0x1：边沿模式
0	R/W	0x0	COH_IRQ_EN High Comparator Interrupt Enable，高位比较器中断使能。 • 0x0：未使能 • 0x1：使能

11.9.5.5. BC0/1+0x18 COMP_HYSCTL

默认值：0x00000000			比较器迟滞控制寄存器
位域	类型	默认值	描述
31:9	–	–	–
8	R/W	0x00	COMP_IBIAS_EN Comparator Ibias Enable，比较器偏置电流使能。 • 0x0：未使能 • 0x1：使能
7	–	–	–
6:4	R/W	0x0	COMPL_HYS_EN Low Comparator Hysteresis Enable，低位比较器迟滞电压使能。 • 0x0：无迟滞 • 0x1：1x 迟滞电压，迟滞电压典型为 1x 12 LSB • 0x2：2x 迟滞电压，迟滞电压典型为 2x 12 LSB • 0x3：3x 迟滞电压，迟滞电压典型为 3x 12 LSB • ... • 0x7：7x 迟滞电压，迟滞电压典型为 7x 12 LSB

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			比较器迟滞控制寄存器
位域	类型	默认值	描述
			LSB 为 DAC 的 LSB，在 3.3V 供电的情况下，LSB = 3.3V/4096。
3	–	–	–
2:0	R/W	0x0	COMPH_HYS_EN High Comparator Hysteresis Enable，高位比较器迟滞电压设置。 • 0x0：不使能，比较器无迟滞 • 0x7：使能，比较器迟滞电压使能，迟滞为 +38mV • others：无效

11.9.5.6. BC0/1+0x1C COMP_STS

默认值：0x00000000			比较器状态寄存器
位域	类型	默认值	描述
31:4	–	–	–
3	R	0x0	COL_LT_SYNC Latched Value of ， Low Comparator Digital Filter Output，低位比较器经过锁存的信号。 • 0x0：低电平 • 0x1：高电平
2	R	0x0	COL_SYNC_FLT Low Comparator Digital Filter Output，低位比较器经过数字滤波后的输出信号。 • 0x0：低电平 • 0x1：高电平
1	R	0x0	COH_LT_SYNC Latched Value of ， High Comparator Digital Filter Output，高位比较器经过锁存的信号。 • 0x0：低电平 • 0x1：高电平
0	R	0x0	COH_SYNC_FLT High Comparator Digital Filter Output，高位比较器经过数字滤波后的输出信号。 • 0x0：低电平 • 0x1：高电平

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.9.5.7. BC0/1+0x20 COMP_STS_CLR

默认值：0x00000000			比较器状态清除寄存器
位域	类型	默认值	描述
31:4	–	–	–
3	R/W	0x0	COL_LT_SYNCLR_EN Low Comparator SYNCLR Enable，使能允许 SYNCLR 进行低位比较器的锁存信号清 0。 • 0x0：未使能 • 0x1：使能
2	R/W1AC	0x0	COL_LT_CLR Low Comparator Latch Clear，低位比较器的输出锁存信号进行清 0。 • 0x0：无操作 • 0x1：对锁存信号清 0，完成后此位自动清 0
1	R/W	0x0	COH_LT_SYNCLR_EN High comparator SYNCLR Enable，使能允许 SYNCLR 进行高位比较器的锁存信号清 0。 • 0x0：未使能 • 0x1：使能
0	R/W1AC	0x0	COH_LT_CLR High Comparator Latch Clear，高位比较器的输出锁存信号进行清 0。 • 0x0：无操作 • 0x1：对锁存信号清 0，完成后此位自动清 0

11.9.5.8. BC0/1+0x24 COMP_DAC_CTL

默认值：0x00000000			SSINC 比较阈值寄存器
位域	类型	默认值	描述
31:8	–	–	–
7:4	R/W	0x0	SYNC_SRC Synchronous Source Select，同步信号源选择，此同步信号用于控制 HDAC 和 LDAC 的影子寄存器的更新，HDAC 的斜波信号模块的启动，以及输出锁存状态清 0 操作。 • 0x0：EPWM0_CPM_SYN • 0x1：EPWM1_CPM_SYN

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SSINC 比较阈值寄存器
位域	类型	默认值	描述
			• 0x2：EPWM2_CPM_SYN • … • 0xB：EPWM11_CPM_SYN • others：Reserved
3	–	–	–
2	R/W	0x0	DAC_LOAD_SEL DAC Load Select，DAC 数值的影子寄存器更新至立即寄存器的触发信号选择。 • 0x0：采用 SYS_CLK • 0x1：采用 SYNC
1	R/W	0x0	RAMP_LOAD_SEL Ramp Load Select，选择 RAMPSTS 的更新数据源。 • 0x0：更新源选择 RAMP_MAX_REFA • 0x1：更新源选择 RAMP_MAX_REFS
0	R/W	0x0	HDAC_SRC HDAC source select，高位 DAC 输出控制源选择。 • 0x0：HDAC_VALA 通过影子寄存器 HDAC_VALS 更新 • 0x1：HDAC_VALA 通过斜坡信号模块更新 **注：** 此位从 0x0 切换到 0x1，自动触发一次斜坡模块的影子寄存器更新到立即寄存器，即 RAMP_DLYS 更新到 RAMP_DLYA，RAMP_DEC_VALS 更新到 RAMP_DEC_VALA，RAMP_MAX_REFS 更新到 RAMP_MAX_REFA。

11.9.5.9. BC0/1+0x28 DACH_VALS

默认值：0x00000000			高位 DAC 数值影子寄存器
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x0	DACH_VALS High DAC Shadow Value，HDAC 的影子寄存器。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.9.5.10. BC0/1+0x2C DACH_VALA

默认值：0x00000000			高位 DAC 数值生效寄存器
位域	类型	默认值	描述
31:12	–	–	–
11:0	R	0x0	DACH_VALA High DAC Active Value，HDAC 的当前生效寄存器。

11.9.5.11. BC0/1+0x30 RAMP_MAX_REFA

默认值：0x00000000			斜坡最大值生效寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R	0x0	RAMP_MAX_REFA Ramp Maximum Reference Active Value，RAMP_MAX_REF 的当前生效值。

11.9.5.12. BC0/1+0x34 RAMP_MAX_REFS

默认值：0x00000000			斜坡最大值影子寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	RAMP_MAX_REFS Ramp Maximum Reference Shadow Value，RAMP_MAX_REF 的影子值。

11.9.5.13. BC0/1+0x38 RAMP_DEC_VALA

默认值：0x00000000			斜坡递减值生效寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R	0x0	RAMP_DEC_VALA Ramp Decrement Active Value，RAMP_DEC_VAL 的当前生效值。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.9.5.14. BC0/1+0x3C RAMP_DEC_VALS

默认值：0x00000000			斜坡递减值影子寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R	0x0	RAMP_DEC_VALS Ramp Decrement Value Active，RAMP_DEC_VAL 的影子值。

11.9.5.15. BC0/1+0x40 RAMP_DLYA

默认值：0x00000000			斜坡延迟值生效寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R	0x0	RAMP_DLYA Ramp Delay Active Value，RAMP_DLY_VAL 的当前生效值。

11.9.5.16. BC0/1+0x44 RAMP_DLYS

默认值：0x00000000			斜坡延迟值影子寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	RAMP_DLYS Ramp Delay Shadow Value，RAMP_DLY_VAL 的影子值。

11.9.5.17. BC0/1+0x48 RAMP_STS

默认值：0x00000000			斜坡状态值寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R	0x0	RAMP_STS Ramp Status，RAMP 状态值。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.9.5.18. BC0/1+0x4C DACL_VALS

默认值：0x00000000			低位 DAC 数值影子寄存器
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x0	DACL_VALS Low DAC Shadow Value，LDAC 的影子寄存器。

11.9.5.19. BC0/1+0x50 DACL_VALA

默认值：0x00000000			低位 DAC 数值生效寄存器
位域	类型	默认值	描述
31:12	–	–	–
11:0	R	0x0	DACL_VALA Low DAC Active Value，LDAC 的当前生效寄存器。

11.9.5.20. BC0/1+0x54 LFIL_CTL

默认值：0x00000000			低位滤波器控制寄存器
位域	类型	默认值	描述
31:12	–	–	–
11	R/W	0x0	FIL_EN Low Filter Enable，低位滤波器使能。 • 0x0：未使能 • 0x1：使能
10:6	R/W	0x0	THRESH Low Filter Majority Voting Threshold，低位滤波器的阈值，生效值为 THRESH + 1。
5:0	R/W	0x0	SAMP_WIN Low Filter Sample Window Size，低位滤波器的采样窗口大小，生效值为 SAMP_WIN + 1。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.9.5.21. BC0/1+0x58 LFIL_CLK_CTL

默认值：0x00000000			低位滤波器时钟控制寄存器
位域	类型	默认值	描述
31:10	–	–	–
9:0	R/W	0x0	CLK_PRE_SCALE Low filter sample clock prescale，采样时钟的分频比。

11.9.5.22. BC0/1+0x5C HFIL_CTL

默认值：0x00000000			高位滤波器控制寄存器
位域	类型	默认值	描述
31:12	–	–	–
11	R/W	0x0	FIL_EN High Filter Enable，高位滤波器使能。 • 0x0：未使能 • 0x1：使能
10:6	R/W	0x0	THRESH High Filter Majority Voting Threshold，高位滤波器的阈值，生效值为 THRESH + 1。
5:0	R/W	0x0	SAMP_WIN High Filter Sample Window Size，高位滤波器的采样窗口大小，生效值为 SAMP_WIN + 1。

11.9.5.23. BC0/1+0x60 HFIL_CLK_CTL

默认值：0x00000000			高位滤波器时钟控制寄存器
位域	类型	默认值	描述
31:10	–	–	–
9:0	R/W	0x0	CLK_PRE_SCALE High Filter Sample Clock Prescale，采样时钟的分频比。

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved

11.9.5.24. 0x0FFC CPM_VER

默认值：0x00000100			CPM 模块版本寄存器
位域	类型	默认值	描述
31:0	R	0x0000_0100	版本寄存器 V1.0

ArtInChip

Copyright © 2023–2025 ArtInChip Technology Co., Ltd.
All rights reserved